

Inhalt

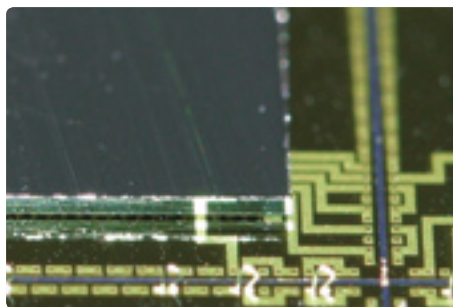
Content

004 - 017
Fraunhofer IZM



- Vorwort / Preface
- Fraunhofer Gesellschaft
- Verbund Mikroelektronik
Microelectronics Alliance
- Fraunhofer IZM Profil
- Zusammenarbeit mit TU Berlin
Cooperation with TU Berlin
- Hetero-Systemintegration
Hetero System Integration

018 - 033
Research Programs



- Wafer Level Packaging
- 3D System Integration
- RF & Wireless
- Photonic Packaging
- MEMS Packaging
- Micro Reliability and
Lifetime Estimation
- Thermal Management

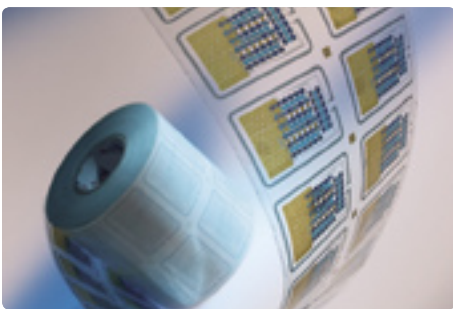
034 - 041
Working with IZM



- Fraunhofer IZM Marketing
- Forschungsgebiete und -inhalte
Research Activities and Objectives
- Zusammenarbeit mit dem
Fraunhofer IZM
Collaborating with
Fraunhofer IZM

042 - 105

Core Competencies



- System Integration
- Wafer Level Integration
- Materials and Reliability
- System Design & Sustainable Development

106 - 117

Events



- Electronics Goes Green 2004+
- Packaging Tag am Fraunhofer IZM
Packaging Day at Fraunhofer IZM
- Workshops und Seminare
Workshops and Seminars
- IZM auf Messen 2004
IZM Fair Activities 2004
- Lange Nacht der Wissenschaften
Long Night of Sciences
- Girl's Day

118 - 138

Facts & Figures



- Das IZM in Fakten und Zahlen
The IZM in Facts and Figures
- Auszeichnungen und Preise / Awards
- Ausbildung / Education
- Vorlesungen, Dissertationen, Editorials
Lectures, Dissertations, Editorials
- Kooperationen mit der Industrie
Cooperation with Industry
- Mitgliedschaften / Memberships
- Veröffentlichungen / Publications
- Patente und Erfindungen
Patents and Inventions
- IZM Kuratorium / IZM Advisory Board
- Kontakt / Contact

Vorwort



» Bereits seit vielen Jahren setzt sich das IZM, insbesondere in seiner Abteilung Environmental Engineering, intensiv mit den Erfordernissen der Nachhaltigkeit in der Elektronik-Produktion auseinander. Hohe Produktionsvolumina mit überdurchschnittlichen Wachstumsraten verbunden mit einem raschen Technologiewandel haben dazu geführt, dass die Aspekte des Umweltschutzes, des nachhaltigen Wirtschaftens und der sozialen Gerechtigkeit zunehmend in den Vordergrund von Entwicklungsaktivitäten in Forschung und Industrie gelangt sind.

Vor diesem Hintergrund veranstaltete das IZM 2004 gemeinsam mit der TU Berlin nunmehr zum zweiten Mal die internationale Konferenz „Electronics Goes Green“. Mehr als 500 Experten aus 35 Staaten kamen in Berlin zusammen, um über eine langfristig zukunftsverträgliche Gestaltung, Nutzung und Entsorgung von elektronischen Produkten zu diskutieren. In der Eröffnungssitzung gelang es den prominenten Keynote Speakers, allen voran Prof. Klaus Töpfer von der UN, das Thema Nachhaltigkeit in der Elektronik-Produktion sehr schlüssig und lebhaft in den internationalen und gesamtgesellschaftlichen Zusammenhang einzuordnen.

Das zentrale Thema des Kongresses war selbstverständlich die Umweltbelastung durch Elektronikgeräte. Aus der Sicht der Hersteller tragen die ökologischen Qualitäten eines Produkts nach wie vor verhältnismäßig wenig zur Kaufentscheidung der Kunden bei. Ein darauf abgestimmtes Marketing ist daher sehr wichtig, auch um zukünftig vermehrt entsprechende Entwicklungsimpulse geben zu können. Die durch diverse Richtlinien der EU erforderlich gewordene Substitution von wichtigen Funktions- und Zusatzstoffen durch umweltverträglichere Substanzen ist in vollem Gange, stellt die Industrie allerdings auch vor erhebliche Probleme. Der Diskussionsbedarf ist anhaltend hoch.

Diese und eine Reihe von anderen Themen wurden von den Teilnehmern lebhaft diskutiert. Insgesamt konnten wir feststellen, dass dieser Kongress bei allen Gästen sehr viel Anklang gefunden hat, dies zeigte auch die Auswertung unserer Bewertungsbögen. Ich führe dies insbesondere auf die engagierten Beiträge der Referenten zurück, aber auch auf den außerordentlichen persönlichen Einsatz der verantwortlichen Mitarbeiter des IZM.

Die Miniaturisierung elektronischer Produkte führt zu einer deutlichen Reduktion des Materialeinsatzes und des Energiebedarfs bei dem einzelnen Produkt. Die damit verbundene Steigerung der Attraktivität der Produkte für einen wachsenden Kundenkreis führt jedoch dazu, dass im Ergebnis Materialeinsatz und Energieverbrauch als Folge steigender Stückzahlen weiter zunehmen. Die Probleme des nachhaltigen Wirtschaftens verlieren also durch die aktuelle technologische Entwicklung keineswegs an Brisanz. Probleme des Umweltschutzes sind nur dann effizient zu lösen, wenn sie bereits bei Technologieentwicklung und Produktdesign Berücksichtigung finden, ebenso wie bei der Fertigung, in der Gebrauchsphase und bei der Rücknahme und dem Recycling.

Diese komplexen Zusammenhänge erfordern zum einen die Bereitstellung umfassender Bewertungskriterien und -verfahren, wie sie auch am IZM seit vielen Jahren entwickelt und kontinuierlich aktuellen Entwicklungen der Technologien und des Marktes angepasst werden. Zum anderen bedarf es einer langfristigen Strategieplanung für die Forschung und Entwicklung auf dem Gebiet des Packagings, der Aufbau- und Verbindungstechnik und der zukünftigen Hetero-Systemintegration.

Deshalb engagiert sich das IZM in besonderer Weise für das Thema Hetero-Systemintegration auch im Rahmen der Europäischen Plattform für Nanoelektronik, die aus einer Initiative namhafter europäischer Firmen wie z. B. STM, Infineon, Bosch, Thales, Nokia und Philips unterstützt von zwei ehemaligen Kommissaren der EU hervorging.

Die Industrie hat sich zusammengeschlossen, um im Rahmen dieser Europäischen Initiative gemeinsam mit Forschungsinstitutionen die Weiterentwicklung der Nanoelektronik zu planen. In diesem Zusammenhang gewinnt das Thema Hetero-Systemintegration erstmalig neben den Technologien „More Moore“, „More Than Moore“ und „Beyond Silicon“ erheblich an Bedeutung. Das IZM wurde von der europäischen Industrie mit der Leitung der Working Group „Hetero System Integration“ betraut.

In einer weiteren Initiative „Smart System Integration“, die von der VD/VDE-IT GmbH und der deutschen Industrie mit Unterstützung des BMBF ins Leben gerufen wurde, soll versucht werden die Mikrosystemtechnik vermehrt auf die Basistechnologien für „Smart Products“ auszurichten. Das IZM beteiligt sich auch an dieser wichtigen und maßgeblichen Zukunftsinitiative.

In diesem Jahresbericht präsentieren wir Ihnen wiederum eine Auswahl unserer neuesten Forschungsergebnisse. Ich möchte diese Gelegenheit nutzen, mich bei unseren Partnern aus Industrie und Forschung sowie den Projektträgern für die gute und vertrauensvolle Zusammenarbeit im letzten Jahr zu bedanken. Vor allem aber gilt mein Dank den Mitarbeiterinnen und Mitarbeitern des IZM, die durch ihre überzeugende Arbeit den langfristigen Erfolg unseres Instituts erst ermöglicht haben.

Ich wünsche Ihnen eine interessante Lektüre!



Ihr Herbert Reichl

Preface

- » Fraunhofer IZM has been dealing intensively with the requirements of sustainability within electronics production for many years, in particular within its Environmental Engineering Department. High production volumes connected with both above-average growth rates and rapidly changing technology have brought aspects of environmental protection, sustainable economics and social justice increasingly into the foreground of development activities within both research and industry.

Within this framework, in 2004 the IZM now organized the “Electronics Goes Green” international conference for the second time in collaboration with the Technical University of Berlin. More than 500 experts from 35 countries met in Berlin, in order to discuss the long-term future-compatible design, use and disposal of electronic products. In the opening session, the prominent keynote speakers, above all Professor Klaus Töpfer of the UN, succeeded in very conclusively and lively presenting the sustainability topic regarding electronics production within both an international and overall-social context.

The congress’ central topic was of course electronics devices’ environmental impact. From the manufacturers’ point of view, the ecological qualities of a product still contribute quite little regarding a customer’s purchase decision. Marketing oriented in accordance with this fact is therefore very important, also in order to be able to give appropriate developmental impulses in the future. The necessary substitution of important additives by environmentally more compatible substances, which is required by the European Union’s various guidelines, is in full course, however, also poses substantial problems to industry. The need for discussion is continuously great.

These and a set of other topics were discussed by the participants lively. All in all, this congress met with very much approval from all guests. This was also demonstrated by the reviews on our evaluation forms. I particularly attribute this to the interesting contributions of the speakers, in addition, to the extraordinary personal commitment of the responsible IZM colleagues.

Miniaturizing electronic products leads to both a clear reduction of material consumption and power requirements for the individual product. The increase associated by the products' attractiveness for a growing clientele, however, leads to the fact that in reality both material and energy consumption continue to increase as a consequence of rising quantities of individual items. Thus, the sustainable economic problems do by no means lose any explosiveness via current technological development. Environmental protection problems are only to be efficiently solved then, if they are already considered during technological development and product design, just like with manufacturing, during the usage phase, then returning and finally recycling.

These complex frameworks on the one hand require supplying both comprehensive evaluation criteria and procedures, as they have also been developed at Fraunhofer IZM for many years, and, moreover, continuously been adapted to current developments of both technologies and the market. On the other hand it requires a long-term strategy planning for both research and development within the realm of packaging, assembly and connection techniques, as well as the future hetero system integration.

Therefore, Fraunhofer IZM is also especially committed to the hetero system integration subject within the framework of the European platform for nano-electronics, initiated by important European companies such as e.g. STM, Infineon, Bosch, Thales, Nokia and Philips, supported by two former commissioners of the European Union.

Industry has united, in order to plan the advancement of nano-electronics within the framework of this European initiative together with research institutions. Within this context, the hetero system integration topic for the first time gains substantial significance, besides topics such as "More Moore" and "More Than Moore" and "Beyond Silicon". The IZM was thereby entrusted by European industry with directing the "Hetero System Integration" working group.

In a further initiative entitled "Smart System Integration", which was brought into being by both by the VD/VDE-IT GmbH and German industry with BMBF's support, it is attempted to increasingly align micro-system engineering upon the fundamental technologies of "Smart Products". The IZM also participates in this important and relevant future initiative.

Within this annual report, we are again presenting you with a selection of our newest research results. I would like to take this opportunity to thank you, our partners from both industry and research, as well as the agencies responsible for projects, for the excellent and trustful cooperation within the past year. Above all, however, my thanks go out to IZM's employees, who made our institute's long-term success only possible by their convincing work.

I hope you will find our annual report interesting!
Sincerely,



Herbert Reichl

Die Fraunhofer-Gesellschaft

» Die Fraunhofer-Gesellschaft betreibt anwendungsorientierte Forschung zum direkten Nutzen für Unternehmen und zum Vorteil der Gesellschaft. Vertragspartner und Auftraggeber sind Industrie- und Dienstleistungsunternehmen sowie die öffentliche Hand. Im Auftrag und mit Förderung durch Ministerien und Behörden des Bundes und der Länder werden zukunftsrelevante Forschungsprojekte durchgeführt, die zu Innovationen im öffentlichen Nachfragebereich und in der Wirtschaft beitragen.

Mit technologie- und systemorientierten Innovationen für ihre Kunden tragen die Fraunhofer-Institute zur Wettbewerbsfähigkeit der Region, Deutschlands und Europas bei. Dabei zielen sie auf eine wirtschaftlich erfolgreiche, sozial gerechte und umweltverträgliche Entwicklung der Gesellschaft.

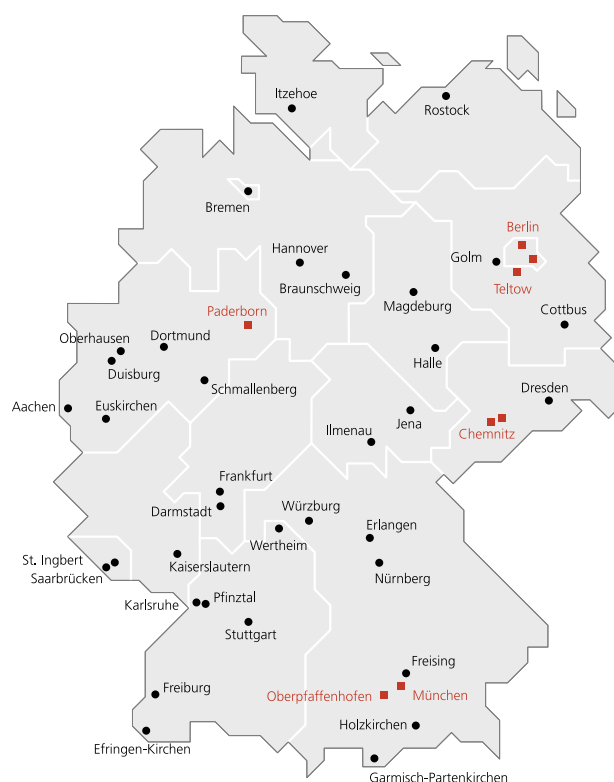
Ihren Mitarbeiterinnen und Mitarbeitern bietet die Fraunhofer-Gesellschaft die Möglichkeit zur fachlichen und persönlichen Entwicklung für anspruchsvolle Positionen in ihren Instituten, in anderen Bereichen der Wissenschaft, in Wirtschaft und Gesellschaft.

Die Fraunhofer-Gesellschaft betreibt derzeit rund 80 Forschungseinrichtungen, davon 58 Institute, an über 40 Standorten in ganz Deutschland. Rund 12 500 Mitarbeiterinnen und Mitarbeiter, überwiegend mit natur- oder ingenieurwissenschaftlicher Ausbildung, bearbeiten das jährliche Forschungsvolumen von über 1 Milliarde €. Davon fallen mehr als 900 Millionen € auf den Leistungsbereich Vertragsforschung. Rund zwei Drittel dieses Leistungsbereichs erwirtschaftet die Fraunhofer-Gesellschaft mit Aufträgen aus der Industrie und mit öffentlich finanzierten Forschungsprojekten. Ein Drittel wird von Bund und Ländern beigesteuert, auch um damit den Instituten die Möglichkeit zu geben, Problemlösungen vorzubereiten, die in fünf oder zehn Jahren für Wirtschaft und Gesellschaft aktuell werden.

Niederlassungen in Europa, in den USA und in Asien sorgen für Kontakt zu den wichtigsten gegenwärtigen und zukünftigen Wissenschafts- und Wirtschaftsräumen.

Mitglieder der 1949 gegründeten und als gemeinnützig anerkannten Fraunhofer-Gesellschaft sind namhafte Unternehmen und private Förderer. Von ihnen wird die bedarfsorientierte Entwicklung der Fraunhofer-Gesellschaft mitgestaltet.

Namensgeber der Gesellschaft ist der als Forscher, Erfinder und Unternehmer gleichermaßen erfolgreiche Münchner Gelehrte Joseph von Fraunhofer (1787-1826).



» The Fraunhofer-Gesellschaft undertakes applied research of direct utility to private and public enterprise and of wide benefit to society. Its services are solicited by customers and contractual partners in industry, the service sector and public administration. The organization also accepts commissions and funding from German federal and Länder ministries and government departments to participate in future-oriented research projects with the aim of finding innovative solutions to issues concerning the industrial economy and society in general.

By developing technological innovations and novel systems solutions for their customers, the Fraunhofer Institutes help to reinforce the competitive strength of the economy in their local region, and throughout Germany and Europe. Through their work, they aim to promote the successful economic development of our industrial society, with particular regard for social welfare and environmental compatibility.

As an employer, the Fraunhofer-Gesellschaft offers its staff the opportunity to develop the professional and personal skills that will allow them to take up positions of responsibility within their institute, in other scientific domains, in industry and in society.

At present, the Fraunhofer-Gesellschaft maintains some 80 research units, including 58 Fraunhofer Institutes, at over 40 different locations in Germany.

The majority of the roughly 12,500 staff are qualified scientists and engineers, who work with an annual research budget of over 1 billion euros. Of this sum, more than €900 million is generated through contract research. Roughly two thirds of the Fraunhofer-Gesellschaft's contract research revenue is derived from contracts with industry and from publicly financed research projects.

The remaining one third is contributed by the German federal and Länder governments, partly as a means of enabling the institutes to pursue more fundamental research in areas that are likely to become relevant to industry and society in five or ten years' time.

Affiliated research centers and representative offices in Europe, the USA and Asia provide contact with the regions of greatest importance to present and future scientific progress and economic development.

The Fraunhofer-Gesellschaft was founded in 1949 and is a recognized non-profit organization. Its members include well-known companies and private patrons who help to shape the Fraunhofer-Gesellschaft's research policy and strategic development.

The organization takes its name from Joseph von Fraunhofer (1787-1826), the illustrious Munich researcher, inventor and entrepreneur.

Fraunhofer-Verbund Mikroelektronik

» Der Fraunhofer-Verbund Mikroelektronik VμE koordiniert seit 1996 die Aktivitäten der auf den Gebieten Mikroelektronik und Mikrointegration tätigen Fraunhofer-Institute. Er umfasst zehn Institute mit rund 2.000 Mitarbeiterinnen und Mitarbeitern und verfügt über ein Budget von rund 150 Mio €. Seine Aufgabe besteht darin, neue Trends bei mikroelektronischen Anwendungen frühzeitig zu erkennen und bei der strategischen Weiterentwicklung der Verbundinstitute zu berücksichtigen. Dies geschieht vorwiegend in Form gemeinsamer Themenschwerpunkte und Projekte.

Mit Blick in die Zukunft hat der Fraunhofer-Verbund die Kompetenzen der einzelnen Institute auf sechs Themenfelder fokussiert: Lifetronics, Infotronics, Lightronics sowie Polytronics und Safetronics.

In enger Zusammenarbeit mit den zehn angebotenen Instituten fungiert der Fraunhofer-Verbund als Bindeglied zwischen Wissenschaft, Wirtschaft und Politik.

Auf diesem Wege kann der Verbund besonders mittelständischen Unternehmen rechtzeitig zukunftsweisende Forschung und anwendungsorientierte innovative Entwicklungen anbieten und so entscheidend zu deren Wettbewerbsfähigkeit beitragen. So widmet sich der Verbund etwa den aktuellen Themen ubiquitärer Elektronik und Systeme.

Zentrale Aufgaben sind die Erarbeitung und Umsetzung von Strategien und Roadmaps für die Verbundinstitute sowie das gemeinsame Marketing und die Öffentlichkeitsarbeit.

Weitere Informationen
www.vue.fraunhofer.de

» Ansprechpartner

Vorsitzender des Direktoriums:

Prof. Dr.-Ing. Heinz Gerhäuser
Telefon +49 (0)91 31 11 76-3 01
ghs@iis.fraunhofer.de

Fraunhofer-Institut für Integrierte Schaltungen
Am Wolfsmantel 33
91058 Erlangen

Leiter der Geschäftsstelle:

Dr.-Ing. Joachim Pelka
Telefon +49 (0)30 / 4 64 03-1 77
Fax +49 (0)30 / 4 64 03-2 48
pelka@vue.fraunhofer.de
Fraunhofer-Verbund Mikroelektronik
Gustav-Meyer-Allee 25, Geb. 12
13355 Berlin

Presse und Öffentlichkeitsarbeit:

Christian Lüdemann
Telefon +49 (0)30 / 4 64 03-2 07
christian.luedemann@vue.fraunhofer.de

Mitgliedsinstitute

IAF IIS IISB IMS HHI IPMS ISIT ESK IZM
IDMT (als Gast)

*Parlamentarischer Abend organisiert vom Fraunhofer-VμE am 10.11.2004
Parliamentary Evening organized by Fraunhofer-VμE on November 10, 2004*



The Fraunhofer Microelectronics Alliance

» Contacts

Chairman of the Board of Directors:

Prof. Dr.-Ing. Heinz Gerhäuser
Phone +49 (0)91 31 11 76-3 01
ghs@iis.fraunhofer.de

Fraunhofer-Institut für Integrierte Schaltungen
Am Wolfsmantel 33
D-91058 Erlangen

Managing Director of Business Office:

Dr.-Ing. Joachim Pelka
Phone +49 (0)30 / 4 64 03-1 77
Fax +49 (0)30 / 4 64 03-2 48
pelka@vue.fraunhofer.de
Fraunhofer-Verbund Mikroelektronik
Gustav-Meyer-Allee 25, Geb. 12
D-13355 Berlin

Press & Public Relations:

Christian Lüdemann
Phone +49 (0)30 / 4 64 03-2 07
christian.luedemann@vue.fraunhofer.de

Member Institutes

IAF IIS IISB IMS HHI IPMS ISIT ESK IZM
IDMT (guest)

» The Fraunhofer Microelectronics Alliance (V μ E), founded in 1996, coordinates the activities of the Fraunhofer institutes active in the areas of microelectronics and microintegration. It combines the expertise of ten Fraunhofer institutes, totalling more than 2,000 employees and has a budget of roughly 150 million euros. Its main task is the early recognition of new trends in microelectronic applications and their inclusion into the strategic development plans of the microelectronic-oriented institutes. This happens mainly in the form of common projects.

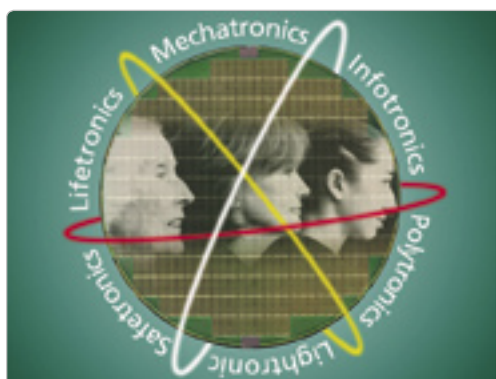
With view to the future the Fraunhofer Alliance has focused the individual institutes' competences on six topics: Lifetronics, Infotronics, Lightronics, as well as Polytronics and Safetronics.

In close cooperation with the ten affiliated institutes the Fraunhofer Alliance acts as a liaison between representatives from science, business and politics.

The Alliance can thus provide future-oriented research and application-oriented innovative developments particularly for small and medium-sized enterprises and consequently help to strengthen their competitive position in the market. Current topics of interest are ubiquitous electronics and systems.

The Alliance's main focus is on the development and implementation of strategies and roadmaps for its member institutes as well and common marketing and public relations activities.

For further information please go to
www.vue.fraunhofer.de



Fraunhofer Verbund
Mikroelektronik

Fraunhofer IZM Profil

» Ziele

Das Fraunhofer IZM beschäftigt sich mit der Erforschung und Entwicklung von Methoden, Prozessen und Technologien aus dem Bereich des Electronic Packaging. Ein weit gefächertes Dienstleistungsangebot gewährleistet den schnellen Transfer der neuesten Forschungsergebnisse in die Industrie. Eine der wichtigsten Aufgaben des Instituts ist es, Firmen in der breiten Anwendung von Systemintegrationstechniken (z.B. Mikrosystemtechnik) zu unterstützen. Dies betrifft den Automobil- und Maschinenbau ebenso wie unterschiedliche Bereiche der Informations- und Kommunikationstechnologien.

Basis der IZM-Aktivitäten sind gemeinsame Forschungs- und Entwicklungsprojekte mit Industriepartnern zur Zuverlässigkeit von Produkten und Technologien.

Kurzbeschreibung

Das Fraunhofer IZM wurde 1993 gegründet aus Arbeitsgruppen des Forschungsschwerpunkts Technologien der Mikroperipherik an der technischen Universität Berlin, der Humboldt-Universität und des früheren Instituts für Mechanik an der Akademie der Wissenschaften in Chemnitz. Später stießen Projektgruppen aus Teltow, Paderborn und wiederum aus Chemnitz zum IZM und wurden zu neuen Abteilungen. Ein neuer Institutsteil wurde 1999 in München gegründet. Insgesamt beschäftigt das Institut etwa 330 Mitarbeiter (gegenwärtig 223 Wissenschaftlerinnen, Wissenschaftler und technische Assistenten und 110 Studenten).

» Aims

The IZM deals with the research and development of methods, processes and technologies of electronic packaging. An extensive offer of services facilitates a fast transfer of the latest research results to industry. Supporting firms in the broad application of system integration technologies (e.g. microsystem technology) is one of the institute's main objectives. This concerns the automotive and mechanical engineering sectors, as well as different areas of information and communication technologies.

Joint R&D projects with industrial partners regarding the reliability of products and technologies form the basis of our work.

Short Portrait

Fraunhofer IZM was formed in 1993 from working groups of the Research Center for Microperipherics at the Technical University of Berlin as well as scientists from the Humboldt University and from the former Chemnitz Institute for Mechanics of the Academy of Sciences. Later, project groups in Teltow, Paderborn and a further group in Chemnitz joined the IZM and then were transformed into departments. A new division of the institute was founded in Munich in 1999. In total, the institute has approximately 330 employees (at present 223 staff and about 110 students).



Zusammenarbeit mit der Technischen Universität Berlin

» BeCAP - Berlin Center of Advanced Packaging

Der Forschungsschwerpunkt Technologien der Mikroperipherik an der Technischen Universität Berlin und das Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM kooperieren im Berlin Center of Advanced Packaging (BeCAP).

Die Erweiterung des Bereichs Mikroelektronik an der TU Berlin führte 1987 zur Gründung des Forschungsschwerpunkts Technologien der Mikroperipherik unter der Leitung von Professor Herbert Reichl, unterstützt vom Bundesministerium für Forschung und Technologie und dem Berliner Senat.

Die wachsende Anzahl von Forschungsprojekten und Mitarbeitern spiegelten die erfolgreiche Arbeit des Forschungsschwerpunktes wider und führten 1993

zur Gründung des Fraunhofer IZM, ebenfalls unter der Leitung von Professor Reichl.

Der Forschungsschwerpunkt Technologien der Mikroperipherik ist im Bereich der Grundlagenforschung tätig. Die Fraunhofer-Gesellschaft überträgt Ergebnisse aus der angewandten Forschung in Produkte und Fertigungstechnologien. Beide arbeiten eng mit der Industrie zusammen.

Die Kooperation zwischen dem Forschungsschwerpunkt und dem Fraunhofer IZM resultiert in der gemeinsamen Nutzung von Geräten, Laboren und Infrastruktur sowie der Zusammenarbeit in Forschungsprojekten.



Cooperation with the Technische Universität Berlin

» BeCAP- Berlin Center of Advanced Packaging

The Berlin Center of Advanced Packaging (BeCAP) is a co-operation between the Research Center for Microperipheric Technologies of the TU Berlin and the Fraunhofer Institute for Reliability and Microintegration IZM.

The expansion of the microelectronic sector at the TU Berlin led to the setup of the Research Center with its head Prof. Reichl in 1987, supported by the Federal Ministry for Research and Technology and the Berlin Senate.

The successful activities of the Research Center for Microperipheric Technologies, reflected in the steadily increasing number of research projects and number of employees, led to the setup of the Fraunhofer Institute for Reliability and Microintegration in 1993, also under the leadership of Prof. Reichl.

The Center works in the field of fundamental research. The Fraunhofer Gesellschaft transfers results from applied research to products and production technologies. Both work closely with industrial partners.

The cooperation of TU Berlin's Research Center for Microperipheric Technologies and the Fraunhofer IZM results in a common use of equipment, facilities and infrastructure and in the cooperation in research projects.

BeCAP

Director: Prof. H. Reichl



TU Berlin

Research Center for Microperipheric Technologies

Materials and Processes for Chip Integration Technologies
 Photonic Packaging
 Interconnection Technologies for Printed Circuit Boards
 System Integration at Wafer Level
 Thermal and Thermo-mechanical Reliability Assessment and Material Characterization
 Sustainable Technologies
 Electrical System Design and Modeling



Fraunhofer Institut
 Zuverlässigkeit und
 Mikrointegration

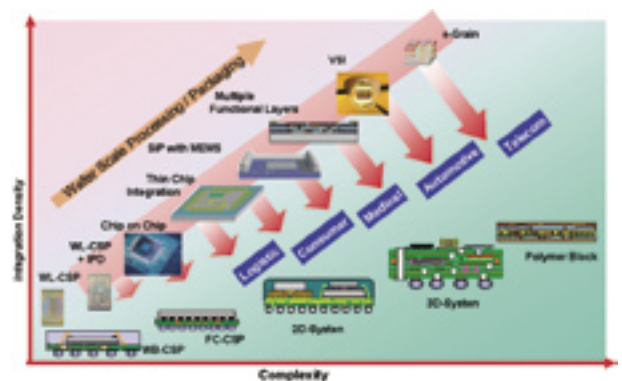
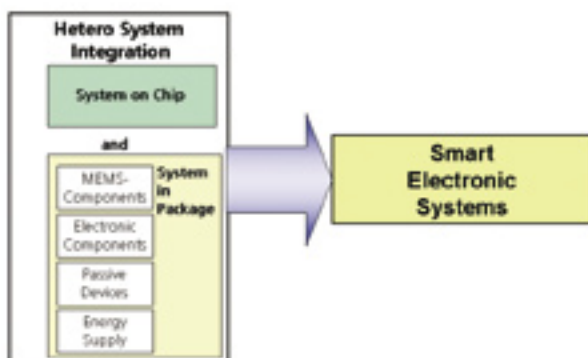
Hetero-Systemintegration - Herausforderung und Chancen

» Die Entwicklung in der Mikroelektronik verläuft seit Jahren entsprechend dem „Moore’schen Gesetz“. Moderne Halbleiterbauelemente und Systemintegrationstechnologien ermöglichen heute eine drahtlose Kommunikation mit höchsten Datenraten. Dies ist die Basis dafür, dass in Zukunft nicht nur Menschen kommunizieren, sondern auch beliebige Gegenstände des täglichen Lebens digital vernetzt sein werden. Mit dieser Entwicklung eröffnen sich nahezu unbegrenzte Möglichkeiten von e-Commerce, Logistik und Multi-Media- Entertainment und Infotainment. In der Mikroelektronik und Mikrosystemtechnik werden heute neben den Siliziumtechnologien eine ganze Reihe von Materialien und unterschiedlichen Herstellungstechniken für die Realisierung von integrierten Schaltungen, Mikrosensoren und Mikroaktuatoren eingesetzt. Mit den modernen Systemintegrationstechnologien können höchste Anforderungen hinsichtlich Komplexität, Miniaturisierung, hoher Zuverlässigkeit und niedrigster Herstellungskosten erfüllt werden. Zukünftig werden extrem miniaturisierte energieautarke Mikrosysteme mit integrierter Sensorik zur Verfügung stehen, die über Funkschnittstellen ein ad-Hoc-Netzwerk bilden. Darauf beruht die Grundidee der „e- Grain“-Vision des Fraunhofer IZM. „E-Grains“ können selbständig Daten aufnehmen, analysieren und an ein Netzwerk weitergeben. Der Anwendungsbereich derartiger Mikrosysteme ist nahezu unbegrenzt. Er reicht von der Logistik über Sicherheit und Qualitätsüberwachung bis hin zur Funktionsüberwachung im menschlichen Körper. Die Nanotechnologie wird dazu beitragen, dass durch nanoskalierte Strukturen und Materialien neue Funktionen und Prinzipien z.B. für Sensorik oder Verbindungstechniken erschlossen werden können.

Der Ansatz, Gesamtsystemlösungen monolithisch auf einem Chip (SoC) zu realisieren, ist durch sehr hohen technologischen Aufwand und entsprechend hohe Kosten geprägt. Aus diesem Grund ist es wirtschaftlicher, Systeme in hybrider Weise, aber mit den Vorteilen der monolithischen Integration hinsichtlich Miniaturisierung und Zuverlässigkeit zu realisieren. Diesen Weg - elektronische, optische, bioelektronische und mikromechanische Funktionen auf engstem Raum zu integrieren - bezeichnet man als Hetero-Systemintegration. Hierbei werden Komponenten unterschiedlichster Komplexität und Funktionalität für die elektrische und nicht-elektrische Signaldetektion und -verarbeitung, die drahtlose Kommunikation, die Datenspeicherung sowie die Energieversorgung zu einem Gesamtsystem in einem Gehäuse kombiniert. Dies ist eine Herausforderung für die Entwicklung neuer Integrationskonzepte und Technologien, um den Forderungen nach hoher Funktionalität bei minimaler Größe, Gewicht und geringen Kosten gerecht zu werden. Die Hetero-Systemintegration ermöglicht eine schnellere Markteinführung neuer Produkte bei gleichzeitiger Flexibilität und Nutzung vorhandener Infrastruktur. Die Mikroelektronik und moderne Systemintegrationstechnologien sind weltweit die treibenden Kräfte für den wirtschaftlichen Fortschritt und die Quelle für Innovation.

Das Fraunhofer IZM kooperiert auf internationaler Ebene in der „European Technology Platform Nanoelectronics (ENIAC)“ mit der Halbleiter- und Anwenderindustrie, um entsprechend den Anwendungen technisch-technologische Zielstellungen und Strategien auf dem Gebiet der Hetero Systemintegration zu erarbeiten.

Heterogeneous integration



Hetero System Integration - Challenges and Chances

H. Reichl
M.J. Wolf

»» Developments in microelectronics have been proceeding for years in accordance with the so-called „Moore’s law“. Modern semiconductor elements and system integration technologies already allow wireless communication at the highest data rates. This is the basis for the ability to not only communicate with one another in the future but also to digitally network with any kind of object from our daily life. With this development we are able to exploit the almost unlimited opportunities for e-commerce, logistics and multi-media entertainment and infotainment of an information society.

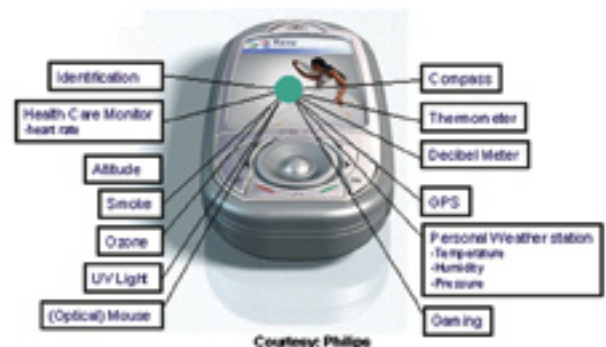
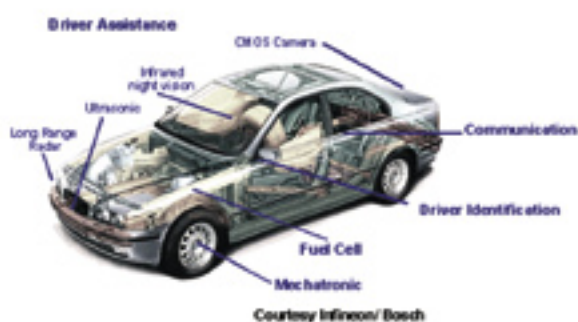
In addition to silicon technologies, a whole range of materials and manufacturing techniques are used in microsystem engineering for the realization of ICs, micro-sensors and micro-actuators. Modern microsystem engineering can meet demands regarding the highest complexity, miniaturization and low manufacturing costs. In the future extremely miniaturized, energy-self-sufficient systems with wireless communication will be available for different applications. This is the basis of Fraunhofer IZM’s “e-Grain” vision. These “e-Grains” can record data automatically, analyze it and pass it on in a radio network. The range of applications for such microsystems extends from logistics to safety and quality monitoring to the monitoring of functions in the human body. In addition to high reliability, a basic requirement for microsystems in all areas of application is that of low manufacturing costs.

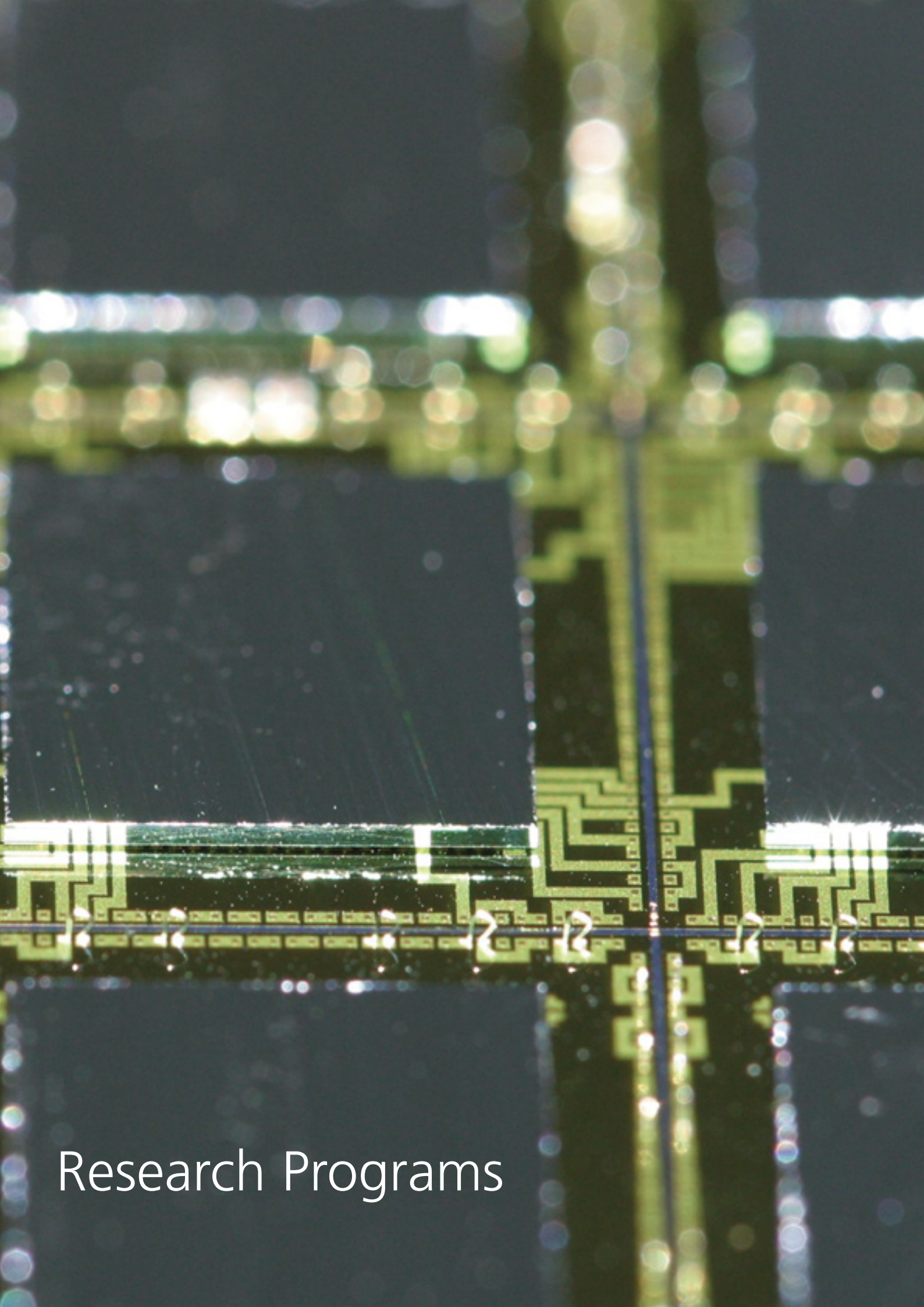
Nanotechnology will contribute to achieving new functions and principles (e.g. for sensors and packaging) in micro-electronics and microsystem engi-

neering with the aid of nano-scale structures and materials. The central point of interest lies in increasing the capabilities of system and product solutions. The approach of realizing complete systems on one chip (SoC approach) is characterized by very high technological expenditure and correspondingly high costs. For this reason it is more economical to realize systems which are hybrid but which have the advantages of monolithic integration with respect to miniaturization and reliability. This approach to integrating electronic, optical, bio-electronic and micro-mechanical functions in the very smallest space is termed hetero system integration. In hetero system integration components of the most different complexity and functionality for the electrical and non-electrical detection of signals, for wireless communication, data storage and the provision of energy are combined together into one uniform total system in one housing. This requires new integration concepts and technologies in order to meet the requirements with regard to functionality as well as size, weight and low costs. Hetero integration offers the opportunity of rapidly introducing products to the market while maintaining flexibility and the ability to utilize existing peripherals and infrastructures. Micro-electronics and microsystem engineering are driving forces world-wide for economic progress as well as being the source for innovations.

Together with the semiconductor industry and product manufacturers Fraunhofer IZM cooperates in the European Technology Platform Nanoelectronics (ENIAC) to define strategies and technical roadmaps for heterogeneous integration in different applications.

Application fields for heterogeneous integration





Research Programs

» Philosophie der IZM Programme

Das Fraunhofer IZM hat sieben Programme aufgelegt, die die Leistungsfähigkeit des Instituts und seine Strategie im Hinblick auf zukünftige Technologie- und Anwendungsszenarien widerspiegeln. Ziel ist es, die anwendungsorientierte Forschungsarbeit zu fokussieren und besonders schnell auf die Anforderungen der Kunden und des Marktes reagieren zu können.

Um den vorherrschenden Themenfeldern im Bereich der Systemintegration Rechnung tragen zu können, konzentrieren sich die Programme auf:

» Philosophy of IZM Programs

In order to focus its application-oriented research activities and to react even faster to market and customer demands, Fraunhofer IZM has established seven programs which reflect the institute's capabilities, as well as the strategic aims with regard to future technology and application roadmaps.

Taking into account the most prevalent topics in the field of packaging and system integration, the programs concentrate on:

020 - 021 Wafer Level Packaging

Head: O. Ehrmann / oswin.ehrmann@izm.fraunhofer.de / Phone: +49 (0) 30 / 4 64 03-1 24

022 - 023 3D System Integration

Head: Dr. P. Ramm / peter.ramm@izm-m.fraunhofer.de / Phone: +49 (0) 89 / 5 47 59-5 39

024 - 025 RF & Wireless

Head: Dr. K. Bock / karlheinz.bock@izm-m.fraunhofer.de / Phone: +49 (0) 89 / 5 47 59-5 06

026 - 027 Photonic Packaging

Head: Dr. H. Schröder / henning.schroeder@izm.fraunhofer.de / Phone: +49 (0) 30 / 4 64 03-2 77
 Dr. H. Oppermann / hermann.oppermann@izm.fraunhofer.de / Phone: +49 (0) 30 / 4 64 03-1 63

028 - 029 MEMS Packaging

Head: E. Jung / erik.jung@izm.fraunhofer.de / Phone: +49 (0) 30 / 4 64 03-2 30

030 - 031 Micro Reliability and Lifetime Estimation

Head: Prof. Dr. B. Michel / bernd.michel@izm.fraunhofer.de / Phone: +49 (0) 03 / 4 64 03-2 00

032 - 033 Thermal Management

Head: Dr. B. Wunderle / bernhard.wunderle@izm.fraunhofer.de / Phone: +49 (0) 03 / 4 64 03-2 47

Wafer Level Packaging

» Wafer Level Packaging (WLP) ist ein Konzept, bei dem alle Prozessschritte des IC Packaging auf Wafer-Ebene durchgeführt werden. Charakteristisch für die WLP Technologie ist, dass laterale Packagegröße und Chipgröße identisch sind. Die so entstehenden Bauteile werden als Chip Size Package (CSP) bezeichnet. Beim WLP wird eine zusätzliche Verdrahtungsebene auf der IC-Oberfläche angelegt, die die peripheren I/O-Pads auf die gesamte Chipfläche verteilt. Durch das Fan-in der Umverdrahtung entstehen IO-Pads mit einem größeren Rastermaß (Pitch), das die spätere Bauteilmontage entscheidend erleichtert. Das anschließende Solder Bumping ermöglicht einen Standard Bestückungsprozess. Der komplett bearbeitete Wafer kann als Ganzes einem Burn-in unterzogen und getestet werden, wodurch eine Known Good Package-Qualifizierung möglich ist. Alle Prozessschritte für WL-Packages erfolgen vor dem Vereinzeln.

Kleinere Bauteilgröße, WL-Burn-in und Test, einfache SMT-Montage und niedrige Herstellungskosten sind Triebkräfte für das Wafer Level Packaging. Das WL Packaging erlaubt ein hohes Maß an Prozessintegration, da im Halbleiterwerk verfügbare Prozesse wie z.B. Dünnschichttechnologie und Lithographie genutzt werden können. Das WLP ermöglicht durch Modifizierung vorhandener Prozesstechnologie die Realisierung von Chip Size Packages (CSP) sowie WL-System in Package (WL-SiP) Lösungen.

WLP im direkten Anschluss an die IC-Produktion reduziert Aufbauzeiten, Lagerhaltung und Transportwege was zur Kostenreduzierung beiträgt.

Kompetenzen und Aktivitäten

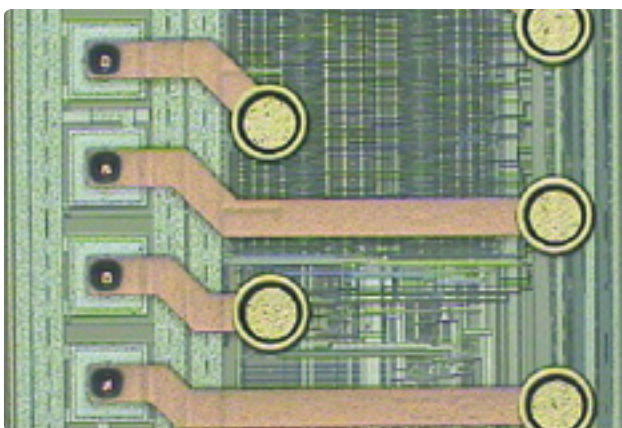
Das Fraunhofer IZM hat langjährige Erfahrungen im Bereich Dünnschicht- und Verbindungstechnologie, die für das WLP benötigt werden. Das Programm Wafer Level Packaging wurde definiert, um aktiv zum Paradigmenwechsel in der Aufbau- und Verbindungstechnik hin zum WL System Package beizutragen.

Verfügbare Prozesse

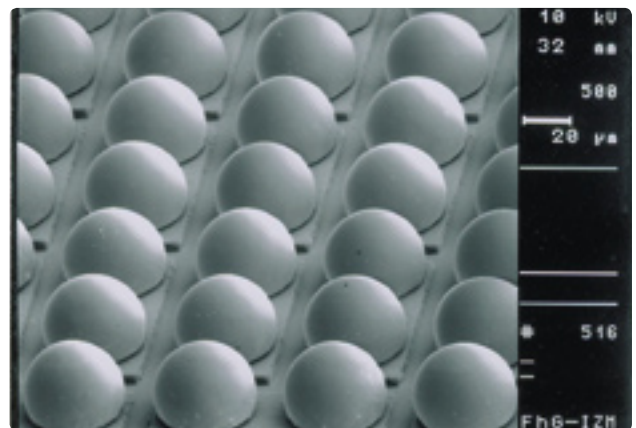
- Wafer Bumping mittels
 - Galvanik
 - stromloser Abscheidung
 - Schablonendruck
 - Platzieren von vorgeformten Lotkugeln
- Umverdrahtungstechnologien
 - mittels photostrukturierbarer Dielektrika (z. B. BCB, Polyimid) und galvanischer Metallabscheidung (Cu, Ni, Au)
 - alternative Prozesse mit Epoxydschichten und stromloser Kupferabscheidung
- Wafer Level-Inspektion, Wafersägen

Forschungsziele

- Bleifreies Waferbumping
- Neue UBM-Systeme für bleifreie Lote
- Waferbumping mittels Tauchbelotung
- WL-SiP mit integrierten passiven Komponenten (RLC)
- WL-CSP auf 300 mm Wafern
- Transfermolding auf Wafer-Ebene
- Wafer Level Test



Umverdrahtung auf Wafer Ebene
Redistribution at wafer level



Fine Pitch AuSn für Pixel-Detektoren
Fine pitch AuSn bumps for pixel detectors

» Wafer Level Packaging (WLP) is a technology concept, in which all steps of IC packaging are performed at wafer level. The basic characteristic of WLP for devices like chip size packages (CSP) is, that the final package size is identical with the footprint of the die. A WLP process adds an additional routing layer to redistribute the peripheral I/O pads on the die into an area array. The fan-in IO rerouting creates solder bump pads with a larger standardized pitch. The final wafer bumping turns the component into a surface mount device (SMD), which fits into a standard assembly process (pick & place and reflow). After all packaging steps are finished, the whole wafer passes burn-in and test. Thus a Known Good Package qualification is possible, which replaces die testing and inking before packaging. The WLP is performed completely before dicing.

Package size, SMT compatibility, WL burn-in and test as well as cost reduction are major advantages driving industry towards WL solutions. Using modified IC processing techniques like thin film WLP allows to replace standard chip & wire technologies and perform WL system in package solutions. WLP as extended fab activities reduces process costs and logistic efforts as well.

Fraunhofer IZM has long term experience in thin film and interconnect processes applied in WLP. The Wafer Level Packaging Program was set up to evaluate different approaches towards wafer level system packaging, to meet future requirements of system packaging as defined in technical roadmaps.

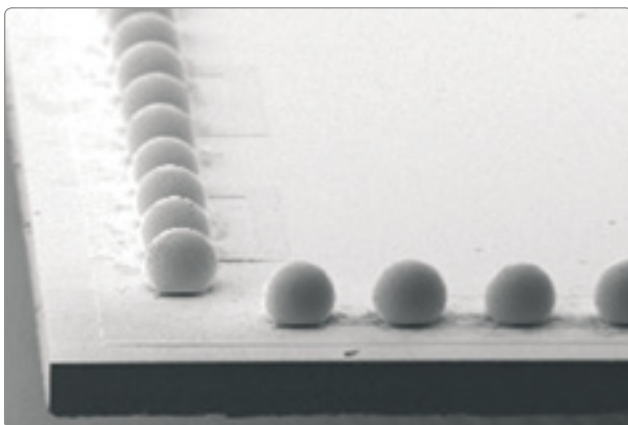
Competencies and Activities

Processes available:

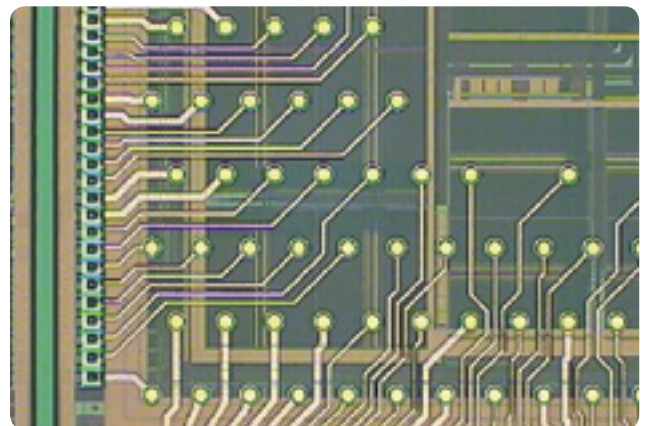
- Wafer bumping by
 - electroplating
 - electroless deposition
 - stencil printing
 - placement of premanufactured solder balls
- Redistribution technologies
 - processes using photo-definable dielectrics (BCB, Polyimide) and electroplated metallization (Cu, Ni, Au)
 - alternative processes using epoxy layers and electroless copper deposition
- Wafer level inspection
- Wafer dicing

Current Research Topics:

- Lead-free wafer bumping
- New UBM systems for leadfree bumping
- Wafer bumping by immersion soldering
- WL-SiP with integrated passive devices (R, L, C)
- WL-CSP for 300 mm wafers
- Transfer molding at wafer level
- Wafer level test



Lötbumps mit 100µm Pitch, auf einen dünnen Wafer gedruckt (Dicke: 100µm)
Solder bumps with 100 µm pitch, printed on a thin wafer (thickness: 100 µm)



Umverdrahtung auf Waferebene
Redistribution at wafer level

3D System Integration

» Zukünftige Anwendungen der Mikroelektronik verlangen erheblich komplexere Bauelemente. Neben der kontinuierlich steigenden Integrationsdichte besteht ein deutlicher Trend zu gesteigerter Funktionalität. Größere Chipflächen und der Zwang zur Integration unterschiedlicher Technologien sind die Folgen. Hinzu kommt, dass Performance, Multifunktionalität und Zuverlässigkeit zunehmend durch die Verdrahtung der Subsysteme begrenzt wird. Dies führt zu einem kritischen Performance-Engpass, der sog. Verdrahtungskrise.

Die ITRS Roadmap sagt daher einen ständig wachsenden Bedarf an Systems-on-a-Chip (SoC) voraus, was erhebliche Nachteile mit sich bringt. (1) Die resultierenden großen Chipflächen führen zu Ausbeuteproblemen. (2) Die Fertigungstechnologie richtet sich nach der technologisch aufwendigsten Chip-Partition. (3) Daher sind SoC-Technologien kostenintensiv.

Mittels 3D-Integration kann dieser Engpass überwunden werden. 3D-integrierte Systems-on-a-Chip weisen reduzierte Grundflächen auf und haben das Potential für eine kostengünstigere Fertigung. Die 3D-Integration ermöglicht die Kombination unterschiedlicher, für die jeweiligen Anforderungen optimaler Fertigungstechnologien, eine funktionsangepasste Partitionierung sowie sehr kurze Verdrahtungslängen.

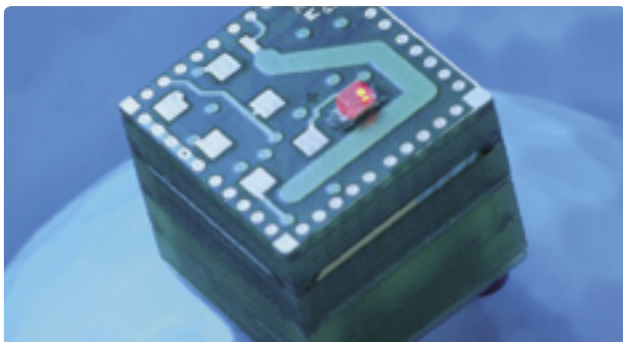
Kompetenzen und Aktivitäten

Das Fraunhofer IZM verfügt über ein großes Technologiespektrum zur 3D-Integration, das sich in folgende Kategorien gliedern lässt:

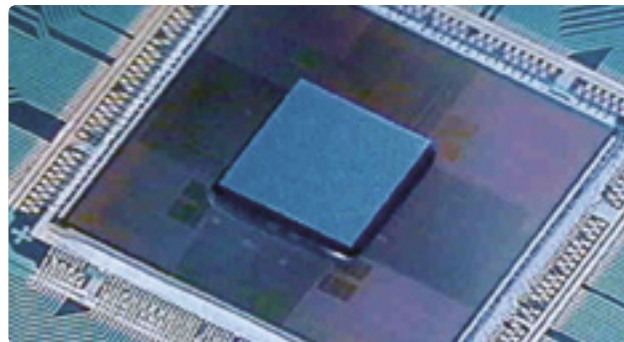
- Stapeln von Gehäusen
- Stapeln von Chips
- Vertikale Systemintegration

Gestapelte Gehäuse können z. B. mit Hilfe der Chip-in-Polymer-Technik realisiert werden. Diese beruht auf dem Einbetten dünner Chips in Aufbautagen von Leiterplatten. Auf diese Weise lassen sich Chip Size Packages (CSPs) mit Cu-gefüllten Vias durch die Leiterplatte erzeugen. Diese CSPs können gestapelt und elektrisch verbunden werden. Eine mit IZM-Know How entwickelte Gehäusestapeltechnik auf der Basis von Top-Bottom BGAs wird eingesetzt zur Integration von unterschiedlichen Komponenten (Sensoren, Busschnittstelle etc.) in einen 3D-Modulstapel mit standardisierten Interfaces. Stand der Technik am IZM zum Stapeln von Chips ist vornehmlich eine Chip-on-Chip Technik basierend auf Flip-Chip-Verbindungen.

Die Vertikale Systemintegration (VSI®) basiert auf dem extremen Dünnen von Bauelementelagen, dem Verbinden und der vertikalen Metallisierung mittels Inter-Chip Vias, welche sich an beliebigen Positionen auf dem Chip befinden können. Entsprechende Wafer-Stapel-Prozesse zur VSI sind am IZM etabliert. Mit der ICV-SLID-Technologie zielt eine neue Entwicklung auf das Stapeln selektierter Chips (KGD) auf Wafer-level. Hauptanwendungen dieser Technologie sind Systeme für hochparallele Datenverarbeitung und kostengünstige 3D-SoCs für portable Systeme.



*Drahtloses Sensorsystem in 3D Leiterplattenstack mit COB
Wireless sensor system in 3D PCB stack with chip on board*



*Chip on Chip Technologie (Flip Chip)
Chip-on-chip technology (flip-chip interconnects)*

» Future microelectronic applications require significantly more complex devices: Besides the trend towards higher integration density, there is also a demand for more functionality and increased performance. The mainstream planar technology is marked by physical and technological limitations which have a severe impact on system characteristics. Performance, multi-functionality and reliability of microelectronic systems will be mainly limited by the wiring between the subsystems (so-called "wiring crisis"). This leads to a critical performance bottleneck.

The ITRS roadmap predicts an increasing need for Systems-on-a-Chip. Conventional fabrication is based on embedded technologies but there are serious disadvantages: (1) resulting large chip areas cause yield problems and (2) the chip partition with the highest complexity determines the process technology. (3) So embedded technologies are cost intensive.

3D System Integration creates a basis to overcome these drawbacks. 3D integrated Systems-on-Chips (3D-SOC) show reduced chip areas and enable optimized partitioning. Both decrease the fabrication costs. An additional benefit of 3D-SOC's is an minimal interconnection length and the elimination of speed limiting inter-chip interconnects.

Competencies and Activities

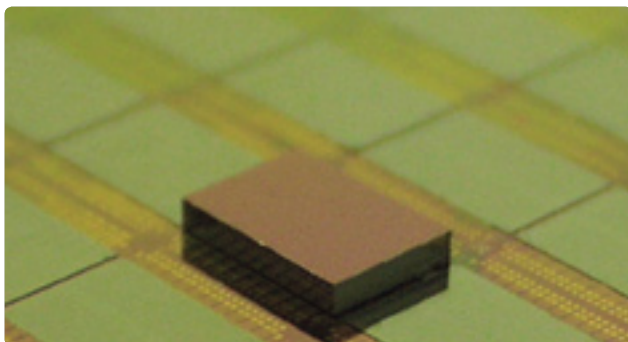
There is a large spectrum of 3D integration technologies at the IZM which can be classified in three categories:

- Stacking of packages,
- Stacking of chips and
- Vertical System Integration

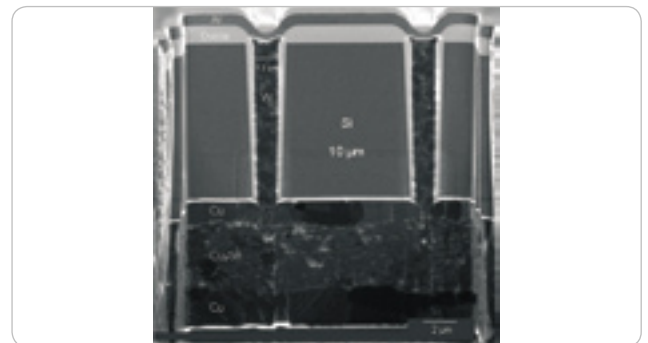
Stacked packages can be realized with the so-called chip-in-polymer technology based on embedding of thin chips into build-up layers of PCBs. The resulting chip-size-packages (CSP's) with copper-filled vias through the PCB are then stacked and electrically interconnected by solder balls. A stacking-of-packages technology based on top-bottom ball grid arrays is available at IZM for 3D-integration of various functions (e. g. sensors, micro-controllers). The interfaces of the modules are standardized with IZM's know-how by the Match-X association. State-of-the-art for stacking of chips at the IZM is mainly chip-on-chip system technology based on flip-chip interconnects.

Vertical System Integration – VSI® is based on thinning, adjusted bonding and vertical metallization by inter-chip vias placed at arbitrary locations. A well evaluated wafer-stacking technology for VSI is established at the IZM. A new approach optimized for the capability of chip-to-wafer stacking showed first feasibility results.

A very high density vertical wiring between the thinned device substrates is realized. Systems for high parallel processing and low-cost SOC's are main applications.



Vertikale Systemintegration: Chip to Wafer Stapel in ICV-SLID Technologie
Vertical System Integration: Chip-to-wafer stacks in ICV-SLID technology



ICV-SLID technology: 3D integrated test structure, showing a cross section (FIB) of a 10 µm thin chip with W-filled inter-chip vias connected to the bottom wafer by the SLID metal system (Cu, Cu3Sn, Cu)

RF & Wireless

» Im Zeitalter der grenzenlosen Kommunikation im Umfeld der alltäglichen Netzwerke mit multifunktionalen Geräten, die zahlreiche Dienste im Internet nutzen, spielt die Systemintegrationstechnik eine entscheidende Rolle. Der Zugang von jedem Ort in der Welt zu privaten und geschäftlichen Daten dehnt sich auf die verschiedenen elektronischen Hilfsmittel des täglichen Lebens aus. Universelle, mobile und selbstkonfigurierbare elektronische Geräte sind die Ecksteine dieser Entwicklung. Dieser Trend stellt eine Herausforderung für das gesamte Spektrum der Systementwicklungstechnologie dar. Die Hardware- und Softwareentwicklung muss hierzu nachhaltig voran getrieben werden. Die Miniaturisierung ist eine grundlegende Voraussetzung, um die Vision der ubiquitären Systeme wahr werden zu lassen.

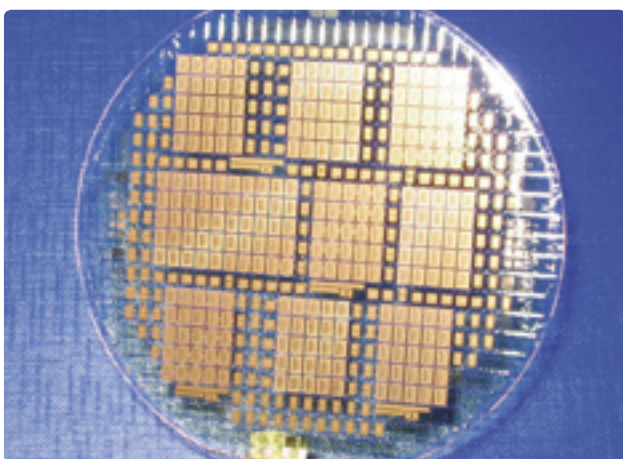
Das IZM greift zum einen die Herausforderungen und Entwicklungen der fortschrittlichen Technologien auf, um den derzeitigen Bedürfnissen der industriellen Systementwicklung zu dienen, zum anderen untersucht und entwickelt es mögliche Techniken für die nähere und weitere Zukunft. In Projekten mit vielen führenden internationalen Firmen erlangte das IZM ein großes Hintergrundwissen, welches für schnelle und effektive R&D-Projekte mit Partnerfirmen in allen Bereichen der RF & Wireless-Systemintegration verfügbar ist. Das IZM bietet lösungsorientierte Unterstützung im gesamten Spektrum der RF & Wireless-Systementwicklung und eine bilaterale kundenorientierte R&D Partnerschaft.

Kompetenzen und Aktivitäten

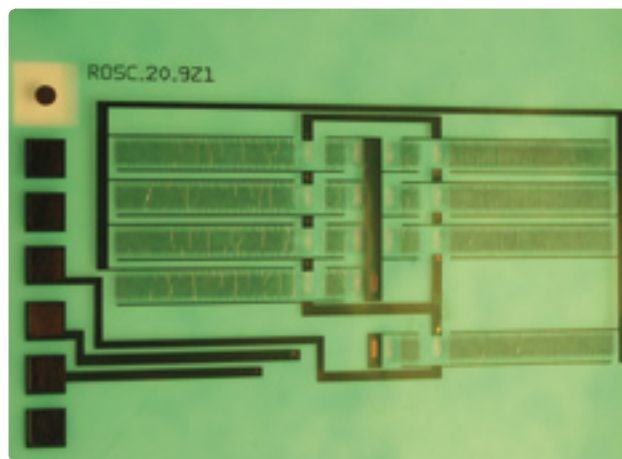
Die Unterstützung der Industrie durch das Fraunhofer IZM umfasst die vier Bereiche der RF & Wireless-Systemintegration:

- Methodik, konzeptionelle Systementwicklung und Modellierung
- Baugruppe, Bestückung und Gehäuse
- Erstellung eines Prototyps, Prozessierung und Produktion
- Charakterisierung, Test, Zuverlässigkeitsprüfung und Vorbereitung der Zertifizierung

Im Rahmen der R&D Projekte analysiert und bewertet das IZM derzeit sichtbare Entwicklungstrends. Dabei nutzt es seine aktive Rolle in Forschung und Entwicklung und seine breitgefächerten internationalen Netzwerkaktivitäten und Kooperationen. Unterstützung für die Industrie kann sich auf einzelne Schritte konzentrieren, von der Beratung für die Entwicklung spezieller, industriell nutzbarer Technologieprozessmodule bis zu einem Musterstück, einem Demonstrator oder einem Prototyp mit einem abschließenden Produktionsqualitätsprozess oder Technologietransfer zum Industriepartner. Hierfür bietet das IZM eine umfangreiche Geräteausstattung.



Glaswafer mit integrierten passiven Komponenten mit LC Low Pass Filtern (2,4 GHz)
Glasswafer with Integrated Passive Devices (IPDs) with LC Low Pass Filters (2.4 GHz)



Polymer-Ringoszillator in Rolle-zu-Rolle
Polymer ring oscillator in reel-to-reel

» Microsystem integration technology plays a decisive role in the age of boundless communication with ubiquitous networks and multifunctional devices, used by numerous services. Accessing both business and private data from anywhere in the world expands to diverse electronic facilities for daily life. Universal and mobile self-configuring electronic devices are this development's cornerstones. This trend represents a challenge for the entire range of system development technologies. Both hard- and software development must be promoted sustainably. Miniaturization is a basic requirement for realizing ubiquitous systems.

IZM takes up the challenge of developing advanced technologies for supporting industrial system developments' present requirements, as well as both researching and developing future technologies. Dealing with many leading international project partners, IZM has achieved broad background knowledge regarding all RF & wireless system integration areas, available for quick and effective R&D projects with partner companies. IZM offers solution-oriented support for the entire range of RF & wireless system development and customer-oriented, bilateral R&D partnerships.

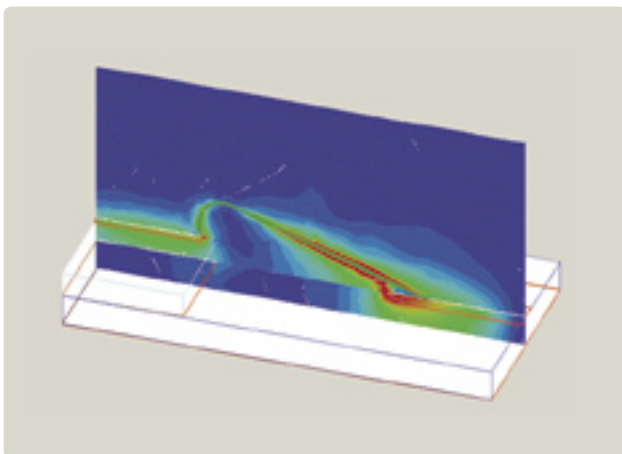
Competencies and Activities

IZM's support of the industry incorporates four areas of RF & wireless system integration:

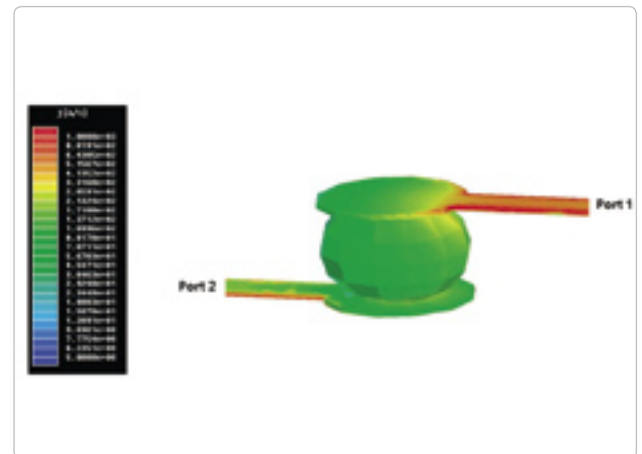
- Methodology, conceptual system development and modeling
- Board, assembly and housing
- Prototyping, processing und production
- Characterization, reliability test and certification preparation

In the context of R&D projects, IZM both analyses and evaluates present development trends, by its active presence in R&D, diversified international networks and co-operations.

Supporting industry could consist of single process steps, ranging from consulting to developing industrially tailored applications, demonstrators or prototypes with a final production qualification, or know-how transfer to the industrial partner, based on our substantial equipment and expertise.



EM-Simulation, Stärke eines elektrischen Feldes einer Drahtbondverbindung
EM simulation, magnitude of E-field of upper wire geometry



EM-Simulation einer Bumpverbindung
EM simulation of a bump interconnection

Photonic Packaging

» Photonische Aufbau- und Verbindungstechniken befassen sich mit Einzelgehäusen, Modulen oder Subsystemen, welche wenigstens ein optoelektronisches Bauelement, ein mikrooptisches Element oder eine optische Verbindung enthalten. Das Photonic Packaging Program des Fraunhofer IZM fokussiert daher auf Aufbau- und Verbindungstechniken für die optische und optoelektronische Integration auf und in Substrate, in Gehäuse und auf die Chip- beziehungsweise Wafer Ebene. Es werden neue Konzepte für die Tele- und Datenkommunikation sowie die Sensor-, Beleuchtungs- und Projektionstechnik benötigt.

In optoelektronischen und photonischen Modulen - z.B. Sender und Empfänger, Modulatoren, Verstärker, Schalter oder Weichen - sind Lichtquellen (Kantenemitter-Laser, VCSEL oder LEDs), Detektoren aber auch passive Elemente wie Linsen, optische Fasern, Filter und Polarisatoren integriert. Solche Module sind wesentlich komplexer als rein elektrische Module und werden heute noch vorwiegend manuell aufgebaut und justiert. Es besteht daher die Herausforderung, für die Aufbau- und Verbindungstechnik standardisierte Methoden und Verfahren zu entwickeln, die für eine Automatisierung geeignet sind und die Fertigungskosten hier drastisch zu senken.

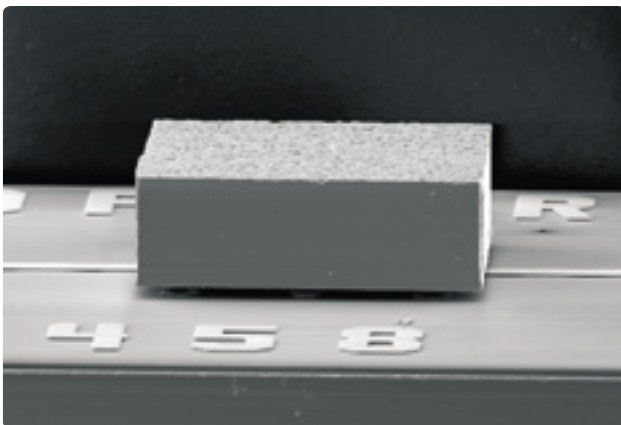
» Kompetenzen und Aktivitäten

Daten und Telekommunikation:

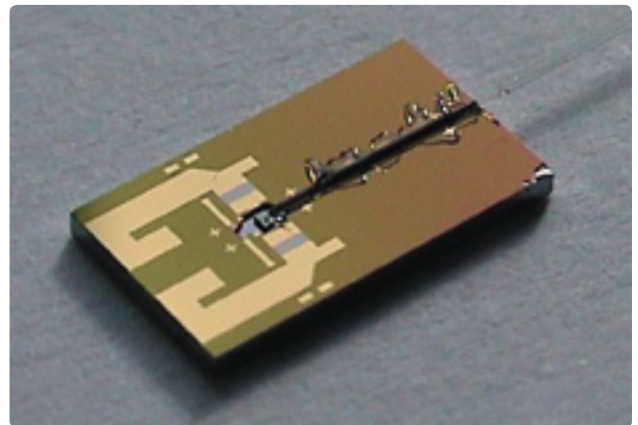
- Wafer und Einzelchip-Bumping
- flussmittelfreier Flip-Chip-Aufbau mit Selbstjustage durch AuSn Bumps
- Thermodenbonden von Kantenemittern und VCSEL mit 1 µm Präzision
- impedanzkontrollierte Dünnschichtsubstrate
- aktive und passive Faserjustage
- Faser-Spleißen, Faser-Linsen, Multifaserarrays
- Laser-Fügen von SM-Fasern an mikrooptische Komponenten (GRIN-Linsen)

Elektrisch-optische Leiterplatte (EOCB):

- Heißprägen, UV, Direktschreiben und Photolithographie für planare Polymerwellenleiter
- 90° Strahlumlenkung für die Ankopplung der o/e Module
- Modifikation optischer Polymere Strahlquellen und Detektoren:
- Thermische und thermo-mechanische Simulation
- hybrider Aufbau von HP Lasern und Laserbarren
- großflächiger Aufbau von HB-LEDs
- Laser-Fügen von SM-Fasern an mikrooptische Komponenten (High-Power-Stecker)
- Hochenergie- und Röntgen-Pixeldetektoren



InP HF Testvehikel als Empfängerdiode in Flip-Chip-Technik mit AuSn
InP RF test vehicle as receiver diode flip chip assembled with AuSn



Aufbau eines Tx und Rx-Moduls
Packaging of Tx and Rx-modules

» Photonic packaging includes single packages, modules or subsystems comprising at least one optoelectronic device or micro-optical element or optical interconnects. Thus the IZM Photonic Packaging Program focuses on packaging technologies for optoelectronic and photonic integration at board, package and device level. Tele- and Datacom, sensor, lightening, and projection techniques require new packaging concepts.

Optoelectronic or photonic modules - like receiver, transmitter, modulator, amplifier, switches or splitter - include light sources (edge emitting laser, VCSELs or LEDs), detectors, but also passive elements, such as lenses, fibers, filters, polarizers. These modules are rather complex compared to IC modules and therefore manual assembly and alignment operation dominates today. Standard packaging methods and processes capable of automation need to be developed to reduce packaging cost drastically.

» Competencies and Activities

Optical Data- and Telecommunication:

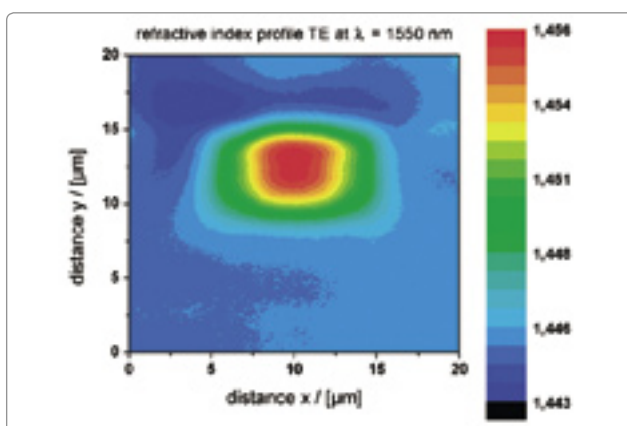
- Wafer and single chip bumping
- Fluxless flip chip assembly with self-alignment using AuSn solder bumps
- Thermode bonding of laser diodes with 1 micron accuracy
- Impedance controlled thinfilm substrates
- Active and passive fiber alignment
- Fiber splicing, lensing and multi fiber arrays
- Laser fusing of SM fibers on micro-optical components (collimators)

Electrical Optical Circuit Board (EOCB):

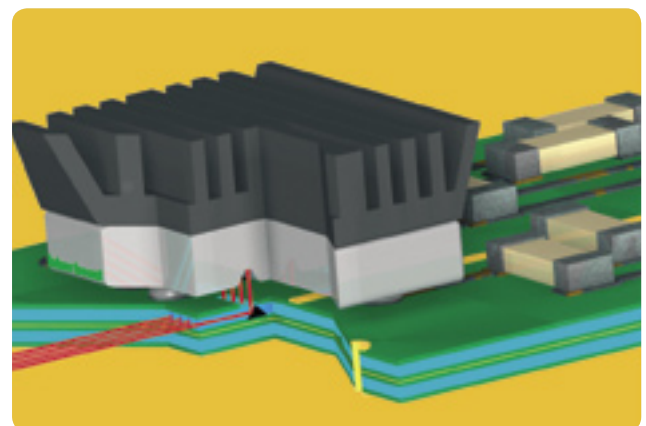
- Hot embossing, UV-direct writing and photolithography for polymer multimode waveguides
- 90° beam deflection for module coupling
- Optical polymer modification

Radiation Sources & Detectors:

- Thermal and thermo-mechanical simulation
- Submount assembly of high power single laser diodes and laser bars
- Package development for HB-LEDs (AuSn soldering, converter application, encapsulation)
- Laser fusing of micro-optical components (fiber to GRIN lens)
- High energy and X-ray pixel detectors



Zweidimensionales Brechungsindex-Profil eines SiO₂ Wellenleiters (RNF-Methode)
Two-dimensional refractive index profile of SiO₂ waveguide measured by RNF



Schematische Darstellung einer elektro-optischen Leiterplatte mit 90° Strahlumlenkung

Schematic drawing of a hybrid electrical-optical circuit board using 90 degree beam deflection

MEMS Packaging

» MEMS Bausteine sind in unserem modernen Umfeld zu unverzichtbaren Bestandteilen des täglichen Lebens geworden. Sei es ein Airbag Sensor, ein Fitness-Gerät, ein Video-Projektor oder ein Tintenstrahldrucker; eine Vielzahl von Anwendungen setzt auf die modernen MEMS Bausteine und ist ohne diese unmöglich. Dennoch sind Hindernisse zu überwinden – oft ist das Kostenniveau für die Bausteingehäuse eine Herausforderung, an der die Kommerzialisierung von Anwendungen scheitert. Neben dem Kostenaspekt ist auch die Tatsache, dass das gehäusete Bauelement z.T. 100 bis 1000fach größer ist, als die eigentliche Funktionskomponente, eine Erschwernis auf dem Weg zum Produkt. Intelligente Konzepte zur Kostenminimierung und Miniaturisierung beim Gehäuse sind daher eine Notwendigkeit, um der Vielzahl von Anwendungen den Weg in den Markt zu öffnen.

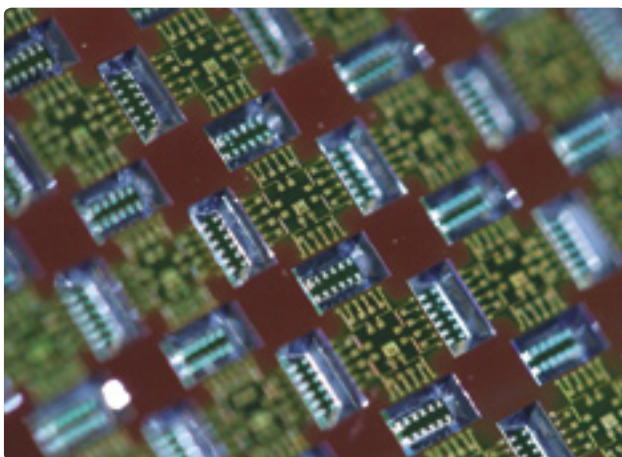
Kompetenzen und Aktivitäten

Das MEMS Packaging Programm des IZM ist darauf ausgerichtet, die Erfahrungen der verschiedenen Fachabteilungen vom Bausteindesign, über die Herstellung und das Gehäuse bis hin zum fertigen System und dessen Qualifizierung zusammenzuführen und unseren Kunden ein optimales Leistungspaket zu bieten.

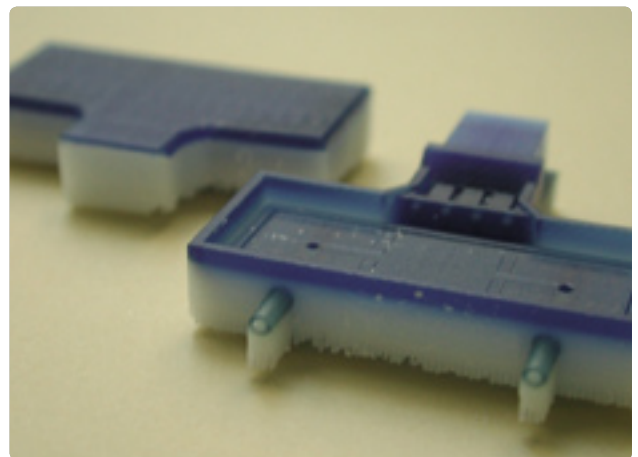
Die entstehende Synergie erlaubt es, innovative Gehäusekonzepte bis hin zu anwendungsoptimierten, kostengünstigen und miniaturisierten Aufbauten zielgerichtet zu entwickeln. Dieses integrierte Vorgehen garantiert eine optimale Lösung vom kundenspezifischen Einzelfall bis zu einer volumentauglichen Lösung.

Unsere Leistungen:

- Beratung für neue wie auch etablierte MEMS& Sensor-Gehäusekonzepte
- FuE für MEMS-Gehäuse und MEMS basierende SIP-Lösungen
- Realisierung von gehäuseten MEMS-Bausteinen



Wafer Level MEMS CSP für einen Vibrationssensor
Wafer level MEMS CSP for vibrations sensor



Rapid Prototyping mittels Stereolithographie für ein Mikropumpengehäuse
Rapid prototyping by stereolithography for micro pump

» MEMS devices have become an integral part of our everyday life. Be it an airbag, a fitness device, a video projection device, an ink jet printer or a hearing aid - the omnipresent miniaturization requirements have brought those delicate devices into a large number of products. However, the proliferation of MEMS devices into the market meets barriers, not the least of which is the cost of packaging. Here, intelligent ways to minimize the cost impact of packaging are enabling solutions to allow MEMS to penetrate in fields of application they have up to now not had the opportunity to enter. Simultaneously, the required volume of a MEMS/sensor package aims from today's 10:1 ratio towards a 1:1 ratio of package body to device volume.

Competencies and Activities

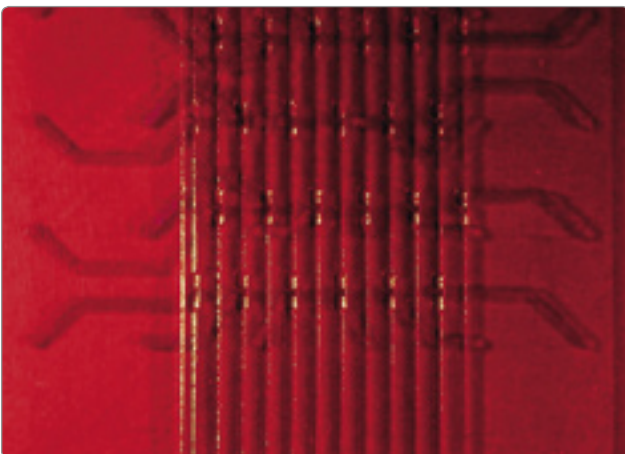
The MEMS Packaging Program therefore focuses on bringing together the expertise available at the IZM from device requirements, device manufacturing, component realization, test and qualification. The different technological departments team up to form a synergy for the development of an optimum solution for a given application. Jointly, concepts are generated and realized to make low cost packages, capable of standardization and modularization.

Resources and technological capabilities are no more available as individual expertise but are seen in the scope of a system, where packaging is integral part of the design and manufacturing cycle. This ensures a maximum benefit for the customer and his application, whether highly customized or designed for mass manufacturing.

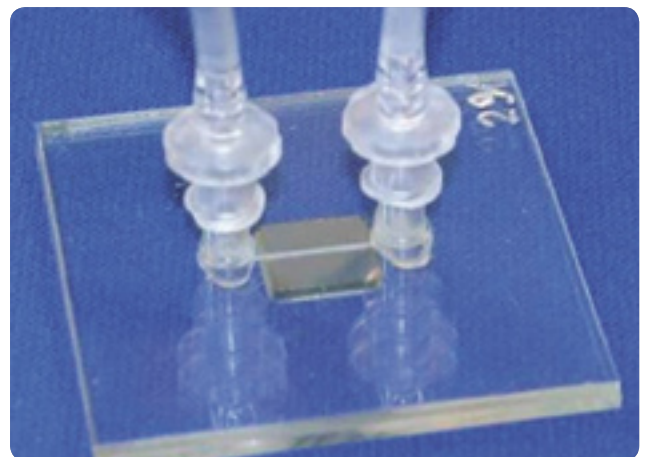
We strive to be your prime source for MEMS& sensor packaging issues.

What can we do for you:

- Consultant service for emerging and existing MEMS/ sensor packaging concepts
- R&D for MEMS packages and MEMS-based SIP solutions
- Realization of packaged MEMS components



Mikro-opto fluidische Komponente hergestellt durch Multilevel-Heissprängen
Micro opto fluidic device made by multilevel hot embossing technology



Mikro-fluidische Volumenkontroll-Komponente mit eingebettetem mikroelektronischen Sensor
Micro fluidic volume control device with embedded microelectronic sensor

Microreliability and Lifetime Estimation

- » Ausgehend vom Stand der Technik der Zuverlässigkeitstheorie integrierter mikroelektronischer Strukturen und Mikrosysteme ist das Ziel dieses Programms:
- Strukturierung der Zuverlässigkeitsdefizite
 - Erarbeitung neuer Projektkonzepte und interdisziplinärer Strategien

Im Kontext des „Electronic Packaging“ werden folgende Schwerpunkte gesetzt:

- Nachweis der Gültigkeit verwendeter Versagensmodelle (z.B. hinsichtlich Festigkeitshypothesen und bruchmechanischer Konzepte für statische und zyklische Belastungen, Schädigungszugänge, Versagenskriterien z.B. für Interface-Übergangsbereiche etc.)
- Vergleich von Versagensverhalten unter Test- und Feldbedingungen
- Beschleunigte Tests, Beschleunigungsfaktoren
- Erweiterung etablierter Versagensmodelle über die gegenwärtig akzeptierten Grenzen hinaus (z.B. in höhere Temperaturbereiche)
- Geeignete Prüftechniken zum Nachweis der Versagensmechanismen

Kompetenzen und Aktivitäten

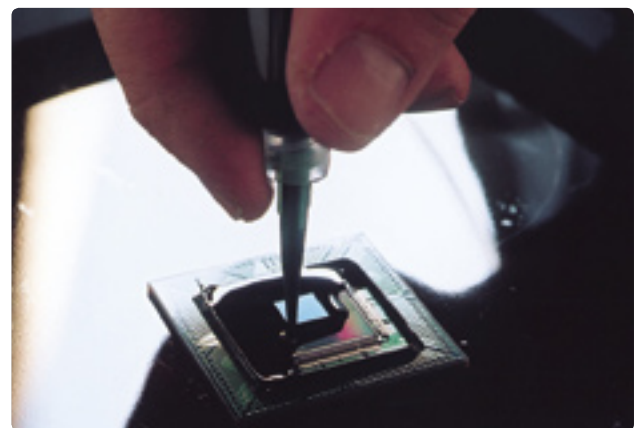
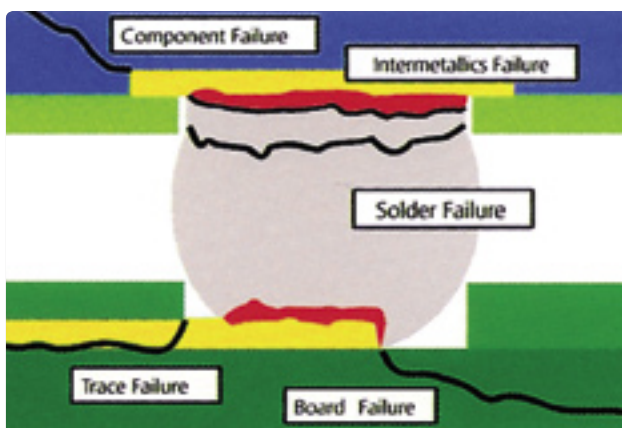
Die Identifikation von Versagensfällen und die Lebensdauerprognose sind wichtige Schwerpunkte des Programms. Die Mikrotechnik sowie der Mikro-Nano-Übergangsbereich („Microreliability“, „Nanoreliability“) sind dabei die besonderen Schwerpunkte der Forschungsarbeiten am IZM.

Zur Lebensdauerprognose sind dabei folgende Aufgaben in Arbeit:

- Modelle zur in-situ-Ermittlung von Zuverlässigkeit und Lebensdauer
- Korrelation von Feld- und Versuchsdaten
- Entwicklung/Anpassung von Methoden für die zerstörungsfreie Prüfung
- Identifikation und Verifizierung von Einflussfaktoren auf die Restlebensdauer

Aktivitäten und Projekte:

- Zuverlässigkeit und Lebensdauer von Packagingaufbauten
- Versagensmechanismen für Lotverbindungen, insbesondere im Bereich Hochtemperaturelektronik, Automobilelektronik und IT-Anwendungen
- Systemzuverlässigkeit und Lebensdauer
- Thermomechanische Simulation und Zuverlässigkeitsoptimierung
- Experimentelle Verifikation von Zuverlässigkeitskonzepten
- Zuverlässigkeit von Nanomaterialien (Nanoreliability)
- Werkstoffcharakterisierung für Zuverlässigkeit und Lebensdauer
- Zuverlässigkeit von MEMS
- Versagenskonzepte für ICs
- Load history und lifetime monitoring
- Spannungsanalyse von HDI-Substraten, Lebensdauer von Mikrovias
- ESD-Untersuchungen

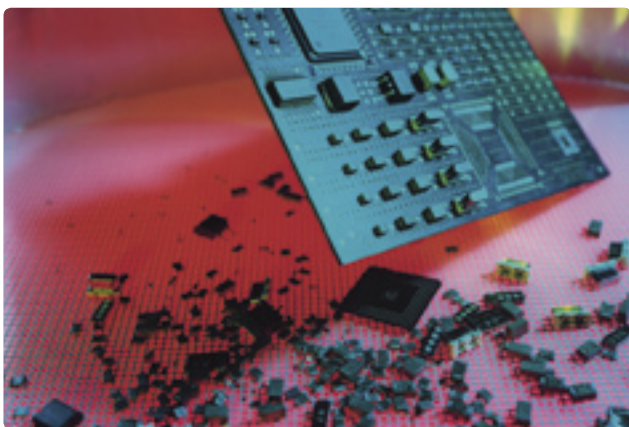


» Starting with the state of the art in modern reliability analysis for microelectronics, microsystem technologies and the micro-nano transition region, the aim of the program is:

- Deducing relevant characteristics and quantities for reliability evaluation, finding out dominant features of the "reliability gap" between theoretical concepts and practical reliability and quality estimation procedures
- Establishing new reliability concepts and organizing interdisciplinary research

Within the main framework of electronic packaging activities, the following topics are being dealt with:

- Validity of failure concepts
- Comparison of different failure models beyond the present limits of application (e.g. higher temperature ranges etc.)
- Development of new testing methods for micro- and nanoreliability, and system reliability estimation
- Identification of failure modes and the outline for lifetime estimation are important topics in the Microtechnology program. Another focus is on the micro-nano transition region (microreliability, nanoreliability).



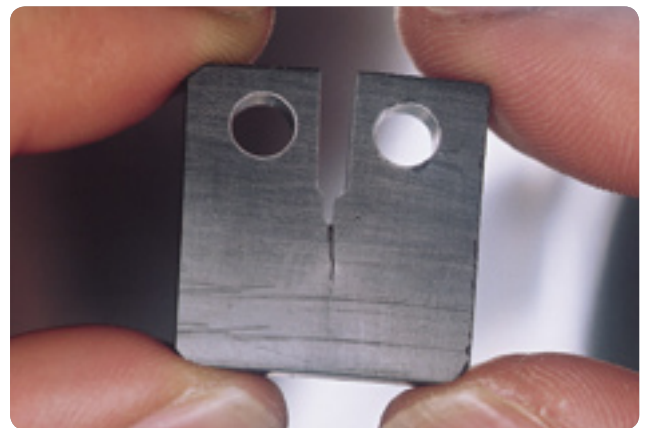
Competencies and Activities

The lifetime prognosis requires dealing with the following tasks:

- Modeling in-situ determination of reliability parameters
- Developing NDE testing methods
- Identifying and verifying lifetime expectation

Activities and projects:

- Reliability and lifetime estimation of advanced packages
- Failure mechanisms for solder interconnects (e.g. high temperature, lead-free etc.) in automotive and IT applications
- Thermo-mechanical simulation and optimization of reliability parameters
- Experimental verification of reliability concepts
- Reliability of nanomaterials (nanoreliability)
- Materials characterization
- Reliability of MEMS
- Failure concepts for ICs
- Load history and lifetime monitoring
- Test methods and fracture concepts for interface characterization
- FE-methodology to analyze moisture diffusion in packaging structures
- Influence of interfaces upon reliability
- Stress analysis of HDI substrates, life of microvias
- ESD investigations



Thermal Management

» Kontinuierlich zunehmende Verlustleistung und Verlustleistungsdichte von mikroelektronischen Bauteilen stellen eine der wichtigsten Herausforderungen für das Design von elektronischen Systemen dar: Die entstehende Wärme muss zuverlässig gespreizt und abgeführt werden.

Ebenso wichtig ist die Berücksichtigung von thermo-mechanischer Zuverlässigkeit: Thermisch induzierte Spannungen und Dehnungen führen zum Versagen (z.B. durch Chipbruch, Lotermüdung, Delamination) von elektronischen Systemen und reduzieren deren Lebensdauer.

Aus Kosten- und Zeitgründen bedarf es eines umfassenden Ansatzes, welcher alle relevanten Faktoren schon in der Designphase berücksichtigt.

Kompetenzen und Aktivitäten

Das IZM Programm Thermal Management stellt ein umfassendes Konzept zur Bereitstellung von zuverlässigen und kostengünstigen Entwärmungslösungen für mikroelektronische Systeme aller Leistungsklassen von der Chip- bis zur Systemebene dar.

Zuverlässigkeit bedeutet die Synergie von:

- Technologie (Prozess- und Fertigungs-Know-How)
- Material (Charakterisierung & Schadensverhalten)
- Design (Optimierung durch Simulation und Lebensdauerprognose)
- Verifikation (Experiment & Test)
- Langjährige Erfahrung im „Design for Reliability“

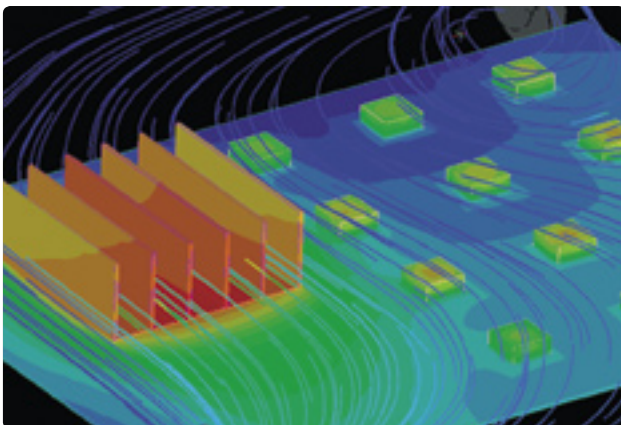
Diese Kombination ermöglicht es, durch die Bündelung unserer Kompetenzen flexibel auf individuelle Problemstellungen einzugehen und gleichzeitig Komplettlösungen anzubieten.

Serviceleistungen

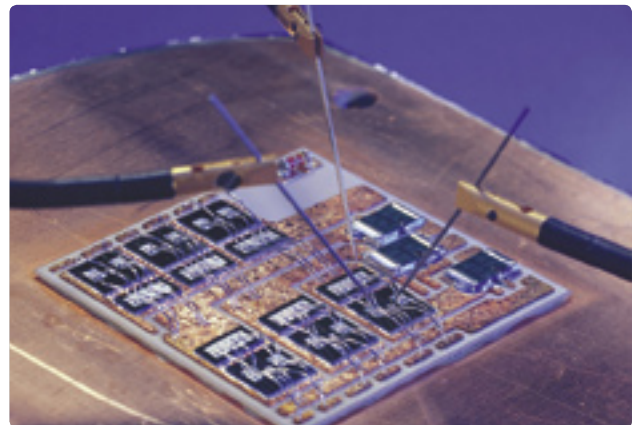
- Lebensdauerprognose
- Materialcharakterisierung
- IR-Thermographie
- Rth-Messung
- Passive & aktive Zykeltests
- Teststand zur Luft- und Wasserkühlung
- Deformationsmessung an Mikro- und Nanostrukturen

Aktuelle Forschungsaktivitäten

- Thermisch/mechanische Charakterisierung von Leiterplatten
- Kompakter Wasser-Mikrokanal-Kühler & Mikropumpen
- Windkanal (forcierte Luftkühlung)



Thermisch-fluidische Simulation eines Systems mit forcierter Luftkühlung
Thermal-fluidic simulation of enforced air-cooled system



Elektrische Messung an IGBTs
Electrical testing of IGBT

» Continuously increasing power and power density of microelectronic systems has become one of the most important design concerns as they pose new challenges to heat spreading and overall heat removal.

But optimum thermal performance needs to be accompanied by maximized thermo-mechanical reliability: Thermally induced stresses and strains continue to be a lifetime reducing factor as they cause failure due to e.g. die-cracking, interfacial delamination or fatigue of solder interconnects.

So for reasons of time and cost there is a need for a comprehensive approach which considers all these relevant factors already at the design stage.

Competencies and Activities

The IZM Thermal Management Program is a comprehensive concept to provide reliable and inexpensive solutions for efficient cooling of miniaturized electronic systems of all power categories from silicon to system level:

The design for reliability unites

- Technology (process & manufacturing know-how)
- Material (characterization & failure behavior)
- Design (optimization by simulation and lifetime prediction)
- Verification (experiment & testing)
- Long term experience in "design for reliability"

This consistent combination enables reliability-optimized thermal and thermo-mechanical design for advanced system integration and tailor-made thermal management solutions. It thus combines the key competencies of the institute's individual departments for an efficient and customer-orientated knowledge management.

Available Services

- Lifetime prediction
- Material characterization
- IR-thermography
- Rth-measurements
- Passive & active thermal cycling
- Test-station for air- and water-cooled systems
- Deformation measurements for micro- and nano-structures

Current Research Activities

- Thermal/mechanical characterization of organic boards
- Compact water-microchannel-cooler micropumps
- Wind-channel (enforced air-cooling)



AlN Wasser-Mikrokanalkühler: Rechnergesteuerter Messplatz, hier in Closed-Loop Ausführung

Fully computerized measuring station for AlN water μ -channel cooler in closed-loop set-up



Thermische Interfacematerialien: Sehr wichtig ist die Kenntnis der thermischen Leitfähigkeit und des Grenzflächenwiderstandes

Thermal interface materials: Very important is their thermal conductivity and interface resistance



Working with IZM

036 - 037 Fraunhofer IZM Marketing

038 - 039 Forschungsgebiete und inhalte / Research Activities and Objectives

040 - 041 Zusammenarbeit mit dem Fraunhofer IZM / Collaborating with Fraunhofer IZM

Fraunhofer IZM Marketing – Ihr erster Kontakt zum Fraunhofer IZM

- » Mit welchen Technologien, mit welchen neuen Produkten und Leistungen kann der Erfolg Ihres Unternehmens gesichert werden? Angesichts eines globalen Wettbewerbs und immer kürzeren Produkt- und Technologielebenszyklen entscheidet die rechtzeitige Einführung neuer Technologien über die Wettbewerbsfähigkeit Ihres Unternehmens.

Nur, wann ist der richtige Zeitpunkt um in neue Technologien zu investieren? Welche Technologien haben das Potenzial, das Technologieportfolio Ihres Unternehmens zu optimieren.

Das Fraunhofer IZM gehört zu den weltweit führenden Forschungsinstituten im Bereich der Systemintegration für Mikroelektronik und Mikrosystemtechnik. Unsere Kompetenz reicht von der Materialentwicklung über die Entwicklung neuer Aufbau- und Verbindungstechniken bis hin zur Lösung von Qualitäts-, Zuverlässigkeits- und Umweltfragen. Unsere Stärke ist die Verbindung von Grundlagen- und angewandter Forschung und deren Umsetzung in die industrielle Praxis. Beispiele für unsere technologische Kompetenz und unser Dienstleistungsangebot finden Sie auf den folgenden Seiten.

Unsere Experten beraten Sie gerne bei der Auswahl der Technologien, die für Ihr Unternehmen den größten Nutzen haben und unterstützen Sie bei der Umsetzung.

Haben Sie Interesse an unseren Dienstleistungen? Sprechen Sie uns an. Das Marketing Team steht Ihnen gerne zur Verfügung.

Wir bieten Ihnen zu folgenden Schwerpunkten unsere Unterstützung an:

Unternehmensspezifische Workshops

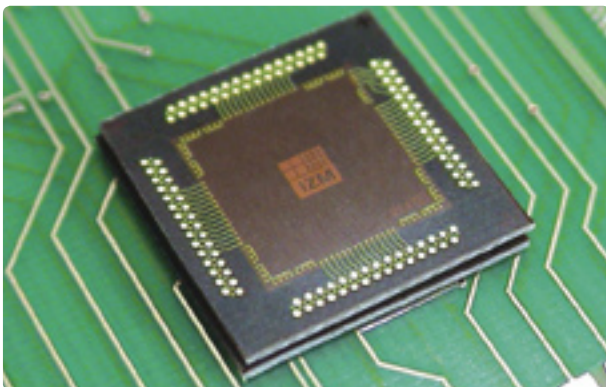
Sie wollen Ihre Technologien auf den Prüfstand stellen oder einfach nur wissen, welche neuen Technologien für Ihr Unternehmen relevant sein könnten. Wir bieten Ihnen firmenspezifische Workshops an. Unsere Experten stellen Ihnen die gesamte Bandbreite der aktuellen technologischen Entwicklungen im Bereich des Electronic Packaging dar. Gemeinsam wird besprochen, welche Technologien für Ihr Unternehmen und ihre Produktpalette relevant sein könnten.

Technologiespezifische Workshops

Sie wissen, in welche Technologiefelder Sie investieren möchten und benötigen Unterstützung bei der Auswahl der zu Ihrem Unternehmen passenden Technologie. Unsere Experten diskutieren mit den Fachleuten Ihres Unternehmens die Vor- und Nachteile der in Frage kommenden Technologien vor dem Hintergrund der Anforderungen Ihres Unternehmens.

Beratung bei produkt-/ technologiespezifischen Fragen

Sie benötigen Unterstützung bei der Lösung aktueller technologischer Fragestellungen in Ihrem Unternehmen. Doch wen sollen Sie im Fraunhofer IZM ansprechen? Setzen Sie sich mit uns in Verbindung, wir vermitteln Ihnen den geeigneten Gesprächspartner im Fraunhofer IZM.



Fraunhofer IZM Marketing – Your First Contact to Fraunhofer IZM

» Which technologies, moreover which new products and services will ensure the success of your company? Facing global competition and even shorter product and technology cycles, the accurately timed introduction of new technologies is decisive for your company's competitive position.

However, which innovative technologies will have the potential for optimizing your company's technology portfolio? Which upcoming technologies do you have to look at to be there, when that technology appears on the market?

Fraunhofer IZM is one of the leading research institutes worldwide in the field of system integration for both microelectronics and microsystems. Our competence includes material developments, new packaging technologies as well as solutions for quality, reliability and environmental tasks.

Our advantage is the combination of basic and advanced research and its implementation in industrial applications. You will find examples of both our technological competence and our services in the following pages.

Our experts will be happy to help you with selecting technologies, which will bring optimal benefits for your company and your products.

If you are interested in our experience, please do not hesitate to contact us. The Marketing Team will be glad to help you.

We offer support in following tasks:

Company-Specific Workshops

Do you wish to test your technologies or do you want to know, which technologies could be relevant for your company in future?

We offer company-specific workshops. Our experts present the whole spectrum of technological developments in the field of electronic system integration and packaging, starting with materials and ending with reliability and environmental aspects. Together we will discuss, which technologies could be relevant for you.

Technology-Specific Workshops

You know, in which field of technology you are willing to invest. Your company needs support by selecting the best available technology. Our experts will discuss the advantages and the disadvantages of the chosen technologies with your technicians, strictly oriented to the needs of your company.

Assistance Concerning Product/Technology-Specific Tasks

Does your company need assistance with current technical tasks, however, you don't know whom to contact at Fraunhofer IZM? Simply contact the Marketing Team. We will connect you to the best experts at Fraunhofer IZM.

Please Don't Hesitate to Contact:



Harald Pötter

harald.poetter@izm.fraunhofer.de



Simone Brand

simone.brand@izm-m.fraunhofer.de

Forschungsgebiete und -inhalte

Research Activities and Objectives



Chip Interconnection Technologies

- Bumping Technologies such as electroless plating, stencil printing, immersion soldering
- Electroless redistribution, wafer level assembly, wafer level molding
- Flip chip, encapsulation, lead-free assembly
- Integration of passive (printing technique) and active devices (chip in polymer, chip in textile)
- Reliability investigation on interconnection technologies, electromigration
- Application specific technologies: wireless communication, MEMS, wearable electronics, medical, automotive

Photonic and Power System Assembly

- Construction and development of microsystem packages and package interfaces
- Photonic components and measurement techniques
- Packaging of optoelectronics: laser detectors, high brightness LEDs
- Flip chip assembly for microwave and millimeter-wave applications
- Electro/optical boards
- Advanced chip and wire bonding
- Materials and technologies for chip-on-board
- Power module packaging
- Technological failure analysis

Board Interconnection Technologies

- Deposition and specification of functional layers (galvanic, electroless)
- Materials, processes and equipment development, e.g. lead-free solder alloys for high temperature application
- Innovative soldering and preparation processes with plasma and laser treatment

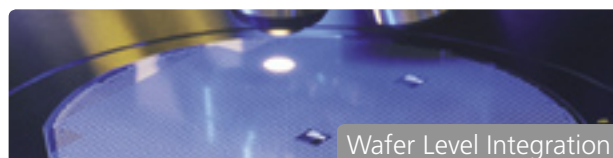
- Biomimetic for plating and joining technologies
- Qualification of PCB packages, analysis of manufacturing failures and failed joints
- Training center for the European Space Agency
- Introduction of the ISO 9000 to ISO 9004 oriented to PCB-assembly

Polytronic Systems

- Polymer electronics and polymer MEMS
- Wafer preparation and ultra thin silicon
- Assembly of thin chips and microcomponents
- Flexible Electronics Application Centre (Reel to Reel)
- Hybrid integration
- Biosensors and bioanalytical systems
- Sensor systems for liquids with signal evaluation

Micro-Mechatronic Systems

- Design of micro-mechatronics systems
- Interconnection technologies and encapsulation
- Thermo-mechanical reliability
- Electrical simulation



Si Technology and Vertical System Integration

- 3D- integrated systems, Vertical System Integration (VSI)
- Optically adjusted bonding of ultra thin devices
- Integration of new materials and processes (e.g. piezoelectrical layers, SiGe/Si epitaxy)
- New transistor structures (e.g. strained Si, SiGe)
- Technologies for bulk acoustic wave filters

Micro Devices and Equipment

- MEMS design, Development of micro devices
- MEMS packaging and assembly technologies, such as wafer bonding
- Process and equipment simulation

High Density Interconnect & Wafer Level Packaging

- Chip scale packaging
- Wafer Level Bumping
- Thin film multilayer substrates
- RF multilayer substrates
- 3D integration
- Microsystems
- Portable power supply



Polymeric Materials and Composites

- Synthesis, modification, formation, processing and recycling of polymeric materials and composites
- Chemical and physicochemical characterization of monomers, oligomers and polymers
- Thermophysical and mechanical characterization of polymeric materials and composites
- Materials for micro-, optoelectronics and light weight systems

Mechanical Reliability and Micro Materials

- Deformation, reliability and lifetime analysis of complex electrical, mechanical and optical systems
- Simulation of thermo-mechanical behavior
- Nanomechanics
- Material characterization and testing
- Crack and fracture failure mechanisms, damage behavior, lifetime predictions, e.g. for solder joints, adhesives, PCB components
- Measurement techniques such as microDAC and nanoDAC
- Microsecurity and Nanosecurity
- Thermal parameters, thermal management

Analysis & Test of Integrated Systems

- Development and characterization of ESD protection circuits (vf-TLP)
- Device characterization from fA-DC to GHz-RF
- Concepts for mixed signal testing
- Product analysis and design debugging
- Process monitoring tests



Environmental Engineering

- Environmentally compatible product design
- Analysis and ecological assessment
- Lifetime estimation and reuse
- Ecological and economic analysis of technologies
- Demonstration Center »Product Cycles«
- Sustainable development of ICT

Advanced System Engineering

- Wireless systems/ RFID system development
- EM field calculation and analysis
- Analogue design and simulation
- EMC on chip and off chip
- EMC and power electronics
- Power/ground analysis and modelling
- RF analysis and modelling of passive devices and packages
- EMC/SI/RF analysis and modelling of packaging structures
- AddOn tool development

Microfluidics Systems

- Design and development of microfluidic components and systems
- Component and system processing, assembling and testing

Zusammenarbeit mit dem Fraunhofer IZM



*If mobility is trump -
Fraunhofer IZM's packaging technologies prepare the ground for mobile products*



*If miniaturization protects life -
Packaging technologies for reliable, cost-efficient safety electronics*

» Kompetenz aus einer Hand

Das Fraunhofer IZM ist Ihr kompetenter Partner für alle Fragen des Electronic Packaging. Wir entwickeln gemeinsam mit Ihnen maßgeschneiderte Lösungen zur Miniaturisierung und zur Integration von mikroelektronischen Systemen in Ihre Produkte.

Applikation ist unsere Stärke

Unser Entwicklungsangebot orientiert sich an den Erfordernissen der industriellen Praxis. Mit Herstellern von elektronischen Komponenten und Systemen arbeiten wir an der weiteren Miniaturisierung und der Integration von optischen oder mechanischen Funktionen. Für die Anwender von Elektronik stellen wir applikationsspezifische Lösungen für die Integration von Elektronik in Endprodukte zur Verfügung. Das Spektrum unserer Kunden reicht von der Automobilindustrie über den Maschinenbau bis hin zur Medizin- und Sicherheitstechnik. Auch Unternehmen aus so unterschiedlichen Bereichen wie Bekleidung, Beleuchtung, Nahrungsmittel oder Logistik haben wir bereits erfolgreich bei der Verbesserung ihrer Produkte durch die Integration von Elektronik unterstützt.

Wege der Zusammenarbeit

Wir bieten sowohl Detail- als auch Systemlösungen an. Der schnelle Technologietransfer über:

- Beratung
- Machbarkeitsstudien
- Industrieprojekte bis zur prototypischen Realisierung
- Lösung von Qualitäts-, Zuverlässigkeits- und Umweltfragen

zählt zu den wichtigsten Zielen unserer Arbeit.

Erweitern Sie Ihre Kompetenz - Vorteile der Vertragsforschung

Vertragsforschung heißt, dass wir für Sie zielorientiert innovative Technologien oder produktorientierte Problemlösungen erarbeiten.

Mit dem direkten Zugriff auf ein hochqualifiziertes, interdisziplinäres Forschungsteam gewinnen Sie:

- Ergebnissicherheit
- Zeit- und Kostenersparnis
- Professionelles Projektmanagement
- Hohe Qualitätsstandards

Zufriedene Kunden im Mittelstand

Forschung und High-Tech-Entwicklung ist nicht nur ein Thema für große Unternehmen. Zahlreiche mittelständische Unternehmen nehmen die Kompetenz unserer Experten in Anspruch. Eines der besten Argumente für eine Entscheidung zur Zusammenarbeit sind die vielen zufriedenen Kunden. Das belegen die zahlreichen Folgeaufträge.

Unsere Kompetenz – Ihr Vorteil

- Kompetenz im Electronic Packaging aus einer Hand
- Wir bringen Elektronik zuverlässig und kostengünstig in Ihre Anwendung
- Ob Elektronikunternehmen oder Anwender von Elektronik – wir unterstützen Sie erfolgreich
- Zeit- und Kostenersparnis durch Zugriff auf langjährige Expertise

Collaborating with Fraunhofer IZM



*If electronics revolutionize logistics -
Packaging technologies for extremely cost sensitive smart labels*



*If electronics increase production efficiency -
Packaging technologies for rugged intelligent sensors*

» Competence from a Single Source

Fraunhofer IZM is your competent partner for all aspects regarding electronics packaging. Together with you, we develop customized solutions for both miniaturizing and integrating microelectronic systems into your products.

Application is Our Strength

Our developmental palette orients itself upon the requirements of industrial practice. Together with manufacturers of both electronic components and systems, we work upon further miniaturizing and integrating either optical or mechanical functions. For electronics users, we provide application-specific solutions for integrating electronics into final products. The spectrum of our customers ranges from the automobile industry, to mechanical engineering, up to medicine and safety engineering. In addition, we have already successfully supported enterprises ranging from clothing, lighting and food to logistics in improving their products by integrating electronics.

Ways of Collaborating

We offer both detail as well as system approaches. Quickly transferring technology via:

- Consulting
- Feasibility studies
- Industrial projects up to realizing prototypes
- Solving quality, reliability and environmental issues ranks among the most important goals of our work.

Extend Your Competence – Contract-Research Advantages

Contract research means that we execute goal-oriented and innovative technologies or product-oriented problem solutions for you.

Via direct access to a highly-qualified, interdisciplinary research team, you gain:

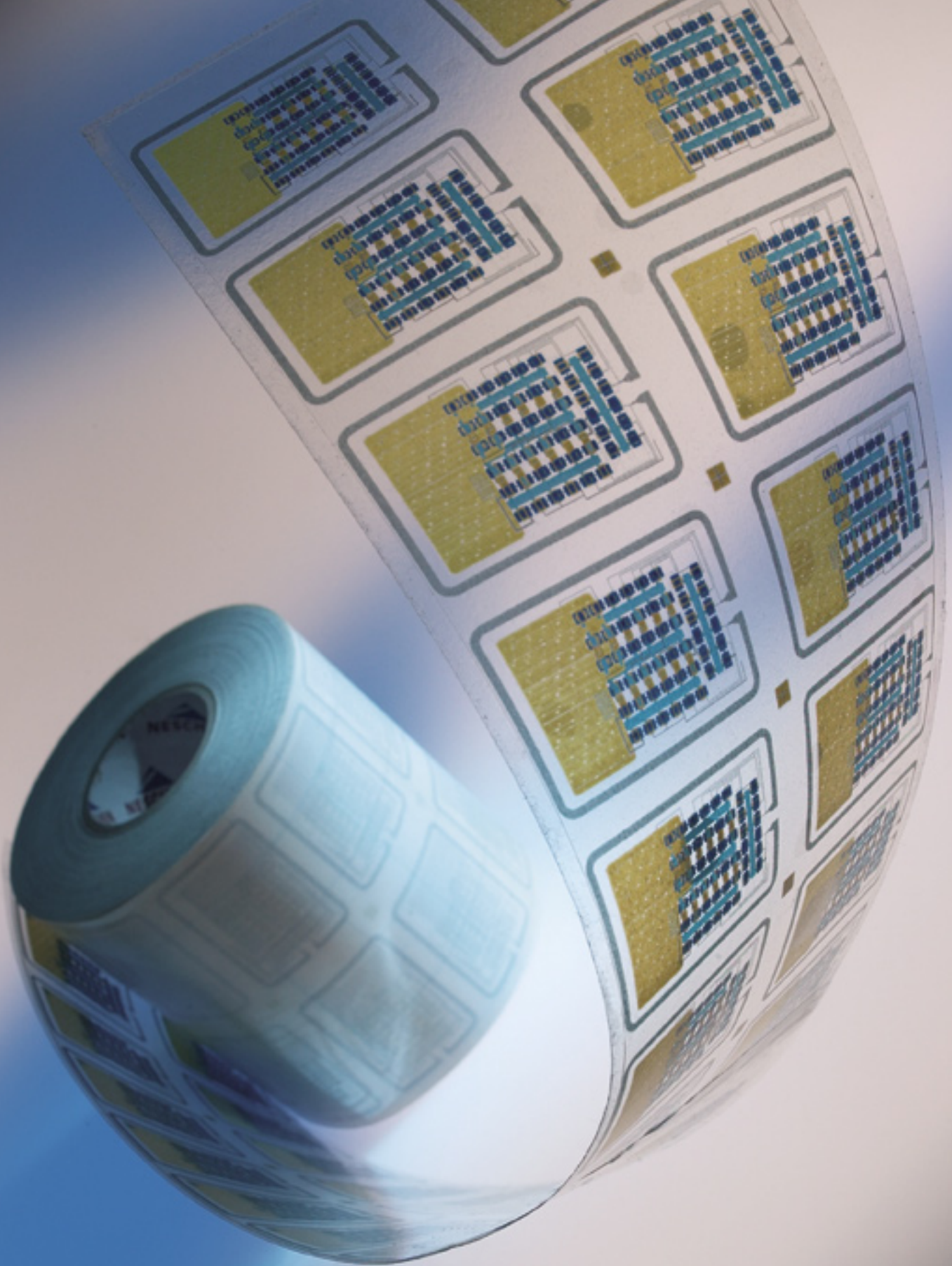
- Security of results
- Time and cost savings
- Professional project management
- High quality standards

Satisfied Customers in Midsized Business

Both research and high-tech development are not just issues for large enterprises. Numerous midsized enterprises take advantage of our experts' competence. One of the best criteria for deciding upon collaborating with us are our many satisfied customers. Their numerous repeat orders speak for themselves.

Our Competence – Your Advantage

- Competence in electronics packaging from a single source
- We deliver electronics both reliably and economically to your application
- Whether you are an electronics company or user – we successfully support you
- Save both time and money by accessing our long-standing expertise



Core Competencies
System Integration

044 - 047 Chip Interconnection Technologies

Head: R. Aschenbrenner
rolf.aschenbrenner@izm.fraunhofer.de
Phone: +49 (0) 30 / 4 64 03-1 64



048 - 051 Photonic and Power System Assembly

Head: Dr. Klaus-Dieter Lang
klausdieter.lang@izm.fraunhofer.de
Phone: +49 (0) 30 / 4 64 03-1 79



052 - 055 Board Interconnection Technologies

Head: Prof. Dr. W. Scheel
wolfgang.scheel@izm.fraunhofer.de
Phone: +49 (0) 30 / 4 64 03-2 72



056 - 059 Polytronic Systems

Head: Dr. K. Bock
karheinz.bock@izm-m.fraunhofer.de
Phone: +49 (0) 89 / 5 47 59-5 06

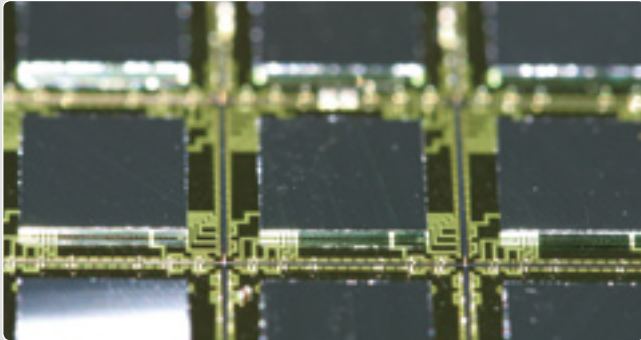


060 - 063 Micro Mechatronic Systems

Head: Dr. F. Ansorge
frank.ansorge@mmz.izm.fraunhofer.de
Phone: +49 (0) 81 53 / 9 09 75 00



Chip Interconnection Technologies



Chip auf Wafer Montage
Die to wafer assembly

KOMPETENZEN:

- Integrierte aktive Komponenten
- Flip Chip Prozesse
- Verkapselung
- Montage von Sensoren
- MEMS Packaging
- Montage auf flexiblen Substraten
- Chemische Metallisierung und Drucktechnik
- Technologietransfer

» KURZBESCHREIBUNG

Das Leistungsspektrum der Abteilung mit ihren 20 Mitarbeiterinnen und Mitarbeitern reicht von der Beratung über Prozessentwicklungen bis hin zu technologischen Systemlösungen. Die Wissenschaftler befassen sich schwerpunktmäßig mit der Entwicklung neuer Prozessschritte und Verfahren für die Chipmontage und Verkapselung sowie mit Aspekten der Systemintegration (System in Package). Weitere Schwerpunkte sind die Entwicklung, Anwendung und Lizenzierung von stromlosen Metallisierungsverfahren und die Entwicklung von low cost Bumpingverfahren. Wir unterstützen Firmen in der anwendungsorientierten Vorlauftforschung sowie bei der Entwicklung von Prototypen und Kleinserien. Mit der TU Berlin (Technologien der Mikroperipherik) besteht eine enge Kooperation, z.B. im Rahmen von europäischen Verbundprojekten und insbesondere von Grundlagenuntersuchen zu Werkstoffen in der Aufbau- und Verbindungstechnik.

Die Entwicklungsarbeiten der Abteilung genießen international hohe Anerkennung. Bei der stromlosen NiAu Abscheidung und beim Lotpastendruck zur Erzeugung von Lotbumps ist sie weltweit führend. Die Kompetenz bei Flip-Chip Prozessen wurde an Fertigungslinien auf internationalen Messen demonstriert.

Ähnlich erfolgreich sind unsere Beiträge zur Systemintegration, die der Herstellung elektrischer und anderer Schnittstellen zwischen einzelnen Systemkomponenten sowie zwischen dem System und der Umwelt dienen.

» TRENDS

Die Entwicklungsschwerpunkte in den kommenden Jahren werden sein:

Mikrobonding

- Flip Chips mit Pitches $< 40 \mu\text{m}$ und ultradünne Flip Chips ($20 \mu\text{m}$ Dicke) mit Kontakthöhen $< 5 \mu\text{m}$
- Die-Bonding von ultradünnen Chips für Einbett-Technologien
- low-cost Bumping durch Schablonendruck ($80 \mu\text{m}$ Pitch) und Immersion Solder Bumping ($20 \mu\text{m}$ Pitch)
- Chipmontage bei niedrigen Temperaturen ($< 80 \text{ }^\circ\text{C}$) für Bio-Chips

System-Packaging

- Montage- und Verkapselungstechnologie (z. B. für Wafer Level CSPs)
- Direktmetallisierung von Gehäusen durch chemische Abscheidung
- MEMS- und Sensor-Packaging

Integrierte Komponenten

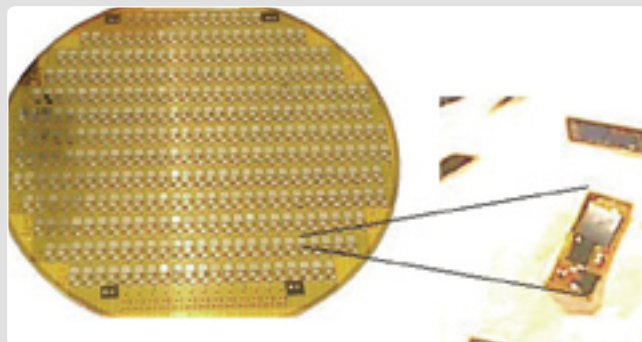
- integrierte Widerstände und Kondensatoren für Flex- und Leiterplatten-Substrate
- integrierte aktive Chips (Chip in Polymer)
- Integration von diskreten Bauteilen durch Verkapselung

Wearable-Electronics

- Kontaktierung textiler Antennen, lösbare elektrische Verbindungen, flexible Systeme in Textilien, Montage ultradünner Transponder

COMPETENCIES:

- Integrated active components
- Flip chip processes and manufacturing
- Encapsulation technologies
- Sensor assembly
- MEMS-packaging
- Flex circuit application
- Chemical metallization and advanced printing
- Technology transfer



WL-SIP - active and passive components on active carrier wafer

» SHORT PORTRAIT

The department has 20 employees and offers business activities that reach from consultancy and process development to technological system solutions. The researchers are principally concerned with the development of new process steps and methods for chip assembly and encapsulation as well as aspects of system integration (system in package). Further priorities are the development, application and licensing of electroless metallization processes and the development of low cost bumping methods. We assist companies with application-oriented pre-competitive research as well as the development of prototypes and small quantity production.

We cooperate closely with the TU Berlin (Center for Microperipheric Technologies), for example within the scope of European joint projects and especially in the area of basic materials research for the packaging of integrated circuits. The department's research has an excellent international reputation. In the realm of electroless deposition of nickel/gold and stencil printing to produce solder bumps the department is the worldwide leader. The core competence in flip chip processes was shown at production lines during international exhibitions. Similarly successful are our contributions to system integration, which serve the formation of electrical and other interfaces between specific system components as well as between the system and the environment. Especially our projects concerning the integration of active components and passive devices should be mentioned.

» TRENDS

Research topics for the coming years are:

Microbonding

- Flip chips with pitches $< 40 \mu\text{m}$, ultra-thin flip chips ($20 \mu\text{m}$ thickness) with contact heights $< 5 \mu\text{m}$
- Die bonding of ultra-thin chips for embedding technology
- Low-cost bumping by stencil printing ($80 \mu\text{m}$ pitch) and immersion solder bumping ($20 \mu\text{m}$ pitch)
- Chip assembly at low temperatures ($< 80 \text{ }^\circ\text{C}$) for bio-chips

System Packaging

- Assembly and encapsulation technology (e.g. for wafer level CSPs)
- Direct package metallization by chemical plating
- MEMS and sensor packaging

Integrated Components

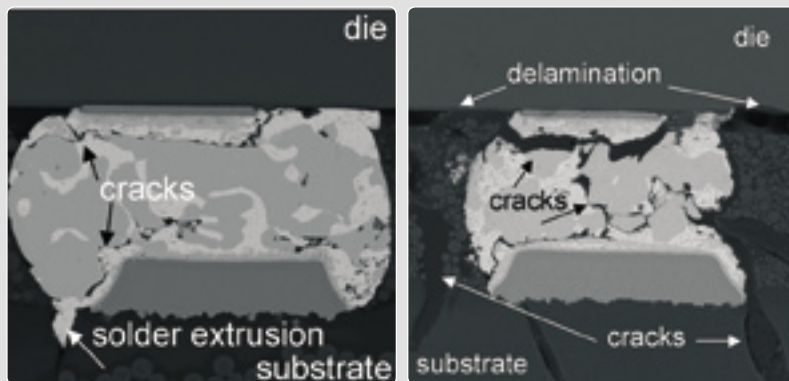
- Integrated resistors and capacitors for flex and printed circuit boards
- Integrated active chips (chip in polymer)
- Integration of discrete components by encapsulation

Wearable Electronics

- Connection of textile integrated antenna, detachable electrical contacts, flexible systems in textiles, assembly of ultra-thin transponders

Chip Interconnection Technologies

Forschungsergebnisse



Flip Chip contact after 3750 cycles -55°C / 150°C, first failure after 1500 cycles

Flip Chip contact after 3750 cycles -55°C / 175°C, first failure after 500 cycles

HIGHLIGHTS - Beispielanwendungen

Consumer

- Multifunktionale Smart Card, Smart Label (Gepäck-ID, RFID Tags), aktive Transponder (Facility Management)

Medizin

- Hörgerät, Herzschrittmacher, Augenimplantate, Röntgen-Pixeldetektor

Automobil

- Airbag Zündpille, elektrischer Fensterheber, Motorsteuerung, ESP Beschleunigungssensor

Telekommunikation

- Silizium-Mikrofon-Array, DECT-Modul, HF Antennenschalter

Industrie

- Leistungsregler für Industriebeleuchtung, Lebensdatenschreiber, pneumatisches Ventil

» AVT für Flip Chip basierende Mikrosysteme für Hochtemperaturanwendungen

Die Anwendung von Elektronik auch bei höheren Temperaturen ist ein wichtiges Thema für die Automobilindustrie. Typische Anwendungen sind Motor- oder Getriebesteuerungen, die direkt an den Motor bzw. an das Getriebe montiert werden. Dadurch wird die Elektronik starken Belastungen wie Feuchtigkeit oder Vibration aber vor allem den hohen Temperaturen ausgesetzt.

Ein Schwerpunkt wurde am IZM auf Untersuchungen der Anwendung von bleifreien im Vergleich zu bleihaltigen Loten gesetzt. Die Arbeiten beschäftigen sich mit der Zuverlässigkeit und den Ausfallmechanismen bei höheren Temperaturen. Hier wurden metallurgische Effekte bei Flip Chips wie z. B. die Bildung intermetallischer Phasen zwischen der Underbumpmetallisierung (UBM) und dem Lot untersucht. Die Ergebnisse zeigen, dass eine stromlose Ni UBM in Kombination mit SnAg oder SnAgCu sehr gut für HT-Anwendungen geeignet ist.

Die Degradation der polymeren Materialien (z. B. Underfiller, Substrat) war bis zu Einsatztemperaturen von 150°C nicht dominant. Erst über 175°C ließ sich eine drastische Abnahme der Zuverlässigkeit von underfillten Flip Chips feststellen. Allerdings konnte keine fundamentale Änderung des Ausfallmechanismus gefunden werden. Hauptausfallursache ist weiterhin ein Riss durch den Lötkontakt. (vgl. Abbildungen)

Wafer Level Assembly

Dem Druck nach Miniaturisierung wurde in der Vergangenheit zumeist durch Einsatz ungehäuster Chips auf einem hochdichten Verdrahtungsträger Rechnung getragen. Im Zuge der aufkommenden Stack-Chip Packages rückte die Systemintegration jedoch immer dichter an die Back-End Fertigungsstrecke und damit an den Wafer selbst heran.

Die zwischenzeitlich etablierte Infrastruktur für das Wafer Level Packaging bzw. Umverdrahten hat nunmehr eine solide Basis geschaffen, dieses Konzept noch weiter zur eigentlichen Waferfertigung heranzuführen.

Die hierauf aufbauende Montage von ICs unmittelbar zueinander geschieht im Rahmen des „Wafer Level Assembly“ nicht mehr individuell auf einer passiven Trägerplattform (Leadframe, BGA Substrat, o.ä.) sondern direkt auf einem Chip des Subsystems, der als aktive Trägergrundlage noch im Waferverbund befindlich verarbeitet wird. Die Prozesssequenz setzt hierbei auf etablierte Miniaturisierungstechnologien wie Flip Chip oder Chip&Wire sowie die SMD Technologie.

Die zusätzlich aufgebrachten Verdrahtungsebenen können mehrere Lagen enthalten und bereits einen Großteil der Verbindungen der Chips untereinander bereitstellen. Die Montage der weiteren ICs – in Flip Chip Löt/Klebertechnik und C&W Technologie- sowie der benötigten passiven Komponenten (SMD 0201 oder 01005) erfolgt nun auf diesem veredelten Wafer.

Research Results

HIGHLIGHTS - Reference Applications

Consumer

- Multifunctional smart card, Smart Label (baggage ID, RFID tags), active transponder (facility management)

Medical

- Hearing aid, pacemaker, eye implants, x-ray pixel detector

Automotive

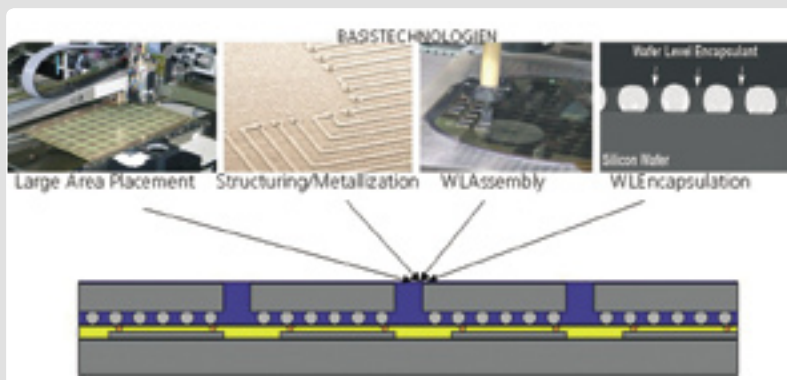
- Airbag ignition module, window lift controller module, engine control unit, ESP acceleration sensor

Telecom

- Silicon microphone array, DECT module, RF antenna switch

Industrial

- Power controller for industrial lighting, life cycle recorder, pneumatic valve



Wafer level assembly process

» Interconnection Technologies for Flip Chip Based Microsystems for High Temperature Applications

The use of microelectronic assemblies at higher temperatures is a big issue in the automotive industry, typical examples are engine/transmission control units, which can be directly mounted to the engine and transmission, respectively. Hence, electronics have to survive long term operation within a harsh environment, where humidity, vibration and most of all high temperatures will heavily affect the reliability.

Recent investigations at IZM have dealt with the use of lead containing and lead free solders. Work on reliability and failure mechanisms at high temperatures was done with a focus on flip chip metallurgical effects as the formation of brittle intermetallic phases between solder and under bump metallization [UBM]. Results show reliability advantages of electroless Ni UBM with SnAg and SnAgCu.

Polymer degradation is not dominant during HT use of encapsulants and organic substrates up to 150 °C, but at 175 °C a dramatic reduction of reliability occurs. Flip chip reliability investigations show that no new failure modes occur at higher temperatures. Main failure reason is still a crack in the solder bump.

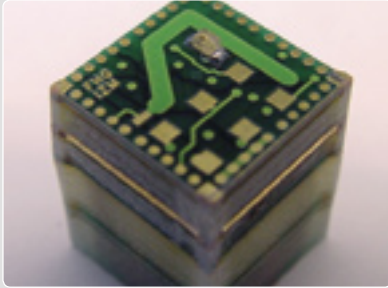
Wafer Level Assembly

In the past the drive towards miniaturization was mostly satisfied by employment of unpackaged chips on a high-density wiring carrier. In the wake of the emerging stack-chip packages, system integration however moved now ever more closely to the back-end manufacturing and thus more closely to the wafer. Simultaneously, the infrastructure for wafer the level packaging and/or wafer level rewiring evolved rapidly, creating a solid basis to advance this miniaturization concept still closer to the wafer.

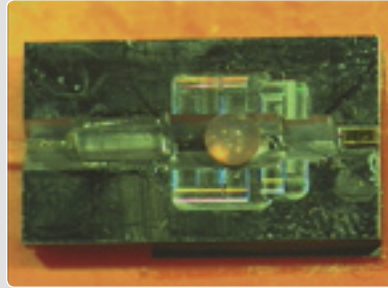
„Wafer level assembly“ shifts the paradigm from assembling of ICs individually on a passive carrier platform (e.g. leadframes or BGA substrate) to the mounting onto a chip being part of the subsystem. This die is processed as active carrier, non-singulated in the full wafer format. The process sequence relies here on established miniaturization technologies such as flip chip or chip&wire.

In addition, the structure of the wiring level uses thin-film technology, a technology established successfully already for several years as part of wafer level packaging. The assembly of the additional ICs - in flip chip soldering/adhesion methods and C&W technology - as well as the necessary passive components (SMD 0201 or 01005 format) takes place on this wafer provided with the additional wiring levels.

Photonic and Power System Assembly



Drahtloses Sensor System als 3D-Leiterplattenstack in Chip on Board
Wireless sensor system in 3D PCB stack with chip on board



Mikrooptische Bank auf ultrapräzisions-gefrästem Submount
Microoptical bench on high-precision milled submount

KOMPETENZEN:

- Aufbautechniken für photonische und hybride Mikrosysteme
- Chiplöten und -kleben für Opto- und Power- Komponenten
- AuSn-Technologien
- Draht- und Ribbon-Bonden, Flip Chip-Kontaktierung
- Aufbau von Laser-, Power LED- und Leistungsmodulen
- Aufbau von Mikrowellen- und Millimeterwellen-Modulen
- Chip on Board
- Entwicklung elektro-optischer Boards
- Konstruktion funktionsorientierter Packages
- Präzisionsbonden im Bereich 1 μm
- Single Chip Bumping

» KURZBESCHREIBUNG

Die Abteilung Photonic and Power System Assembly (P2SA) bietet funktionsorientierte Aufbau- und Packagingtechnologien für hybrid-elektronische, photonische und leistungselektronische Komponenten und Systeme an.

Simulationstechniken ermitteln die für den Anwendungsfall optimierte Aufbauvariante. Verständnis des Materialverhaltens und fortschrittliche Substrattechnologien schaffen die Basis für fertigungsgerechte, kosteneffiziente Aufbautechniken (elektrisch, optisch, thermisch). Es steht die Montage von Halbleitern (z.B. Si, AlIIIIV) und photonischen Komponenten mittels Löten (voidfrei) und Kleben (funktionsorientiert) im Vordergrund. Qualitätsgerechte Kontaktierungen mit Draht- und Ribbon-Bonden, Flip Chip (z.B. AuSn), Mikrowiderstands- oder Laserschweißen sind an Produktionsautomaten herstellbar und so effektiv transferierbar. Zuverlässigkeitsuntersuchungen garantieren eine sichere Einsetzbarkeit.

Anwendungsgebiete sind u.a. der Aufbau von Sensoren, High Brightness LEDs oder Leistungselektronik. Entwicklungen funktionaler Interfaces und angepasster Packages vervollständigen das Leistungsangebot.

Auf Baugruppenebene stehen die Chip on Board-Technik sowie elektro-optische Verbindungen im Fokus. Funktionsmesstechniken und die Anpassung optischer Materialien unterstützen die technologische Entwicklungsarbeit.

» TRENDS

Auch photonische und leistungselektronische Systeme müssen sich modernen Anforderungen wie Reduzierung der Größe, des Energieverbrauchs und des Preises bei kontinuierlich wachsender Funktionalität stellen. Die strategische Ausrichtung der Abteilung P2SA berücksichtigt dies und verfolgt deshalb die folgenden Ziele:

Photonik

- Optische Chip to Chip – Verbindungen und Optical Systems in Package
- Montage von optischen Sensoren und Detektoren, HB-LEDs und Laserkomponenten
- Simulation von optischen Subsystemen und Interfaces
- Bereitstellung durchgängiger Fertigungstechnologien für elektro-optische Baugruppen
- Prüftechniken zur Funktion und Zuverlässigkeit photonischer Komponenten und Systeme

Mikrowellen- und Millimeterwellentechnik

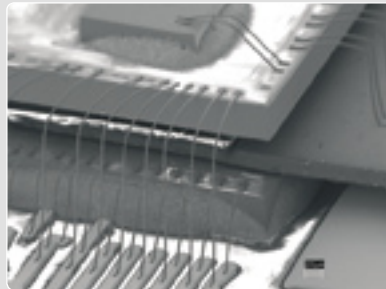
- Aufbautechnik bis 110 GHz
- Neue Konzepte für hohe Verlustleistung

Elektronik/Mikrosystemtechnik

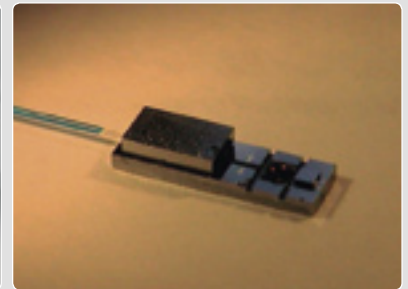
- Weiterentwicklung 3D-Aufbautechnik für hybride Mikrosysteme (elektrisch, optisch, fluidisch)
- Kombination der COB- Erfahrungen mit den Anforderungen der Leistungselektronik
- Aufbautechnologien für die Leistungs- und Hochtemperaturelektronik
- Einführung integrierter Zuverlässigkeitsbewertung

COMPETENCIES:

- Assembly and packaging technologies for hybrid and photonic microsystems
- Die soldering and gluing for optoelectronic and power components
- AuSn technologies
- Wire and ribbon bonding, flip chip interconnects
- HB-LEDs assembly, laser chips and power modules
- Microwave and Millimeter wave module
- Chip on board
- Developing electro-optical boards
- Constructing functionality-oriented interfaces and packages
- Precision bonding in the realm of 1 μm
- Single chip bumping



Fotodektorsystem in 3D-Stapeltechnologie mit Die- und Drahtbonden
Photo detector system in 3D-stacking technology with die and wire bonding



Mikro optisches Empfängermodul in Flip-Chip-Technologie
Micro-optical receiver module assembled with flip chip technology

» SHORT PORTRAIT

The Photonic und Power System Assembly (P2SA) Department offers function-oriented assembly and packaging technologies for hybrid-electronic, photonic, power electronic components and systems.

Simulation and construction tools are used to find the optimized assembly solution for the current application case. Experience in material science and substrate handling are fundamentals for sophisticated and cost effective assembly processes regarding electrical, optical and thermal constraints. Generally, the integration of semiconductors (e.g. Si, AlIIBV, power ICs) and photonic components are the focus. For interconnection soldering (e.g. void free), mainly welding and gluing are used. High quality interconnects based on wire and ribbon bonding, flip chip (e.g. AuSn) as well as micro-resistance and laser welding can be realized via automatic equipment and under production conditions. The results are transferred to the industry very easily. Reliability investigations guarantee required long-term stability.

Application areas are for example manufacturing sensor devices, high-brightness LEDs or power electronics. Developing functionality-adapted interfaces and packages complete the activities.

At board level, chip on board technology as well as electro-optical assembly processes are available. Measurement techniques for functional tests and material adaptation support technological work.

» TRENDS

Today's industrial demands, including miniaturization, higher performance, reducing power consumption, low cost, etc. also have to be fulfilled for photonic and power electronic systems. Strategically orienting P2SA considers these aspects. Therefore, the following research and development topics for future requirements are the focus:

Photonic

- Optical chip-to-chip interconnects and optical systems-in-package
- Enhancing competencies in optical sensors and detectors as well as HB-LEDs and laser modules
- Simulation of optical subsystems and interfaces
- Allocating integrated manufacturing processes for electro-optical boards
- Facilities for functional tests and failure analysis

Microwave and Millimeter-Wave Technologies

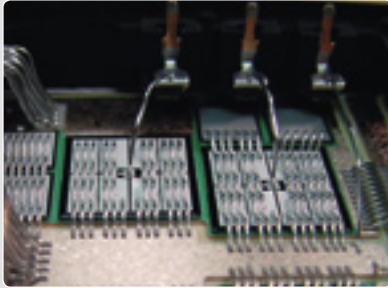
- Assembly technology up to 110 GHz
- Packaging for high temperature and RF electronics

Microelectronic/microsystems

- Enhancing 3D assembly technologies for hybrid microsystems (electrical, optical and fluidic)
- Transferring COB competencies towards power electronic requirements
- Improving packaging technologies for power and high temperature electronics
- Implementing an integrated reliability assessment for components and systems

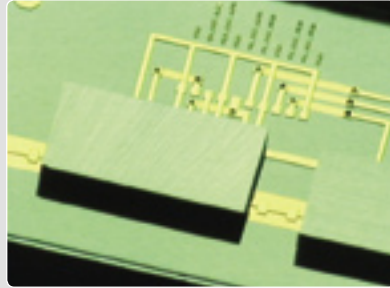
Photonic and Power System Assembly

Forschungsergebnisse



Power-Modul in Chip and Wire – Technik (Großflächiges Die- und Substratlöten, Dickdrahtbonden), Courtesy of VW

Power module in chip- and wire-technology (large area die and substrate soldering, heavy wire bonding) Courtesy of VW



AuSn Flip Chip gebondeter VCO und MPA auf BCB Dünnsfilm Si Substrat für 77 GHz Radarsensoren

AuSn flip chip bonded VCO and MPA on BCB thin film substrate for 77 GHz radar sensors

HIGHLIGHT

Zusammen mit den Projektpartnern UMS, Ferdinand-Braun-Institut und Fraunhofer IAF wurden für ein 77 GHz Radarmodul Demonstratoren mit funktionalen VCO und MPA Bauteilen mittels AuSn Flip Chip Technik aufgebaut. Das IZM trug hierzu das AuSn Bumping, die BCB Dünnsfilm Technik und schließlich das Flip Chip Bonden bei.

Projektergebnisse:

- AuSn Bumping und Flip Chip Bonding von GaAs
- Si-Substrat mit Mikrostreifenleitung
- HF-Substrate basierend auf BCB Dünnsfilm-Technik
- Zuverlässige Verbindungstechnik für hochvolumige Produkte

- » Aufbau- und Verbindungstechnologien sowie Integrationstechniken für mikrooptische, optoelektronische, HF- und leistungselektronische Bauelemente, Baugruppen und Subsysteme sind die Kernkompetenz der Abteilung P2SA.

Verfahrensentwicklungen z.B. beim Löten ermöglichen porenfreie Verbindungen ohne Vakuum und ohne Flussmittel. Große Chipflächen, geringe Lotspalte und höhere Einsatztemperaturen sind ebenso wichtige Herausforderungen wie auch der Ersatz der bleireichen HT-Lote durch zinnreiche Lotvarianten für die Massenfertigung.

Im Bereich der Leistungsmodule werden für die Automobilelektronik auf dieser Basis Leistungshalbleiter mittels bleifreier Löttechnik porenfrei auf DCB Substrate kontaktiert, die wiederum großflächig auf Kühlkörper gelötet werden. Die weitere Kontaktierung erfolgt mittels Dickdrahtbondtechnik oder alternativer Verfahren ehe die Module verkapselt und mit der Steuerelektronik verbunden werden.

Der hochpräzise Systemaufbau in der Optoelektronik, HF-Technik und bei Mikrosystem-Produkten ist gekennzeichnet durch den Einsatz von AuSn- oder Niedertemperaturloten sowie von Hochleistungsklebstoffen. Technologien wie Stud-, Ribbon-Bonding und die Flip Chip-Technik werden für die elektrische Kontaktierung, wie z.B. bei der Montage von High Brightness LEDs oder für hochkomplexe und 3D-Systeme (z.B. im Wireless- und Optomodulbereich) eingesetzt und qualifiziert.

Hier konnte gezeigt werden, dass sich die Flip-Chip-Technologie basierend auf galvanisch abgeschiedenen AuSn Bumps für die Kontaktierung von GaAs Chips bis 77 GHz eignet (siehe Highlight oben).

Zur Realisierung hochbitratiger optischer Signalwege sind polymere Wellenleiter verfügbar. Im Fokus steht u.a. die Realisierung einer zuverlässigen Signalaus- und -einkopplung. Hier erfolgt z.B. der Einsatz von Heißprägen und Laserdirektschreiben. Die Dämpfung der Wellenleiter erfüllt industrielle Anforderungen.

In Kombination mit hochpräzisen spanabhebenden Fertigungsverfahren (Partner IPK) wurde hier eine durchgängige Technologie für mikrooptische Komponenten und Systeme entwickelt. Beispiele der Umsetzung sind sowohl mikrooptische Bänke bzw. Submounts für photonische Module als auch erste Opto System in Package (OSiP) – Varianten.

Aufbautechnische und funktionsorientierte Simulationen und Messtechniken ermöglichen für alle Prozessstufen eine optimale Anpassung an die Anwendung.

Ein wichtiges übergreifendes Forschungsgebiet ist die strukturelle Untersuchung von elektrischen und optischen Kontakten im Mikro- und Nanobereich. Dabei spielt Funktionalität und die Langzeitstabilität im Interfacebereich eine entscheidende Rolle.

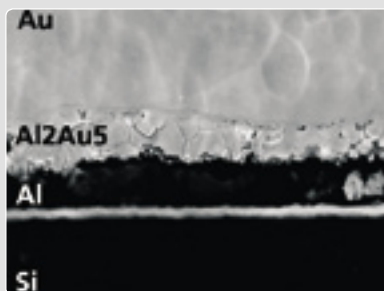
Research and Development Results

HIGHLIGHT

Together with the project partners UMS, Ferdinand-Braun-Institute and Fraunhofer IAF functional VCO and MPA devices were adapted and manufactured for AuSn flip chip mounting of a 77 GHz radar module. The electroplating, the BCB thin film technique and finally the flip chip bonding were provided by Fraunhofer IZM. Project results:

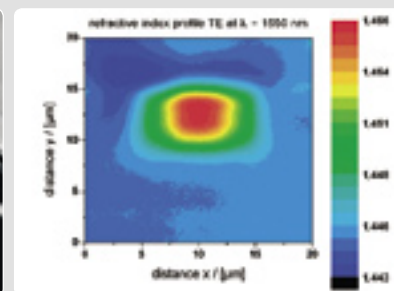
Project Results:

- AuSn bumping and flip chip bonding of GaAs
- Si substrates made in thin film microstrip configuration
- HF substrate based on BCB thin film technology
- Reliable bonding technique for high volume products



Materialuntersuchungen an Au-Al-Kontakten zur Bestimmung des Einflusses der Fertigungsparameter auf die Bauteil-Zuverlässigkeit

Material investigations on an Au-Al-contact interface to determine influence of manufacturing parameters on device reliability



Messung von optischen Materialeigenschaften, Interfaces und Systeme (z.B. Brechungsindex, optische Leistung und Kopplungseffizienz)

Measuring materials' optical properties, interfaces and assemblies (e.g. refractive index, optical power and coupling efficiency)

- » Assembly and packaging technologies as well as system integration for optoelectronic, RF- and power electronic devices, modules and boards are the P2SA Department's main focus.

New process developments in soldering allow, for example, void-free interconnects without vacuum, flux treatment or cleaning procedures. Large chip areas, small solder gaps, lead-free (tin-rich) and higher application temperatures are important benchmarks.

Power modules for automotive electronics have been assembled based on these results (e.g. lead-free die soldering on DCB, subsystem soldering on heat sink). For electrical interconnection, heavy wire bonding or alternative methods are used.

High precision system assembly in optoelectronics, RF-technique and the microsystems' field (3D) is characterized by using AuSn- and low temperature solders as well as high-tech adhesives for die-bonding. Stud- and ribbon-bonding as well as flip chip are all handled well. Flip chip, for example, has been successfully demonstrated for 110 GHz photo-detectors and 77 GHz automotive radar modules. Passive self-alignment in flip chip using micromechanically defined stops is available for both PLC and laser components. Besides pixel-detector fabrication for CERN with 50 µm pitch, much smaller pitches of < 30 µm are being investigated in cooperation with Tokyo University.

It was demonstrated that the flip chip bonding technology based on electroplated AuSn bumps and reflow soldering is suitable for RF devices up to 77 GHz (cf. Highlight above).

Other application examples are high brightness LEDs' packaging, which also targets thermal aspects (AlN package), reflector integration and phosphor conversion.

Within this context, integrated packaging processes for electro-optical modules like microoptical sub-mounts or benches have also been developed. Basic technologies for optical systems in package (OSiP) have been realized as a scientific highlight.

High performance optical data transmission technologies for polymer wave guides are available. Currently, realizing reliable optical I/Os from devices, modules or boards is the R&D focus. Utilized technologies include hot embossing and laser direct writing. Wave guides' optical attenuation fulfills industrial requirements.

Technology and functionality-oriented simulations and measurement techniques support all process steps for conveniently meeting application requirements. P2SA's important overall interest is investigating materials behavior relating to applied assembly processes and ambient strains. Both electrical and optical interconnections are observed, especially in the micro and nano range. Analysis and assessment of the solutions regarding technology influences upon functionality and long term stability are the main goals within this sector.

Board Interconnection Technologies



KOMPETENZEN:

- Nanoskalig strukturierte Oberflächen
- Lotwerkstoffe
- Hochtemperatur-Lötverbindungen
- Innovative Lötverfahren
- Chemische Beschichtung
- Biomimetischer Schichtaufbau
- Prüfung und Qualifikation von Elektronikbaugruppen

» KURZBESCHREIBUNG

Die Abteilung Baugruppentechologie und Verbindungstechniken orientiert ihre Forschungs- und Entwicklungsaufgaben zur Werkstoff-, Verfahrens- und Geräteentwicklung an den Problemen, die aus der Systemintegration abgeleitet werden. Daraus ergeben sich die folgenden Arbeitsschwerpunkte:

- Herstellung funktioneller Oberflächenschichten durch stromlose, biomimetische und galvanische Abscheidung von Metallen auf Dielektrika, Halbleitern und Metallen
- Aufbau- und Verbindungstechnik für thermo-mechanisch hochbeanspruchte Elektronikbaugruppen
- Oberflächenmontage - Prozessentwicklung und Qualitätssicherung
- Verdrahtungsträger aus nachwachsenden Rohstoffen

Darüber hinaus betreibt die Abteilung ein Qualifikations- und Prüflabor (QPZ) für elektronische Baugruppen in Berlin und ein Demonstrationszentrum für Aufbau- und Verbindungstechnik (ZVE) in Oberpfaffenhofen bei München.

» TRENDS

Die treibende Kraft für die stetige Veränderung elektronischer Baugruppen war und ist die kontinuierliche Innovation in der Halbleiterindustrie. Elektronische Produkte der nächsten Dekade sind darüber hinaus durch Multifunktionalität, d. h. durch Verarbeitungsfunktionen verschiedener physikalischer Wirkprinzipien, charakterisiert.

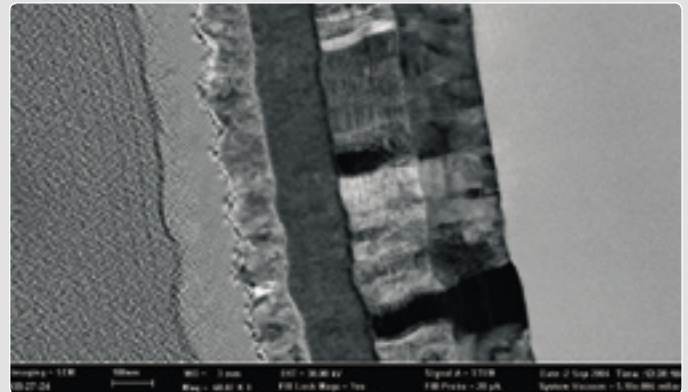
Im Vordergrund steht die Systemintegration mikrosystemtechnischer Komponenten. Die elektronische Baugruppe wandelt sich dabei zu einer Systemplattform. Der gegenwärtige Verdrahtungsträger (Leiterplatte) für die elektronische Baugruppe besitzt folgende Nachteile:

- Die Integration aller Funktionsanforderungen in einen uniformen Träger ist nicht optimal möglich
- Durch gegenseitige Beeinflussung wird die Zuverlässigkeit begrenzt
- Die eingesetzten Materialien sind nicht entsprechend den funktionellen Erfordernissen auslegbar

Die Konsequenz daraus ist, dass komplexe Baugruppensaltungen nicht mehr allein aus einem Material aufgebaut werden können - die Leiterplatte muss funktionsangepasst, werkstoffseitig modular werden.

COMPETENCIES:

- Nano scaled surface structures
- Solder materials
- High temperature solder joints
- Innovative soldering processes
- Chemical deposition
- Biomimetical layer deposition
- Testing and qualification of electronic assemblies



Focused Ion Beam Investigation: STEM-image of a multilayer contact

» SHORT PORTRAIT

The »Board Interconnection Technologies« Department is aiming its research and development in the field of material, process and equipment development at issues resulting from system integration. The main focus of the department's work is on:

- generation of functional metal layers by electroless, biomimetical and galvanic deposition on semiconductors, dielectrics and metals
- joining technologies for thermo-mechanically highly stressed electronic assemblies
- SMT process development and quality assurance
- carrier for wiring, made of renewable materials

Furthermore the Qualification & Test Center (QPZ) for electronic assemblies in Berlin and the Demonstration and Training Center for Interconnection Technology in Electronics (ZVE) in Oberpfaffenhofen are both part of the department.

» TRENDS

The driving force for the continuous development of electronic assemblies and their functionality and complexity is the constant innovation of the semiconductor industry.

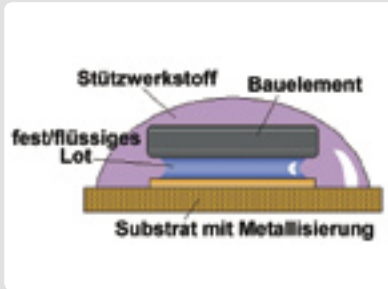
The electronic products of the next decade will mainly be characterized by their multifunctionality, i.e. by processing functions of different physical principles. The focus is on system integration of micro system components. The electronic assembly is increasingly transforming into a system platform. The current wiring carrier has the following disadvantages:

- the integration of all functions into one carrier cannot be optimally achieved
- because the functions influence each other, generally in a negative way, they are less reliable,
- the used materials and combinations of materials are not loadable and usable in their limits.

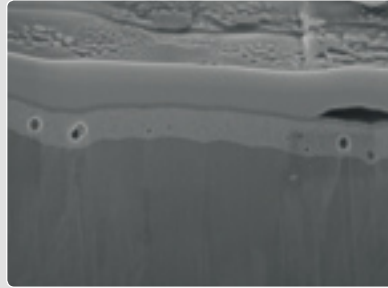
The consequence is that complex components can no longer be assembled with a materialistic homogeneous wiring carrier. Therefore a further development of electronic assemblies as system platform is needed.

Board Interconnection Technologies

Forschungsergebnisse



Schema einer kombinierten fest/flüssigen Lötverbindung mit einem Polymer-Stützwerkstoff
Outline of a solid/liquid solder joint with polymeric backing material



Mikrovoids in einer galvanisch abgeschiedenen Goldschicht
Micro voids in an electroplated gold layer

HIGHLIGHTS

- Flüssige Lötverbindungen für Anwendungen bis 250°C
- Herstellung und Analyse von Nanostrukturen durch Focused Ion Beam
- Verfahren zur Erzeugung von Leiterplatten mit Mikrovia's durch Mikroprägen

» Temporär flüssige Lötverbindungen

Elektronische Baugruppen müssen, z.B. bei Anwendungen im Automobil oder in der Leistungselektronik, für immer höhere Betriebstemperaturen einsetzbar sein. Lösungen für Betriebstemperaturen über 150°C sind mit konventionellen Sn-Basisloten kaum realisierbar. Eine Alternative kann die Anwendung von flüssigen Loten darstellen.

Besonders geeignet sind für diese Anwendung Lote, die bei Raumtemperatur als feste Werkstoffe verarbeitet werden können und erst bei Betriebstemperatur flüssig werden. Diese Idee wurde seit 1998 zunächst in einer Studie und anschließend in dem BMBF Verbundforschungsprojekt „TLSD“ verfolgt und weiter entwickelt. Eine spezielle Lösung wurde für die Unterbindung der Auflösung der metallischen Anschlussflächen durch das flüssige Lot erforderlich.

Durch Zugabe eines speziellen Inhibitors zum Lot kann die Stabilität der Grenzfläche für 5000 h und Temperaturen bis 250°C erfolgreich nachgewiesen werden.

» Focused Ion Beam

Die Kombination von einem hochauflösendem Feldemissions- Rasterelektronenmikroskop mit einem feinfokussierten Ionenstrahl bietet neue Möglichkeiten für die Oberflächen-, Ziel- und Mikropräparation für die Schichtanalytik und bei der Fehleranalyse an Mikrostrukturen.

Die Abbildung der freigeätzten Strukturen kann entweder durch Anregung mit Ionen- oder Elektronenbestrahlung erfolgen.

Nach der Präparation von ca. 100nm dünnen TEM-Lamellen können hochauflösende Gefügeuntersuchungen bis 30kV mittels STEM- Detektor oder mit höheren Energien an einem TEM durchgeführt werden.

Research Results

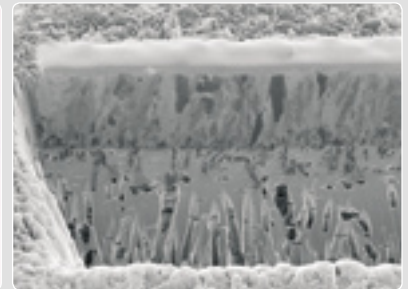
HIGHLIGHTS

- Liquid solder joints for 250°C application
- Manufacturing and analysis of nano structures with focused ion beam
- Method for fabrication of printed circuit boards with micro vias by micro embossing



Beispiel für eine Leistungsdiode mit einer temporären flüssigen Lötverbindung

Example of a power diode with a temporary liquid solder joint (demonstrator by R. Bosch)



Diese Ionentriahl-Abbildung zeigt die Kornstruktur einer Goldschicht

Ion imaging shows the grain structure of a galvanic gold layer

» Temporary Liquid Solder Joints

Electronic assemblies increasingly have to work at higher operating temperatures, e.g. for automotive application or for power electronics. Solutions for operating temperatures higher than 150°C are hardly available. The use of liquid solders could be an alternative. Solders, which can be processed at room temperature like solid materials and work at operating temperatures in the liquid state are particularly suitable for such applications. This idea was followed up at first as a study and afterwards further developed in the joint research project „TLSD“, funded by the German Federal Ministry of Research and Technology since 1998. A special solution was required for the elimination of dissolution of metal contact areas by the liquid solder alloy.

By adding a special inhibitor into the liquid solder it was possible to successfully demonstrate the stability of the liquid/solid interface for 5000 hours and temperatures up to 250°C.

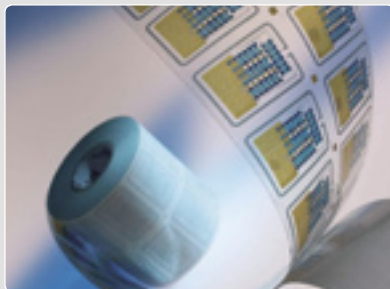
» Focused Ion Beam

The combination of a high-resolution field-emission scanning electron microscope with a focused ion beam opens new possibilities with regard to surface, target and micro preparation for layer analysis and failure analysis of microstructures.

The etched structures can be investigated either by ion beam or by electron beam imaging.

The microstructure of layers can be investigated at TEM-lamellas which can be thinned down to 100nm with electrons up to 30 kV by a STEM-detector or with higher energies using a TEM-microscope.

Polytronic Systems



*Polymeres elektronisches Transponder-Label
Polymer electronic transponder label*



*Smart Labels in Rolle-zu-Rolle-Verfahren gefertigt
Reel to reel fabricated smart labels*

KOMPETENZEN:

- Polymerelektronik und MEMS
- Ultra dünnes Silizium
- Aufbau und Verbindungstechniken für dünne Chips und Mikrokomponenten
- Hybrid Integration
- Rolle-zu-Rolle Anwendungszentrum für flexible Elektronik
- Biosensoren

» KURZBESCHREIBUNG

Die Abteilung »Polytronische Systeme« entwickelt Komponenten und Heterointegrationstechnologien für die Herstellung kostengünstiger flexibler Systeme, von der Niedrigpreis-Einmalelektronik bis zu Anwendungen im Bereich höchstfunktioneller Kommunikationselektronik.

Herstellungsprozesse für dünne flexible Silizium-Substrate zwischen unter 10 µm und 30 µm wurden als integrierte Prozesse von Dünnungs-, Handhabungs- und Vereinzelungsprozessen entwickelt, welche auf alle Substratdicken anwendbar sind.

Hybridintegration von Elektronik in dünne Substrate wie Papier oder Plastik unterstützt Firmen in den Anwendungsbereichen von z.B. der elektronischen Produktüberwachung bis zum elektronischen Siegel in Sicherheitspapier, zu multifunktionalen Smart Card und durch Kombination mit anderen Komponenten wie Sensoren und Batterien bis in den Bereich der Mikrosysteme (z.B. Einmal-Medizinprodukte, Lab-on-Chip, und Plastik-MEMS sowie Bioanalyssystemen). Die Entwicklung von ICs auf der Basis von organischen Halbleitern mit Rolle zu Rolle low cost Prozessen bietet die Möglichkeit, einfache elektronische Funktionen auf flexiblen Plastikfolien zu integrieren. Einzigartig ist hierbei das Rolle zu Rolle Anwendungszentrum zur Entwicklung und Herstellung von flexiblen Systemen, welches mit industriellen Produktionsmaschinen ausgestattet ist.

» TRENDS

Die weitere Entwicklung von innovativen Handhabungstechniken für sehr dünne Halbleiter-Bauelemente wird es in Zukunft ermöglichen, ultradünne Schichten aus verschiedenen Halbleitermaterialien in einem multifunktionalen elektronischen System zu integrieren. So könnten etwa durch die Kombination von wenigen Mikrometer dünnen Schichten aus Silizium, Galliumarsenid und optisch aktiven Halbleiterebenen extrem miniaturisierte Elektroniken mit großer Rechenleistung und sehr hohen Datenübertragungsraten realisiert werden.

Autarke Sensornetze in Kombination mit der RFID-Technologie führen zu neuen Anwendungen in der Logistik, Prozess- und Medizintechnik. Die Technologien zur kostengünstigen Umsetzung dieser Anwendungen reichen von ultradünnen Siliziumchips bis hin zu polymerelektronischen Schichtsystemen.

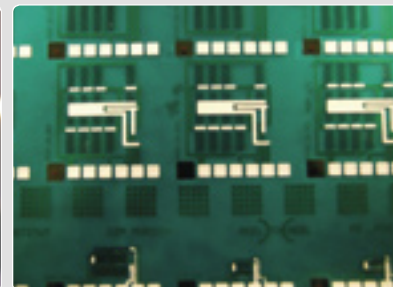
Die Kombination RFID und Sensorik sowie der flexiblen Elektronik sind hierbei Schwerpunkte des Rolle-zu-Rolle Anwendungszentrums. Die Fortentwicklung dieser Technologien bis hin zu kostengünstigen Mikrosystemen z.B. für den Einmalgebrauch sind angesichts der rapiden technischen Fortschritte z. B. in den Life Sciences von hohem Interesse. Neue am IZM verfolgte Ansätze in der Gesundheits-, Umwelt- oder Prozessüberwachung basieren auf der Entwicklung voll integrierter, hochfunktioneller polymerbasierter (Bio-) Sensorsysteme.

COMPETENCIES:

- Polymer electronics and MEMS
- Ultra-thin silicon
- Packaging of thin chips and micro components
- Hybrid integration
- Reel-to-reel application center for flexible electronics
- Biosensors



Siebgedruckte Elektroluminiszenz-Paste in Rolle-zu-Rolle-Prozess
Reel-to-reel screen printed electroluminescence paste



Ringoszillator auf flexibler Polymerfolie
Flexible polymer ring oscillator

» SHORT PORTRAIT

The "Polytronic Systems" Department develops components and hetero-integration technologies for cost-effectively producing flexible systems, ranging from low-cost electronic disposables to applications for the most complex communication electronics.

Production processes for thin and flexible silicon substrates in the range of less than 10 μm to 30 μm have been integrated in thinning, handling and separation processes suitable for all substrate thicknesses.

Companies engaged within the area of electronic product survey, electronic seal-in-safety paper and multi functional smart cards find support in the hybrid integration of electronics in thin substrates. Also to be mentioned are applications in combination with other components such as sensors and batteries as well as in the microsystems' area, such as medical disposables, lab-on-chip and plastic MEMS and bioanalytical systems.

The development of ICs, based on organic semiconductors produced by reel-to-reel low-cost processes, enables integrating simple electronics on flexible plastic foils.

The reel-to-reel application center provides a unique possibility for both developing and producing flexible systems by industrial equipment, enabling low-cost reel-to-reel development for electronics and microsystems on flexible substrates.

» TRENDS

The further development of innovative handling techniques for ultra-thin semiconductor components will enable the future integration of a multifunctional electronic system, consisting of ultra-thin layers of different semiconductor materials.

So, by combining only a few microns, thin layers of silicon, gallium arsenide and optical active semiconductor levels, extremely small electronics with high computing power and high speed data transfer could be realized.

Autarkic sensor nets in combination with RFID technology result in new applications in logistics, process and medical technology. The technologies for cost-efficient application incorporate ultra-thin silicon chips as well as polymeric-electronic layer systems.

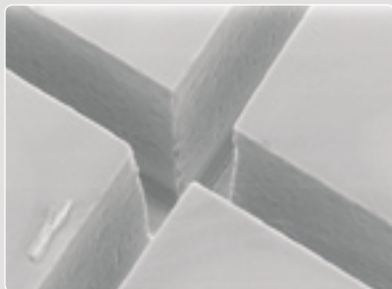
The reel-to-reel application center's main foci are combining RFID and sensor as well as flexible electronics.

Further developing these technologies up to cost-efficient microsystems, i.e. for disposables, is of very high interest, considering the rapid progress e. g. in life sciences.

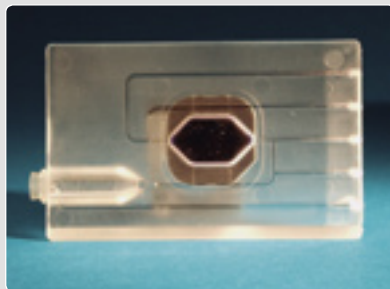
IZM's new approaches in health-, environment- and process-survey are based on developing fully integrated, highly functional, polymer-based (bio-) sensor-systems.

Polytronic Systems

Forschungsergebnisse



Chipkante nach Sägen und Überätzen
Chip edge after dicing and etching



BioChip-Kartusche mit Chipfeld, Fluidikkanälen und Probenport
Biochip cartridge with chip field, fluidic channels and probe port

HIGHLIGHTS

- Flexible polymere Schaltkreise auf Folien
- Handhabungstechnik für dünne Wafer bei Temperaturen über 350° C
- Bruchfeste, dünne Wafer
- Berührungslose Temperaturmessung im Kfz-Reifen
- Biochip-System für die Infektionserologie

» Am IZM wurde ein Fertigungsprozess für die Polymerelektronik entwickelt, der sowohl auf additiven Drucktechniken als auch auf einem subtraktiven photolithographischen Prozess basiert. Letzterer wird dazu benutzt, eine metallische Source-Drain-Ebene für einen polymeren Schaltkreis herzustellen. Mit der derzeitigen Rolle-zu-Rolle-Lithographie werden PET-Folien mit 0,5 µm Kupfermetallisierung auf 200 mm Breite strukturiert. Als Ätzmaske wird ein 15 µm dicker Festresist benutzt. Hiermit können Source-Drain-Strukturen für Transistoren mit einer Kanallänge von 20 µm bei hoher Ausbeute hergestellt werden. Mit weiteren Beschichtungs- und Druckschritten konnten dadurch flexible polymere Transistoren und Logikschaltungen hergestellt und ihre Funktion demonstriert werden.

Im Rahmen des Verbundvorhabens „Smart Carrier“ wurde das Konzept eines mobilen, elektrostatischen Trägers realisiert. Es basiert auf einer waferförmigen Trägerplatte, an deren Oberfläche strukturierte Elektrodenflächen über eine Spannungsquelle aufgeladen werden können. Durch Auswahl geeigneter dielektrischer Beschichtungen wird ein dauerhaftes elektrisches Feld erzeugt, das über einen ausreichend langen Zeitraum bestehen bleibt. Am IZM konnten Träger mit Haltezeiten von über 1 h bei 400 °C realisiert werden.

Elektronik wird zunehmend Einzug in bisher nicht übliche Felder finden, sei es in der Kleidung, in Papieren, auf oder in Verpackungen oder als intelligentes Armband.

Dies erfordert sehr flache Systeme, die nur mit sehr dünnen ICs realisiert werden können. Die am IZM zur Herstellung sehr bruchfester ultradünner Chips entwickelte Dicing by Thinning (DbyT)-Technologie wurde an den Einsatz in heutigen Sägestrassen angepasst. Sie ermöglicht gesteigerte Bruchfestigkeiten an Produktwafern. Die Gräben werden anders als beim klassischen DbyT nicht durch Trockenätzen sondern durch Einsägen erzeugt. Die durch das Sägen hervorgerufenen Kantenschädigungen werden in einem eigenen Ätzschritt vor dem Dünnungsprozess weitgehend ausgeheilt.

Für die Schädigungsdetektion in einem Kfz-Reifen ist die Temperatur in der Gürtelkante entscheidend. Ziel der vom IZM zusammen mit einem Auftraggeber durchgeführten Entwicklung ist die Erfassung der Temperatur in der Gürtelkante, verbunden mit einer berührungslosen Übertragung der Temperaturwerte an ein zentrales Überwachungssystem im Kfz.

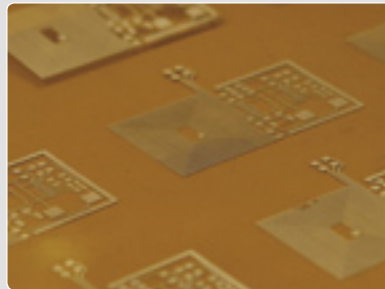
Zum Nachweis von Antikörpern in Serum wurde ein automatisiertes Diagnosesystem entwickelt. Dieses System erlaubt die simultane Bestimmung der humanen IgG-, IgM- und IgA-Antwort gegen bis zu 100 verschiedene Erreger. Gegenüber der konventionellen Diagnostik ist das BioChip-System eine schnelle und preiswerte Alternative.

Die Technologie und Anwendung von Bauelementen der Mikrosystemtechnik in den Themenfeldern Mikromechanik, Aktorik, Sensorik, Fluidik sowie polytronische Systeme wird seit über 20 Jahren intensiv am IZM bearbeitet.

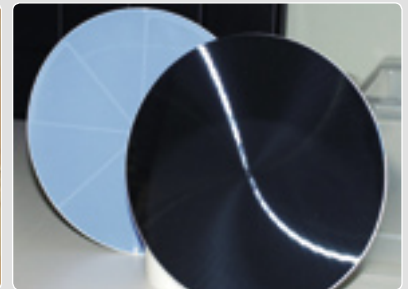
Research Results

HIGHLIGHTS

- Flexible polymeric circuits on foils
- Handling thin wafers at temperatures over 350° C
- Break-resistant ultra-thin wafers
- Contactless measuring of temperatures in vehicle tires
- BioChip system for serologic testing



Intelligente Reifen: „Schaltungen auf einer flexiblen Kaptonfolie“
Smart tire: circuits on flexible capton foil



Intelligente Träger: „Handhabung von ultradünnen Wafern“.
Smart carrier: handling of ultra thin wafers

- » A production process for polymer electronics has been developed, based on additive printing techniques as well as on a subtractive lithography process, the latter producing a metallic source-drain layer on polymer circuits.

PET substrates of a width of 200mm and 0.5µm copper metallization are usually patterned by reel-to-reel lithography at present. Using a laminated 15 µm thick dry resist as a mask, source-drain patterns for transistors of a channel length of 20 µm can be produced with high yield. With subsequent coating and printing steps, flexible polymer transistors and logic circuits have been fabricated and their operation successfully demonstrated.

For the “Smart Carrier” project, the concept of a mobile electrostatic carrier had been realized. It is based on wafer-sized carrier plates with patterned electrodes on the surface, chargeable by a power supply. Selecting an appropriate dielectric layer, a stable electric field is generated. The carriers provided electrostatic attraction at 400 °C for more than one hour.

Electronics will increasingly enter previously customary areas, such as clothes, paper, packaging and smart bracelets. This requires extremely flat systems, realized only by very thin ICs. The Dicing by Thinning (DbT)-technology, developed by IZM for ultra-thin and break-resistant chips, has been adapted to today’s saw trenches, ensuring an enhanced breaking strength of product wafers.

Unlike the classical DbT using dry-etch, trenches are realized by sawing the surface. Inevitable damages at the trench edges are cured by an additional etch step before thinning, with even better results compared to DbT.

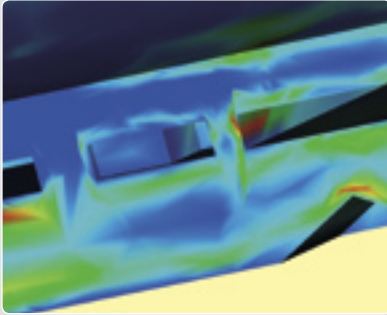
Surveilling both aging and damages of car tires and hence the warning of an impending accident is of great importance for modern vehicles. For detecting damages, the temperature at the tires’ edge is decisive. The aim of this joint development is surveying the temperature including a non-contact data transfer to a central surveillance system within the vehicle.

An automated multiplex diagnostic system for detecting human serum antibodies has been developed. It simultaneously allows detecting IgG, IgM, and IgA-response to up to 100 different pathogens. This BioChip provides a quick and low-cost alternative in comparison to conventional diagnostics.

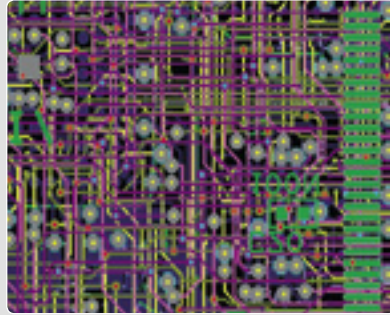
Technology and application of microsystem components in key areas such as micromechanics, actuators, sensor systems, fluidics and polytronic systems have been intensely investigated for more than 20 years.

Silicon- and thin-film as well as special MEMS processes are available in a modern 6-inch cleanroom. The production of MEMS components is supported by IZM’s packaging technology, characterization and quality management.

Micro-Mechatronic Systems



Simulation des Wärmeflusses
Simulation of heat-flow



HDI Design

KERNKOMPETENZEN:

- 3D-Entwurf
- Elektrische, mechanische, thermische und Fließ-Simulation
- Rapid Prototyping (Stereolithographie, Vakuumverguss)
- 3D-Mikromontage und Mikrosystemaufbau
- Verkapselung (Transfermolding, Spritzguss, Hotmelt ...)
- Zuverlässigkeitstests
- Analytik (Ultraschallmikroskopie, 3D-Röntgeninspektion)

» KURZBESCHREIBUNG

Die Abteilung Mikro-Mechatronische Systeme entwickelt Technologien für Systeme, welche mechanische, optische, elektrische, chemische und Software-Funktionalität enthalten. Mechatronic Assembly Technology ist der Schlüssel zu mechatronischen Hochleistungsprodukten. Zukunftsweisende Forschung wird mit dem Fokus auf Prozesssimulation, neue Verbindungstechnologien und unterschiedliche Verkapselungsmethoden durchgeführt, mit dem Ziel applikationsnahe Systeme zu entwickeln. Die Anwendung des simultanen mechanischen und elektrischen Designs kombiniert mit neuen Rapid Prototyping Konzepten führt zu kürzesten Entwicklungszeiten. Die Verbindung der Module mit elektrischen, mechanischen und optischen Schnittstellen ist ebenso wie das Assembly auf dreidimensionalen Substraten möglich. Optimale Packaginglösungen für elektronische Systeme einschließlich des Einsatzes von Hochleistungspolymeren sind ein weiterer Fokus der Arbeiten. Detaillierte Zuverlässigkeitsuntersuchungen runden das Profil ab.

Das Mikro-Mechatronik Zentrum des Fraunhofer IZM ist in die Abteilung eingebettet und repräsentiert eine synergetische Zusammenarbeit zwischen industriellen Partnern und anerkannten IZM Fachleuten, um den Bedarf kleiner und mittlerer Unternehmen sowie großer Firmen an technologischer Unterstützung auf diesem Gebiet zu decken.

» TRENDS

Das Mikro-Mechatronik Zentrum Bayern des IZM in Oberpfaffenhofen hat folgende Zielsetzungen:

- Design von dreidimensional geformten Modulen
- System- und Prozesssimulation basierend auf detaillierter physikalischer und chemischer Analyse
- System-Miniaturisierung durch Umverteilung von Funktionalität und synergischem Engineering
- Rapid Prototyping durch hochauflösende Stereolithographie, präzisen 3D-Druck oder Vakuumguss
- Anpassung neuer Verbindungsmöglichkeiten: elektrisch, mechanisch, flüssig, optisch und drahtlos
- 3D-Assembly und Verkapselung
- Neue mechatronische Verbindungskonzepte
- Design for Reliability

CORE COMPETENCIES:

- Synergistic 3D design
- Electrical, mechanical, thermal and flow simulation
- Rapid prototyping by stereolithography & vacuum casting
- 3D micro assembly and realization of microsystems
- Transfer molding, injection molding and hot melt
- Reliability investigations
- Analytics (accusto microscopy, 3D x-ray inspection)



3D Computertomographie eines Leistungshalbleiter-Aufbaus
 3D Computertomography of a power semiconductor assembly



Minilüfter
 Micro-blower

» **SHORT PORTRAIT**

The Fraunhofer IZM Micro-Mechatronic-Systems Department develops technologies for mechatronic systems containing mechanical, optical, electrical, power, chemical and software functions.

Mechatronic assembly technology is the key to high performance mechatronic devices. Advanced research is performed with the focus upon process simulation, novel interconnection methods focusing mechatronic applications and a variation of different encapsulation methods. The application of simultaneous mechanical and electrical design combined with novel rapid prototyping concepts lead to the shortest development times. Interconnection of the modules with electrical, mechanical and optical interfaces is available, as well as assembly upon 3-dimensional substrates. Advanced packaging solutions for electronic systems, including the use of high performance polymers, are the second focus of mechatronic system assembly. Detailed reliability investigations measuring thermal, dynamical, mechanical and chemical stresses complete our profile.

Fraunhofer IZM's Micro-Mechatronic Center, is embedded in this department and represents a synergistic cooperation between industrial partners and acknowledged IZM specialists for both covering and fulfilling the demands and market needs of small and medium-sized enterprises as well as large companies.

» **TRENDS**

The IZM's Micro-Mechatronic Center Bavaria is located in Oberpfaffenhofen, close to Munich.

One of the objectives is combining and cross linking various software tools. This development sequence allows an entirely new perspective, taking into consideration the required functionality aspects at an early development stage for creating innovative packaging solutions.

The main objectives are:

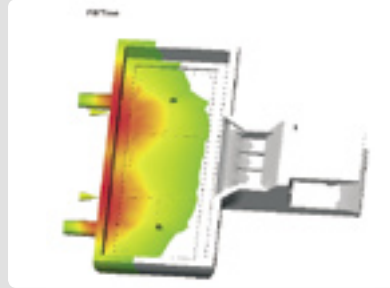
- Design of 3-dimensional shaped modules
- System and process simulation based upon both detailed physical and chemical expertise
- System miniaturization by abstract functionality partitioning and synergistic engineering procedures
- Rapid prototyping by either stereo lithography or vacuum casting
- Adopting new connectors: electrical, mechanical, fluidic, optical and wireless
- 3-dimensional assembly and encapsulation processes
- Solutions using novel mechatronic interconnection processes
- Design for reliability concerning thermal, dynamic, mechanical and chemical loads
- Solutions using new materials/combination of materials

Micro-Mechatronic Systems

Forschungsergebnisse



Spritzguss - Prozesssimulation einer Mikropumpe
Injection molding - process simulation of a micro pump



Fließsimulation einer Mikro-Pumpe
Flow simulation of a micro pump

HIGHLIGHT

Spritzguss - Prozesssimulation einer Mikropumpe

Die Auslegung von Spritzgussprozessen am MMZ erfolgt unter Verwendung dreidimensionaler Fließsimulationen, um die Stabilitätsgrenzen von Material und Prozess bereits in der Designphase abschätzen zu können. Zahlreiche Studien bestätigen die Überlegenheit der 3D-Simulation nach den Navier-Stokes-Gleichungen gegenüber oberflächenvernetzten Bauteilen, die nach dem Hele-Shaw-Algorithmus berechnet wurden. Diese grundlegenden Erkenntnisse konnten bei der Auslegung des Herstellprozesses für eine Mikropumpe aus Kunststoff angewendet werden. Untersucht wurde der Spritzgussprozess mit den Materialien PA6.6, POM und PEEK. Ferner wurden optimale Einspritzpunkte und -geometrien gefunden, um Bindenähte und Luft einschließen zu vermeiden.

» Intelligenter Funktionsdemonstrator realisiert mit Stereolithografie

Stereolithographie ermöglicht die Direktintegration von elektronischen Komponenten in 3D-Kunststoffbauteile. Ein wesentlicher Vorteil gegenüber traditionellen Herstellungstechnologien ist der schnelle Aufbau eines Prototyps mithilfe der Stereolithografie. Rapid Prototyping ist damit Basis einer neuen Technologieplattform für verschiedene Herstellungsverfahren. Dabei werden z.B. während des Herstellungsvorganges die elektronischen Bauteile in Kavitäten eines Kunststoffbauteils eingelegt und diese Kavitäten im Prozess direkt verschlossen. Diskret aufgetragenes leitfähiges Material sorgt für gute Kontaktierung. Zukünftige Entwicklungen sind die Erarbeitung von Designregeln und Überprüfung der Zuverlässigkeit stereolithographisch erzeugter Kunststoffteile.

Projekt „Power Solder“ gefördert durch die Bayerische Forschungsförderung

Lunkerbildung ist ein Phänomen, welches sowohl die Zuverlässigkeit der Lötverbindung beeinträchtigt, als auch den Wärmeübergang bei Leistungshalbleitern hemmt. Im Projekt „Power Solder“ wurde gemeinsam mit der IBL Löttechnik ein Verfahren entwickelt, dass es erlaubt, die Lunkerbildung zu minimieren.

Es werden die Vorteile der Kondensationswärmeübertragung mit einem angelegten Unterdruck kombiniert, ohne das Lötgut aus der Dampfphase auszufahren. 3D-Computertomographie wurde als neuartiges Analyseinstrument eingesetzt. Insbesondere ein schichtweiser Aufbau von Lötverbindungen kann in einem Arbeitsgang präzise analysiert werden.

Intelligentes Wälzlager

In den Lagerring eines Wälzlagers wird Sensorik und Auswertelektronik integriert. Dadurch lassen sich im laufenden Betrieb des Wälzlagers Daten über die auftretenden Belastungen, wie z.B. Drehzahl, Temperatur, Radialkräfte abrufen. Aufgabe des IZM/MMZ war die Entwicklung einer geeigneten AVT und Verkapselungstechnologie, die in den bestehenden Bauraum der umlaufenden Lagernut des Wälzlagerings integriert werden kann. Um eine gute Oberflächenqualität und eine gleichmäßige Auftragsdicke auf einer nicht planaren Oberfläche zu erreichen, wurde am MMZ ein formgebundenes Flüssigverkapselungsverfahren entwickelt.

Research and Development Results

HIGHLIGHT

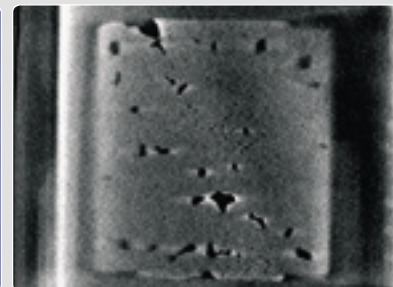
Injection Molding Process Simulation of Micro Pump

In order to check material behavior and process stability, the Micromechatronic System Department uses three-dimensional numerical filling simulations already during the early design process. In several studies with industrial partners, we could prove the superior results of 3D FEA based upon Navier-Stokes formalism compared with surface-meshed parts that have been calculated with the Hele-Shaw algorithm. These basic studies have been used during design of a micro pump made of plastic. We simulated the injection molding process with several materials like PA6.6, POM and PEEK. Apart from the proper choice of material, we can assist our customers with both the runners' design and injection geometries, for avoiding weld lines and air traps.



Vergossener Lagerring eines Wälzlagers

Encapsulated roller bearing



Röntgenaufnahme einer flächigen Lötverbindung eines Leistungshalbleiters mit Lunkern

X-ray picture of a two-dimensional solder joint of a power device with voids

» Intelligent Functional Demonstrator Realized by Stereolithography

Stereolithography enables the integration of electronic components in 3D mechanical parts. An advantage of this technology, in contrast to traditional production technologies, is the rapid construction of a prototype by stereolithography. Rapid prototyping is a basis for a number of different production processes.

Electronic components are directly integrated in 3D-mechanical parts during production using stereolithography and are then immediately encapsulated. Afterwards, the electronic components are interconnected with conductive paste. The next issues, which will be focused upon in future investigations, are to draft design rules and to test the parts' reliability.

Project "Power Solder", funded by the Bayerische Forschungsstiftung (Bavarian Research Foundation)

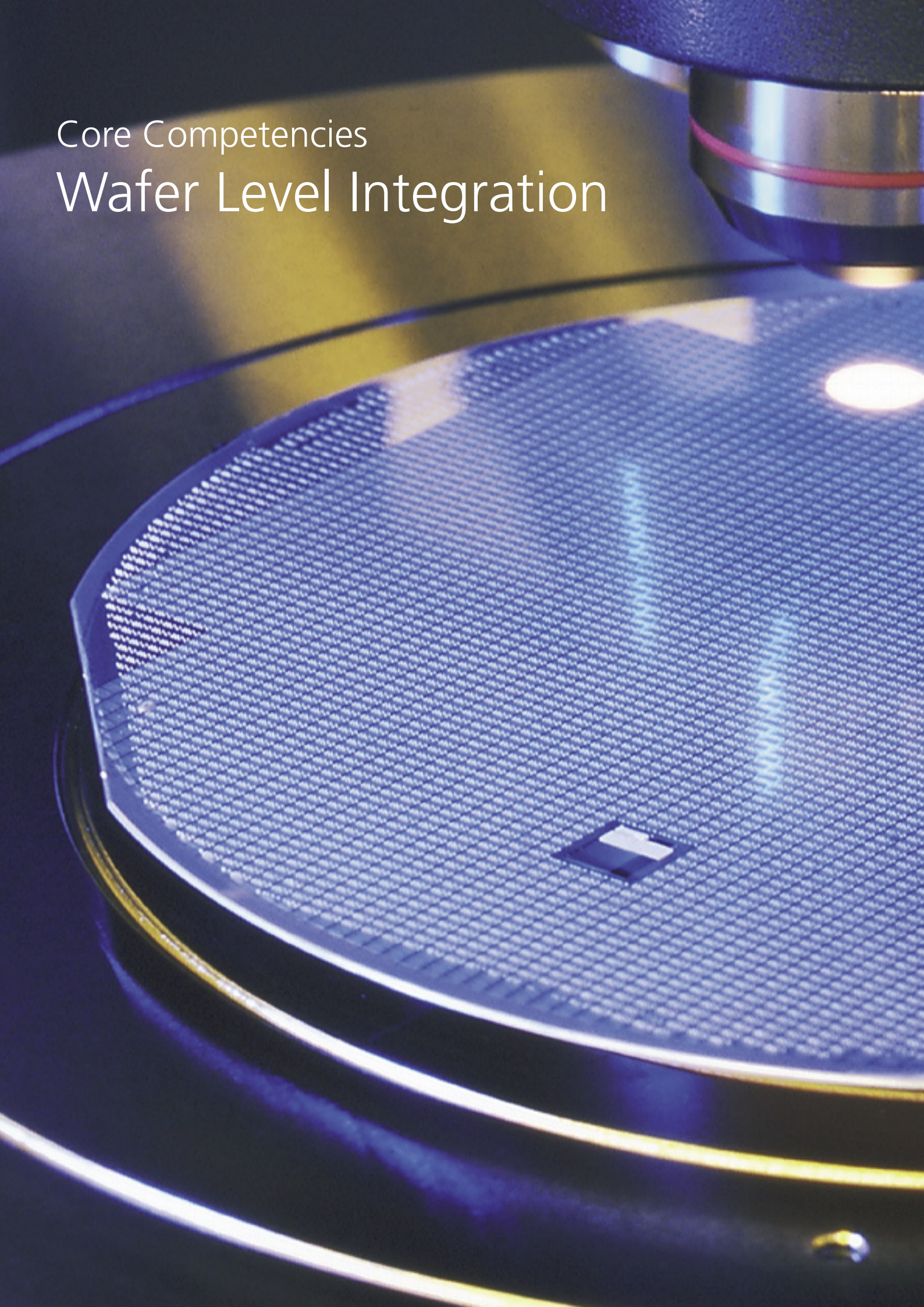
The formation of voids is a known phenomenon during the soldering process. Both the reliability of a solder joint as well as the heat transfer of power devices are affected by this. In the course of the "Power Solder" project, a new technique was developed to reduce the formation of voids in solder joints.

The principle of the process is combining the advantages of a vapor-phase soldering process and a vacuum chamber, without moving the solder material out of the vapor zone and interrupting the soldering process. This technology was developed together with the company IBL Löttechnik. Computertomography was used for non-destructively and layer-for-layer analyzing soldered semiconductor interconnects. Thereby it is possible to optimize processes and reduce failure rates dramatically in a few analyzing steps.

Intelligent Roller Bearing

The "Intelligent Roller Bearing" project is about integrating sensors and evaluating electronics in a roller bearing ring. Thereby it is possible to obtain data from the roller bearing about stresses and strains appearing, such as rotational speed, temperature and radial forces under operating conditions. The challenge for the IZM/MMZ was developing an appropriate assembly technique for joining parts and a suitable encapsulation technology, which can be integrated into the existing installation space in the circular slot around the bearing ring. To obtain a good surface quality and a constant thickness on a non-planar surface, the MMZ developed a liquid encapsulation method that works with a mold.

Core Competencies
Wafer Level Integration



066 - 069 SI Technology and Vertical System Integration

Head: Dr. P. Ramm
peter.ramm@izm-m.fraunhofer.de
Phone: +49 (0) 89 / 5 47 59-5 39



070 - 073 Micro Devices and Equipment

Head: Prof. Dr. T. Gessner
thomas.gessner@che.izm.fraunhofer.de
Phone: +49 (0) 3 71 / 5 31-31 30

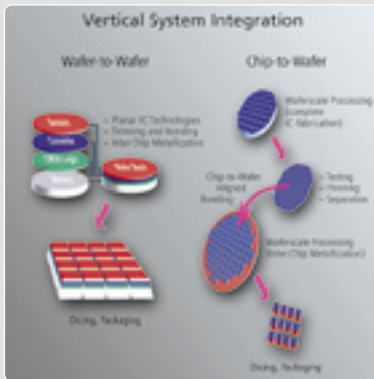


074 - 077 High Density Interconnect and Wafer Level Packaging

Head: O. Ehrmann
oswin.ehrmann@izm.fraunhofer.de
Phone: +49 (0) 30 / 4 64 03-1 24



Si Technology and Vertical System Integration



Forschungsgruppen

- Wafer-Technologie
- Funktionale Schichten
- Prozess & Design Integration

Kompetenzen

- Innovative Si- und SiGe-Technologien
- Vertikale Systemintegration
- Kundenspezifische Lösungen
- Entwicklung von Teststrukturen und Gesamtprozessen

F&E-Technologielinie

- 200mm CMOS-Prozesstechnik

» KURZBESCHREIBUNG

Aufgabengebiete der Abteilung sind die Prozessintegration neuer Materialien und Verfahren der Siliziumbasierten Halbleitertechnologie sowie die Entwicklung und Optimierung von CMOS-kompatiblen Technologien für die Fertigung dreidimensional integrierter mikroelektronischer Systeme: Vertikale Systemintegration – VSI®.

Die vertikale Systemintegration verwendet fertigungsprozessierte Halbleitersubstrate und generiert mittels kostengünstiger Backend-Prozessen neue mikroelektronische Systeme. Dem Systemhersteller bietet die VSI® ein Maximum an Flexibilität. Mainstream-Technologien können auf kostengünstige Weise und unter Erreichung einer maximalen Dichte elektrischer Funktionalität miteinander kombiniert werden.

Minimale Verdrahtungslängen und geringe parasitäre Verluste steigern die Performance des Gesamtsystems. Bauelemente – unabhängig voneinander gefertigt und getestet – werden unter Verwendung von Standard CMOS Scheibenfertigungsprozessen in einem 3D-Chip vertikal integriert (Wafer-Level 3D-Integration).

Ein weiterer Schwerpunkt der Abteilung ist die Entwicklung und Analytik von SiGe-Epitaxieschichten (CVD-Verfahren) für innovative CMOS-Anwendungen und neue Integrationslösungen für photonische Systeme.

Für CMOS Anwendungen wird dabei auf eine relaxierte SiGe-Pufferschicht (ein sogenanntes virtuelles Substrat) eine bis zu 20 nm dicke verspannte Siliziumschicht (strained Silicon – sSi) abgeschieden. Die Performance der in diese Schicht integrierten Transistoren wird durch die erhöhte Beweglichkeit der Ladungsträger deutlich verbessert. Für optische Anwendungen im IR-Bereich bis zu 1310 nm, einer Wellenlänge die z.B. in der Telekommunikation für Langstreckenübertragungen genutzt wird, können bisher verwendete Technologien mit III-V Halbleitern durch die Einführung von SiGe-Technologien, die einen hohen Germaniumanteil verwenden, ersetzt werden. So können z.B. kostengünstige Si-integrierte optische Empfängermodule realisiert werden.

Ein neues Aufgabengebiet der Abteilung ist die Entwicklung von Si-Technologien für HF-taugliche Passiv-Bauelemente, wobei sowohl die Si-basierten aktiven als auch neu entwickelte passive mikroelektronische Komponenten kostengünstig in ein System integrierbar sein sollen. Sowohl mittelständische Unternehmen, die Komponenten im Bereich Hochfrequenztechnik entwickeln und vertreiben, als auch Halbleiterhersteller von innovativen diskreten Bauelementen können jederzeit ihre Applikationsanforderungen in unsere Entwicklungsarbeiten einbringen.

Research Units

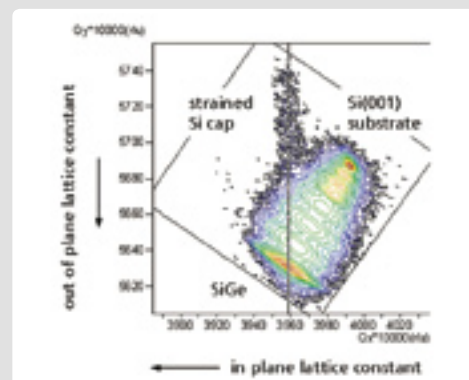
- Wafer technology
- Functional layers
- Process & design integration

Competences

- Innovative Si and SiGe technologies
- Vertical System Integration
- Customer-specific solutions
- Developing test structures and process integration

R&D Technology Line

- 200mm CMOS process technology



SiGe Technology: X-ray diffraction pattern of a virtual Silicon-Germanium substrate covered by a strained Si layer.

» SHORT PORTRAIT

The department's objectives are integrating new materials and processes for Si-based semiconductor technologies as well as developing and optimizing CMOS-compatible technologies for fabricating 3D-integrated micro/nano-electronic systems: Vertical System Integration – VSI®.

New micro/nano-electronic systems can be realized by VSI® of fully processed device substrates by means of low cost back-end processes. For the industrial user, VSI® offers maximum flexibility by using existing mainstream technologies in combination with maximum density of electronic functionality. Minimal interconnection lengths and low parasitics improve system performance. Device layers – independently manufactured and tested – are vertically integrated into a 3D-chip by using standard CMOS wafer fabrication processes (Wafer-Level 3D-Integration).

The department's main competence is developing and analyzing Silicon-Germanium epitaxial layers (CVD process) for innovative CMOS applications and new integration methods for photonic systems.

CMOS transistors' performance is substantially improved by using so-called strained silicon (sSi) as the semiconductor substrate.

For CMOS applications, a relaxed SiGe buffer layer is fabricated on a Si wafer for realizing a so-called virtual substrate. In a second step, the strained-silicon layer with a thickness of up to 20 nm is deposited on top of the SiGe buffer. The strained-Si layer shows significantly enhanced charge carrier mobilities, which improve the speed of CMOS transistors.

For photonic applications in the IR range up to 1310 nm wavelength (used e.g. for long distance transmission in telecommunication) the introduction of SiGe technologies can replace commonly used techniques based on III-V semiconductors. SiGe technologies utilizing high fractions of Germanium enable e.g. low cost fabrication of Si-integrated optical receivers.

Integrating both active and passive devices into one system is becoming more and more important. Therefore, the department has initiated a research topic on Si technologies for RF-suitable passives. The objective is embedded system integration of active devices and innovative Si-based passive components with the potential for low cost fabrication.

Both small and medium-sized enterprises developing RF-components, as well as semiconductor companies, e.g. fabricating innovative discrete devices, are invited to bring in their application specifications to our R&D work.

Si Technology and Vertical System Integration

Forschungsergebnisse

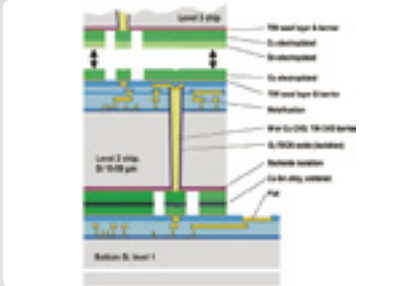


Abb. 1: Schematische Darstellung des Aufbaus von 3D integriertem Komponententapel in Chip-to-Wafer Technologie (ICV-SLID)

Fig. 1: Chip-to-wafer technology ICV-SLID Schematic for the formation of multiple 3D integrated device stacks

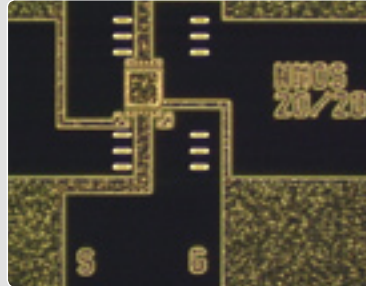


Abb. 2: W-gefüllte und isolierte ICVs (10 µm x 2,5 µm) neben NMOS Transistor

Fig. 2: W-filled and isolated ICVs (10 µm x 2.5 µm) near NMOS transistor

HIGHLIGHTS

- Vertikale Systemintegration „Wafer to Wafer“ und „Chip to Wafer“ auf der Basis bestehender Mainstream-Technologien
- Verspannte Si-Schichten auf SiGe-Puffern
- Verspannte Si-/ SiGe-Schichtsysteme auf SOI-Material
- Integration von CMOS-Transistoren und optischen Bauelementen in ein verspanntes Si/SiGe-Substrat
- MIMOS®-Technologie: kostengünstige Kombination von Mikrosystem- und CMOS-Technologie

» Vertikale Systemintegration VSI®

Die Kompetenz im Bereich der 3D-Integration mit der ICV-SLID-Technologie (InterChip Via / Solid Liquid Inter Diffusion, s. Abb. 1) des IZM wurde von Scheibenstapeltechniken hin zu Chip-to-Wafer-Technologien erweitert. In einem Forschungsvorhaben konnte ausgeschlossen werden, dass die hierbei zur Anwendung kommenden Dünnungsprozesse wie die Prozesse zum Aufbau dreidimensionaler Systeme, z.B. durch eingebrachten Stress oder Degradation der Transistoreigenschaften, zu Qualitätsproblemen führt.

Zur Führung des Nachweises wurden geeignete Testwafer mit CMOS-Transistoren entworfen, aufgebaut und entsprechend der ICV-SLID-Technologie weiter bearbeitet und mit Wolfram gefüllte Trenne hergestellt. Der kleinste Abstand zu den CMOS-Transistoren betrug 15 µm (Abb. 2). Die Wafer durchliefen, an Zwischenträger gebondet, die komplette Dünnungssequenz bis auf der Rückseite die ICV-Trenne freigelegt waren. Die Bondung an den Zwischenträger erfolgte durch eine Kombination von Benzocyclobuten (BCB) als Planarisierungsmedium und Polyimid als Trennschicht nach der Bearbeitung. Zur elektrischen Isolation der Rückseite wurde ein Niedertemperaturoxid abgeschieden. Um einen Vergleich zu erhalten, wurden die NMOS-Transistoren (W=L= 20 µm) vor und nach der Bearbeitungssequenz zur 3D-Integration vermessen. I_d , I_{sat} als auch die Threshold-Spannung waren nahezu identisch.

MIMOS®-Drucksensoren

Die sog. MIMOS®-Technologie ermöglicht die kostengünstige Kombination von Mikrosystem- und CMOS-Technologie. Das Herstellungsverfahren zielt auf die Fertigung von Drucksensoren und ist patentrechtlich geschützt. Die Machbarkeit der Technologie wurde bereits demonstriert. Die neuen Aktivitäten zielen auf das tiefere Verständnis der Zusammenhänge bei der Parameterwahl zur Erzielung definierter Sensoreigenschaften unter Nutzung von Simulationstools. In einem Arbeitspaket wurde eine umfassende mechanische Simulation des Systems Membran auf Oxid über einer Cavity mit unterschiedlich aufwendigen Simulationsverfahren durch geführt. Abb. 3 zeigt beispielhaft eine Membran über einem rechteckigen Hohlraum (Cavity) mit der für diese Anordnung typischen elliptischen Streßverteilung.

Die Simulation der Stressverteilung bei Verwendung eines isotropen und eines anisotropen Modells der elastischen Konstanten erbrachte, dass bereits ab einer Durchbiegung von 1/3 der Membrandicke Abweichungen zwischen linearer und nicht-linearer Berechnung auftreten (Abb. 4). Da die aufwendigere nicht-lineare Kalkulation möglichst vermieden werden sollte, reduziert sich der Aufwand auf ein lineares Modell, wenn die genannte Einschränkung bei der maximal genutzten Durchbiegung eingehalten wird.

Research Results

HIGHLIGHTS

- Vertical System Integration „Wafer to Wafer“ and „Chip to Wafer“, based on mainstream technologies
- Strained Si-layers on SiGe-buffer
- Strained Si-/ SiGe layer systems on SOI-material
- Integration of MOS transistors and optical devices in a single strained Si/SiGe-substrate
- MIMOS®-Technology: cost efficient combination of microsystem- und CMOS-Technology

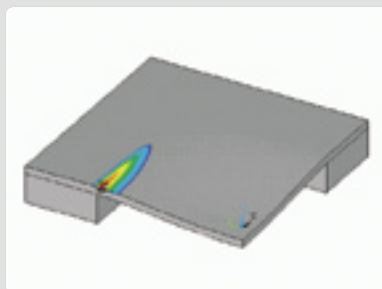


Abb. 3: Si-Membran auf einer rechteckigen Kavität. Die Membran ist auf SiO₂ gebondet, die Kavität durch Trockenätzen hergestellt

Fig. 3: Si-membrane on top of a rectangular cavity; the membrane is bonded on silicon dioxide, the cavity is formed by dry etching

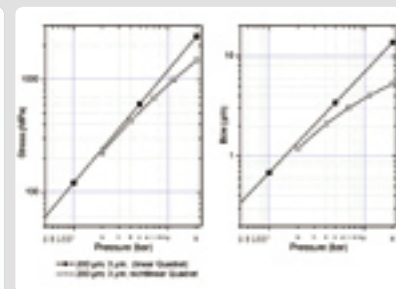


Fig. 4: Stress (left) and bow (right) in dependence of pressure. The square membrane has the dimension of 200 µm² and a thickness of 3 µm. The graphs are calculated with linear (black) and non-linear mathematical models. Deviations between these two models are starting at a bow of the membrane that is equivalent to about 1/3 of the membrane thickness

» Vertical System Integration VSI®

The spectrum of 3D integration with Fraunhofer IZM's so-called InterChip Via / Solid Liquid Inter Diffusion technology (ICV-SLID, see figure 1) was substantially enlarged by chip-to-wafer technologies. A research project could rule out, that wafer thinning sequences as well as the additional process steps for formation of ICVs may increase the possibility of failure mechanisms such as stress induced reliability issues or changes of the transistor behavior.

In order to study influences of the 3D process flow, suitable test devices containing CMOS transistors were integrated on 200 mm Si wafers. These wafers were then processed according to the ICV-SLID technology. W-filled, electrically isolated ICVs were prepared. The minimum lateral distance of the ICVs to transistor gates was appr. 15 µm (fig. 2).

The device substrates are then temporarily bonded to a handling wafer, using a Benzocyclobuten (BCB) / polyimide as a glue layer, thus allowing for precise thinning by grinding, wet chemical spin etching and dry etching to appr. 20 µm remaining Si thickness, until the ICVs are exposed from the rear. For electrical isolation, low temperature TEOS is then deposited on the backside.

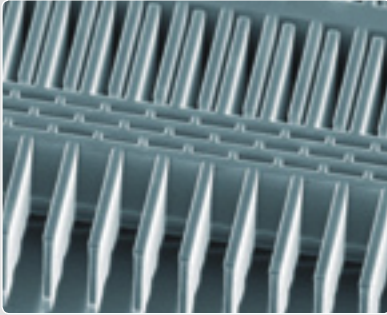
Prior to the thinning sequence, NMOS transistors (W=L=20µm) were electrical characterized. Id, Isat as well as extrapolated threshold values were almost identical, no matter if W-filled ICVs were present or not.

MIMOS®-Pressure Sensors

The silicon-based MIMOS® technology offers the advantage of an inherent stable material, that shows no longtime drift or variations of its material properties. This implies a very good predictability of results by mechanical simulation calculations. Doping of areas by ion implantation results in piezoresistive elements to deduce electrical signals from pressure related silicon deformations. Our activities aim at the deeper understanding of the interrelation between parameters and results. Fig.3 shows a thin membrane over a cavity that is formed by oxide. The stress distribution is elliptical, with maximum values in the center of the stressed area.

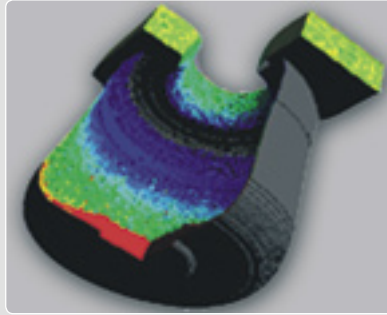
Using isotropic or anisotropic material constants, the simulation offers subtle differences: the crystal orientation determines the best places for piezoresistive elements. The results in Fig. 4 show an deviation between linearly and non-linearly calculated stress and bow values. This deviation in general already occurs when the bow of the membrane exceeds 1/3 of the membrane thickness. To avoid time consuming non-linear models, restriction to a maximum bow of 1/3 membrane thickness is preferable.

Micro Devices and Equipment



Silizium-Mikrostruktur für Vibrations- und Beschleunigungsmessung

Silicon micro structure for vibration and acceleration measurement



Equipment-Simulation

KOMPETENZEN:

- MEMS Entwurf und Modellierung
- Entwicklung von MEMS
- Verfahrensentwicklung
- MEMS Packaging
- Prozess- und Equipment-Simulation
- Kooperationspartner: Zentrum für Mikrotechnologien ZfM der Technischen Universität Chemnitz

» KURZBESCHREIBUNG

Die Abteilung Micro Devices and Equipment in Chemnitz, Sachsen beschäftigt sich mit dem Entwurf und der Entwicklung Mikro-Elektro-Mechanischer-Systeme (MEMS), der Technologien und Anlagen, die zur Herstellung von MEMS erforderlich sind. Die vier Gruppen der Abteilung bündeln die wissenschaftlichen Kernkompetenzen.

MEMS-Entwurf und Modellierung

Low-level Systemsimulationen, Prozesssimulationen (z. B.: Ätzsimulation, Dünnschicht-Stress-Analyse), Elementesimulationen basieren auf FDM, FEM oder BEM, Systemsimulationen unter Verwendung von VHDL-AMS

Entwicklung von Mikrosystemen

Intelligente Sensoren & Aktoren, optische Komponenten und Analysegeräte, Test

Verfahrensentwicklung

Dreidimensionale Strukturierung, Schichtabscheidung, Chip- und Waferbonden einschließlich für Temperaturen kleiner 300°C und das Chemisch-Mechanische-Polieren (CMP) von Si, SiO₂ und Cu

Prozess- und Equipmentsimulation

Verbesserung von Abscheideraten, Schichthomogenität und Füllverhalten von Vias und Trenches durch Optimierung von Prozessbedingungen und Reaktor-design

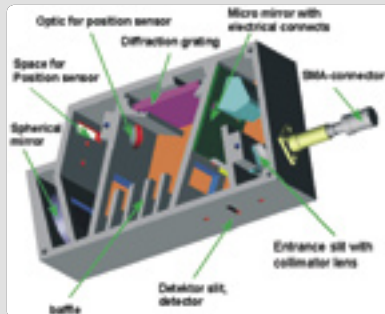
» TRENDS

Software-Entwicklung für Komponenten- und Systemsimulation, die Modellierung und Simulation von kundenspezifischen Anwendungen und der Entwurf von Mikrosystemen bestimmen zunehmend die Arbeiten auf dem Gebiet des MEMS Designs. Die MEMS-Gruppe der Abteilung arbeitet an Prototypenentwicklungen sowohl für das Sensorelement, die Elektronik und die für digitale Signalverarbeitung (DSP) erforderliche Software für intelligente Sensorik. Dabei spielt die Simulation des mechanischen Verhaltens eine bedeutende Rolle. Zukünftige Schwerpunkte werden die Herstellung der Sensor-/Aktorelemente, die experimentelle Charakterisierung des Gesamtsystems unter zunehmenden Integrationsdichten sein.

Im Fokus der Technologie-Entwicklung liegen Silizium- Volumen- und Oberflächentechnologien sowie die Erforschung von Niedertemperaturbondverfahren. Im MEMS-Packaging Programm werden neue Technologien auf Waferebene zur Realisierung von Stacked Packaged Systems und hermetisch dichten Elementen erarbeitet. Die Aktivitäten der Prozess- und Equipmentsimulation konnten insbesondere auf dem Gebiet der Mikroelektronik weiter ausgebaut werden. Software Tools für die Simulation von CVD, PVD und Ätzprozessen gehören weiterhin zu den Arbeitsgebieten. Verstärkt werden derzeit Untersuchungen zu CMP Prozessen durchgeführt.

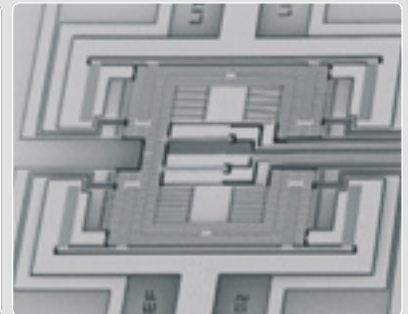
COMPETENCIES:

- MEMS design and modeling
- MEMS development
- Advanced technologies' development
- Process and equipment simulation
- MEMS packaging
- Research Partner: Center for Microtechnologies (ZfM) at Chemnitz University of Technology



Schematischer Aufbau des IR Spektrometers

Schematical view of an IR spectrometer module



REM Bild einer DRIE Sensorstruktur für einen Drehratensensor

SEM of a DRIE sensor structure for angular rate measurement

» **SHORT PORTRAIT**

The Micro Devices and Equipment Department is located in Chemnitz, Saxony and its basic fields are designing and developing micro-electro-mechanical-systems (MEMS), technologies and equipment for manufacturing microsystems, mainly with silicon but also with other materials like glass, polymers, and metals. The four working groups are:

MEMS Design and Modeling

- Low-level system simulations based upon simplified analytical models,
- Device simulations based upon FDM, FEM or BEM
- System simulations employing VHDL-AMS a. o.

MEMS Development

- Sensors, actuators, and electronics (gyroscopes)
- Transducer and analyzer systems (spectrometer)
- Characterization and test

Advanced Technologies Development

- 3D-patterning and deep silicon etching
- Chip and wafer bonding technologies,
- MEMS packaging technologies
- Chemical-mechanical polishing (CMP) of Si, SiO₂, and Cu

Process and Equipment Simulation

- Improving deposition and etch rates, uniformity and fill behavior of vias and trenches by optimizing both process conditions and reactor design

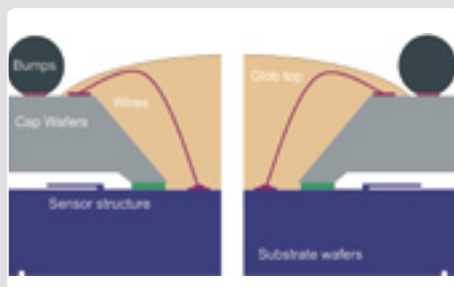
» **TRENDS**

The MEMS-Design group's activities are increasingly focused on software development for device and system simulations, on modeling and simulating user-specific applications and practical microsystem design for prototypes manufactured in-house.

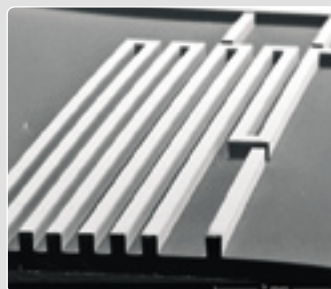
The department's MEMS group is working on prototype development, including the MEMS based transducer, the electronics and software suitable for digital signal processing (DSP) for smart sensors. Simulating mechanical behavior is one main focus. In near future we put another focus on fabrication, experimental characterization and testing of the highly integrated systems. Our technology group does research in silicon bulk micro-machining and near surface technologies as well as new bonding technologies, especially for low process temperatures. Within the framework of the MEMS Packaging Program, we are developing new packaging technologies at wafer level, especially for stacked packaged systems, interconnections, and hermetically sealed devices. Chemical-mechanical polishing for new micro electronics and microsystems structures has been built up as a new area of competency and will be strengthened. Activities in process and equipment simulation could especially be extended in the field of microelectronics. Special software tools for simulating CVD, PVD, CMP and etching steps remain our main research fields.

Micro Devices and Equipment

Forschungsergebnisse



Packagingkonzept zur Hausung und Kontaktierung von Sensorkomponenten
 Concept for packaging and interconnection of sensor components



In Silizium tiefengeätztes Abformwerkzeug
 Silicon embossing master tool

HIGHLIGHT

MEMS Packaging

Neben den heute verbreiteten Bondtechnologien wurden spezielle Verfahren für Prozesstemperaturen kleiner 300°C entwickelt. Damit konnte das Packaging von Drehratensensoren oder Ultraschallwandlern erfolgreich demonstriert werden.

Um die Dichtheit der gehausten Elemente zu bewerten, wurde ein Sensorsystem integriert, das eine Druckmessung von 10-4mbar bis zu 1mbar und Gütefaktoren bis zu 105 ermöglicht. Weiterhin wird an der Entwicklung von Aufbau- und Verbindungstechnologien für so genannte Systems in a Package und der Integration von elektronischen und mechanischen Komponenten geforscht.

» MEMS Design

Im Mittelpunkt der Arbeiten stand die Entwicklung eines Softwaremoduls zur parametrischen Modellerstellung von Mikrosystemen aus FEM Daten. Die Basis hierfür bilden Methoden der automatischen Differentiation, die in Verbindung mit Variationsrechnungen auf Finite Elemente Gleichungen angewendet wurden. Diese Modelle ermöglichen eine Taylor-Approximation des Systemverhaltens bei veränderlichen physikalischen und geometrischen Parametern.

MEMS Entwicklung

Projektionssysteme erfordern zumeist die Realisierung widersprüchlicher Parameter. Um gleichzeitig große Spiegelflächen, hohe Auslenkungen und hohe Arbeitsfrequenzen zu vereinen, wurde ein Si-Mikrospiegel entwickelt, dessen kreisförmige Spiegelfläche im Zentrum eines elektrostatisch auslenkbaren Antriebselementes aufgehängt ist. Um Verkrümmungen zu verhindern, wurde der Spiegel relativ dick und mechanisch starr dimensioniert.

CMP

Auf dem Gebiet des Chemisch-Mechanischen – Planarisierens (CMP) stellt die Adaption von Si- und SiO₂-Polierprozessen einen Schwerpunkt dar. Hierbei werden neuartige SOI-Substrate mit vergrabenen Silizidschichten hergestellt, die für Bauelemente der BiCMOS Technologie benötigt werden. Durch die Modifikation der Polierparameter konnten trotz extremer Verhältnisse von Strukturabmaß zu Strukturabstand erste Substratmuster erfolgreich prozessiert werden.

Simulation des CMP

Im Rahmen des Projekts Skalar wurde mit der Modellierung und Simulation der Planarisierung von SiO₂-Schichten für die Shallow Trench Isolation (STI) begonnen. Die Modellierung stützt sich auf die Preston-Gleichung, das sogenannte MIT-Modell und Erweiterungen zur Beschreibung von patternabhängigen Effekten. Die Simulation erfolgt auf der Chipskala innerhalb der Simulationsumgebung T2.

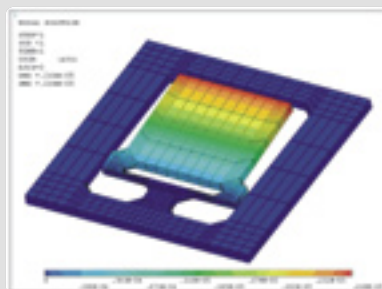
Research Results

HIGHLIGHT

MEMS Packaging

Besides established wafer bonding technologies, new low temperature (<300°C) bonding processes have recently been developed. Via these technologies, several devices like gyroscope sensors and ultra sonic transducers have been packaged.

Furthermore, the technology group deals with developing stacked packaged systems and integrating both electronics and micro mechanical devices at wafer level. Packaged systems could be evaluated via a new method for monitoring the sealing of MEMS. Via special resonator elements, a quality factor up to 105 has been reached and the pressure can be measured in a range from 10⁻⁴ mbar up to 1mbar.



Structural single domain analysis of an acceleration sensor element



Resonant sensor structure for vacuum monitoring

MEMS Design

One main focus of the Design Group is developing new software modules for MEMS (FEM) parametric model generation. The novel approach is based upon both automatic differentiation methods and variational technologies, which are directly applied to finite element equations. Parametric models are represented by a Taylor series and allow for MEMS' case studies with both varying physical properties and geometrical dimensions.

MEMS Development

High resolution laser projection demands antagonistic properties of the scanner such as large mirror size, high deflection angle and high scanning frequency. For fulfilling each of these requirements, a new micro mirror has been designed and fabricated. It consists of a circularly shaped mirror suspended by torsion beams in the center of a likewise elastically suspended driving plate. The novel scanner is basically designed with a relatively thick and mechanically rigid mirror plate.

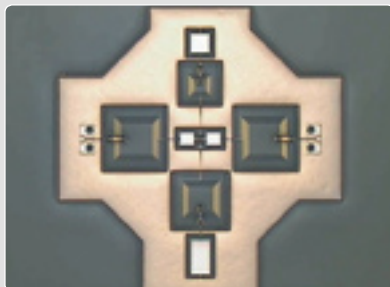
CMP

Main activities within the CMP field have been adapting both Si- and SiO₂ polishing processes. Modified Si- and SiO₂ processes are necessary for the fabrication of novel SOI-substrates using a buried silicide layer. Such substrates are needed for advanced BiCMOS devices. One critical point is the extreme mismatch between pattern width and pattern density that could be solved using modified polishing parameters. Finally, first substrates have been successfully fabricated.

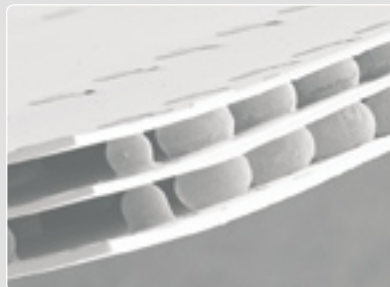
CMP Simulation

Modeling and simulating planarization of oxide films for Shallow Trench Isolation (STI) have been started within the Skalar Project framework. Modeling is based upon Preston's equation, the so-called MIT model and special extensions for describing pattern-dependent effects. Simulation describes the layout dependence of planarization at chip scale by using the inhouse T2 simulation environment.

High Density Interconnect & Wafer Level Packaging



Integrierter Bandpassfilter für 2,45 GHz
Integrated band pass filter for 2.45 GHz



Gestapelte 3-D kontaktierte HDI-Flexsubstrate
Stacked 3D HDI flex substrate

KOMPETENZEN:

- **Wafer Level CSP**
 - Cu-Umverdrahtung, Polymer-Dielektrika, Package-Vereinzelung, Zuverlässigkeitsuntersuchungen
- **Wafer Bumping**
 - Galvanische Abformung im Photoresist, Bumpmetalle Cu, Ni, Au; Lotlegierungen PbSn, AuSn; bleifreie Lotlegierungen, optische Inspektion
- **Dünnschicht Multilayer**
 - Kundenspezifische Layoutanpassung, Mehrlagenverdrahtung, Chip-First, Flip Chip;
- **Mikroenergiesysteme**
 - Wafer Level-Batterie, Mikrobrennstoffzellen, hermetische Verkapselung

» KURZBESCHREIBUNG

Die Zielsetzung der Abteilung HDI & WLP ist die Entwicklung und Anwendung von Dünnschichtprozessen für das Packaging von mikroelektronischen Systemen. Die technologischen Möglichkeiten basieren auf industriekompatiblen Geräten zur Dünnschichtbearbeitung in den Laborzeilen eines Reinraums mit 800 m² Fläche. Die Abteilung arbeitet weltweit sowohl mit Herstellern und Nutzern von Mikroelektronik-Systemen als auch mit Reinraumgeräteherstellern und Materialentwicklern aus der chemischen Industrie zusammen.

Für Industriepartner und Auftraggeber werden in drei stets verfügbaren Technologiesäulen Forschungsarbeiten bis zum Prototyping oder zum Erhalt kleinerer Stückzahlen in den Bereichen Dünnschicht-Multilayer, Wafer Level-Umverdrahtung für CSPs und Wafer Level Bumping für die Flip Chip-Kontaktierung durchgeführt. Bearbeitbare Waferformate liegen im Bereich 100mm bis 200mm. Die Formaterweiterung auf 300mm-Wafer wird im Verbund mit etablierten Geräteherstellern schrittweise vollzogen. Die angewandte Technologie kann transferiert und auf kunden-spezifische Geräte übertragen werden.

In zahlreichen F&E-Vorhaben werden weiterführende Fähigkeiten und Know How entwickelt, die in Form von Entwicklungsarbeiten an KMUs weitergegeben werden können. Entwicklungsschwerpunkte sind die Integration passiver Komponenten in hochdichte Schaltkreise, in MCMs oder in Wafer Level Packages und die mobile Energieversorgung für Mikrosysteme.

» TRENDS

- Integration von R, L, C in die Waferumverdrahtung
 - Prozessintegration von High-K-Materialien
 - Entwicklung von integrierten passiven Bauelementen (IPD)
 - Polymerschichten für Hochfrequenzanwendungen
- Autonome Energieversorgung für Mikrosysteme
 - Integration von Folienbatterien in Wafer Level und auf Folien
 - Spannungswandler mit integrierten magnetischen Komponenten
 - Mikrobrennstoffzellen (1 cm³)
- Chip on Chip Devices
- Optische Interchipverbindung mit Dünnschichttechnik
- Aufbau von Ultra Fine Pitch-Pixeldetektoren
- Technologie für elastisch ver-ankerte Bumps
- Beratungs- und Applikations-zentren mit der Industrie

COMPETENCIES:

- **Wafer Level CSP**
 - Cu redistribution routing, polymer dielectrics, PbSn solder deposition, reliability investigation
- **Wafer Bumping**
 - Photoresist processing, micro electroplating, bumping materials Cu, Ni, Au, PbSn, AuSn; lead-free solder, optical inspection
- **Thin Film Multilayer**
 - Customer-specific layout, substrate processing, component preparation, multilayer routing, high-density integration
- **Micro Energy Systems**
 - Wafer level battery, micro fuel cell, hermetic sealing



*Integrierte passive Komponente mit 63 Dünnschicht-Widerständen (Größe: 6 x 6 mm²)
 Integrated Passive Device (IPD) with 63 thin film resistors (total size: 6 x 6 mm²)*



*Mikrobrennstoffzelle
 Micro fuel cell*

» **SHORT PORTRAIT**

The department is focusing on the development and application of thin-film processes in microelectronic packaging. Production-compatible equipment and technological expertise support thin film processing in a 800 m² clean room. The department cooperates world-wide with manufacturers and users of micro-electronic products, with clean room equipment producers and material developers from the chemical industry.

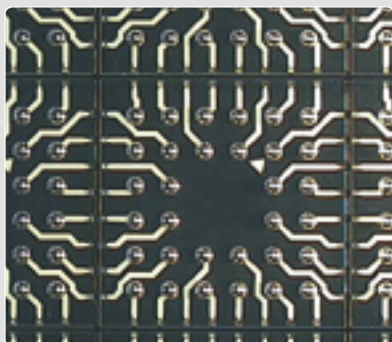
Three well-established technology branches offer prototyping and small-volume production as a regular service within the realms of MCM-D, wafer-level CSP with redistribution routing and wafer-level bumping for flip chip mounting to both industrial partners and customers. Processable wafer size is limited from 100 mm to 200 mm. In cooperation with some equipment manufacturers, 300 mm tools are being introduced step by step. The service in the above areas can also include a technology transfer even to customer-specific tools. Beyond the regular service technology, the department is engaged in numerous R&D projects, whereby ongoing skills and know-how are being developed, which could be applied together with SME-partners on a development stage. Among the main topics are integrating passive components into high density circuits, MCMs or wafer level packages and the mobile power supply for microsystems.

» **TRENDS**

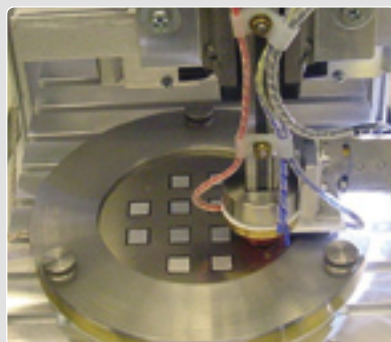
- Integrating R, L, C in wafer level redistribution
 - Process integration of high-K-materials
 - Developing integrated passive devices (IPDs)
 - Polymer layer for HF applications
- Autonomous power supply for microsystems
 - Integrating micro batteries on wafers and foils
 - AC/DC converter based on integrated magnetic materials
 - micro fuel cells (1 cm³)
- Chip-on-chip devices
- Optical inter-chip connection with thin film technology
- Assembly of ultra-fine pitch pixel detectors
- Technology for compliant bumps
- Consulting and application center for the industry

High Density Interconnect & Wafer Level Packaging

Forschungsergebnisse



Gebumpstes CCD-WLP Elektronik-Package
Bumped CCD-WLP Electronic Package



Laminator mit Batteriesubstrat in Argon-Glove-Box
Laminator with battery substrate in Argon glove box

HIGHLIGHTS

- **Wafer Level Packaging für optische Sensoren**
Durchkontaktierungen im Silizium ermöglichen die Trennung funktionaler Ebenen in optisch voll zugängliche Frontseite und elektrisch verdrahtete Rückseite
- **Lithium-Ionen-Sekundärbatterie in Form eines flachen Laminataufbaus**
Wafer Level Herstellung einzelner Funktionsebenen, Laminierprozess und hermetische Verkapselung
- **Module für strahlenfesten Pixeldetektor**
Wafer Level Bumping der Sensorwafer, Wafer Level Belotung der Elektronikchips, Mikrogalvanik

» Schott OPTO WLP für MEMS und MOEMS Packaging

Eine neue Packagingtechnologie mit der Ausrichtung auf optische Anwendungen, die eine synergetische Kombination aus WLP und MEMS Technologie darstellt, ist durch die Fa. Schott Electronic Packaging vorgestellt und in Zusammenarbeit im dem Fraunhofer IZM in Berlin weiterentwickelt worden. Die Einmaligkeit dieser neuen Technologie liegt in den Siliziumdurchkontaktierungen, die den vollen Zugang zur Oberseite des Sensors nach der kostengünstigen FC-Montage ermöglichen (Abb. 1).

Die Hauptprozessschritte sind: Bonden der Sensorwafer auf einen Glaswafer, Dünnen der Sensorwafer, Ätzen der Durchkontaktierungen in das Silizium zum Öffnen der Bondpads von der Rückseite, Umverdrahtung der Kontakte zur Rückseite durch Sprühbelackung und UV-Tiefenlithographie und abschließende Lotkugelmontage. Alle Prozessschritte haben sich auch in der vollautomatischen Produktion als sehr zuverlässig erwiesen. Die Leistungsfähigkeit des optischen Sensors, wie z. B. CCD, ändert sich nicht. Diese neue Technologie wird die Packaging-Kosten für den CCD-Sensor reduzieren und damit neue Anwendungsbereiche wie z. B. im Auto ermöglichen.

Wafer-Level-Sekundärbatterie

Es wurde eine Technologie für den Aufbau und die hermetische Verkapselung von Lithium-Ionen-Sekundärbatterien auf Wafer-Level-Ebene entwickelt.

Die aktiven Batteriekomponenten aus konventionellen Aktivmaterialien werden in einem speziellen Prozess direkt auf das metallisierte Substrat laminiert. Die Batterie-Zelle wird dann durch kaltes Abscheiden einer Parylene- und Aluminiumschicht hermetisiert und elektrisch kontaktiert. Da auf einen platzraubenden Siegelrand verzichtet werden kann, vergrößert sich der Anteil aktiven Materials am Gesamtsystem trotz des sehr flachen Aufbaus auf über 70%. Es wurde ein Containment-System für den trockenen, gasdichten Transport der Wafer, sowie ein spezielles Laminationssystem für den Aufbau der Aktivkomponenten entwickelt. Untersuchungen zur Bestimmung der Permeationseigenschaften der Verkapselung ergaben eine Permeationsrate für Wasserdampf von $0,4 \text{ g/cm}^2/\text{day}$. Die elektrischen Messungen an den Batterielaminaten ergaben eine entnehmbare Kapazität von $0,86 \text{ mAh/cm}^2$.

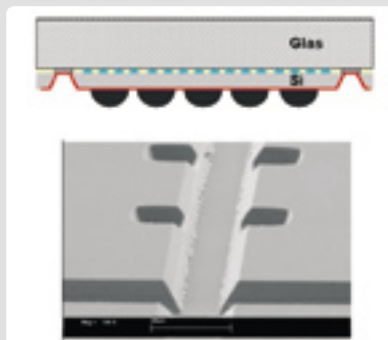
Prozessierung und Aufbau von Modulen für den ATLAS Pixeldetektor am LHC CERN in Genf

Nach einer umfangreichen Phase der Prozessentwicklung und -optimierung wurde 2004 mit dem Aufbau der Pixeldetektormodule begonnen. Die Pixelkontakte auf den Sensorwafern werden mit einer lötfähigen UBM versehen und auf den Anschlüssen der Elektronikchips werden $25 \mu\text{m}$ kleine Bumps im Pitch von nur $50 \mu\text{m}$ mikrogalvanisch auf $8''$ Wafern abgeschieden. Nach dem Modulaufbau kontaktieren je 16 dieser strahlenharten Elektronikchips mit zusammen über 46.000 Bumps die Detektorpixel auf den Sensoren.

Research Results

HIGHLIGHTS

- **Wafer level package for optical sensors**
 Silicon via contacts enable the separation of functional surfaces fully accessible optical frontside rerouted and solder bumped electrical backside
- **Secondary lithium ion battery in the shape of a flat laminate**
 Wafer level production of functional layers, lamination tool and hermetical sealing
- **Modules for radiation proof pixel detector**
 Wafer level bumping of sensors wafers, wafer level solder deposition of front-end chips, electroplating



Prinzip eines OPTO-WLP (courtesy of Schott Electronics GmbH)

Principle of OPTO WLP (courtesy of Schott Electronics GmbH)



ATLAS Modul mit 16 CMOS-Auslesechips montiert auf Silizium-Sensorarray

ATLAS module: 16 CMOS read out chips FC mounted on the silicon sensor array

» Schott OPTO WLP for MEMS and MOEMS Packaging

A new packaging technology with a strong focus on optical applications, which is a smart combination of WLP and MEMS processing technology, has been introduced by Schott Electronic Packaging and refined for production together with Fraunhofer IZM in Berlin. The unique features of this new technology are silicon-via-contacts, which enable full access to the front side of the sensor after low cost FC assembly. Wafer Level Packaging is therefore possible because the active area of the sensor is bonded on one side of the device to a glass wafer and the grid array contacts for interconnection are redistributed on the bottom side. The basic process steps are bonding the sensor wafer to a glass wafer, grinding the sensor wafer, etching the vias into the silicon for opening the bond-pads from the back-side, redistributing the contacts to the back-side by spray coating and high-depth of focus lithography and finally ball attach. All process steps have been proven for high yield fully automatic production. The performance of optical sensors like CCD is not changed. This new technology will further reduce the packaging cost of CCD sensors to open new applications such as automotive.

Wafer Level Battery

A technology for the construction and hermetic encapsulation of lithium-ion secondary batteries on a wafer-level plane has been developed.

The active battery components are laminated directly onto the metalized substrate by means of a special process. The battery cell is then hermetically sealed and electrically contacted by means of cold parylene coating followed by an aluminum layer. Thanks to this technology, a space-consuming broad seal is no longer necessary and the encapsulation is thus just a few μm thick. The proportion of active material is thus increased to over 70 %, despite the system's very flat structure. A special containment for the dry, gastight transport of the wafer and a lamination system for constructing the active components have been developed. Experiments conducted for determining the encapsulation's permeability characteristics yielded a steam permeability rate of $0.4 \text{ g/cm}^2/\text{day}$. Electrical measurements performed on the battery laminate yielded a discharge capacity of 0.86 mAh/cm^2 .

Production of Modules for the ATLAS Pixel Detector at LHC CERN in Geneva

The production of the pixel detector modules was started in 2004 after an extensive period of developing and optimizing the processes. At the HDI&WLP Department a solderable UBM is plated on the pixel contacts of the 4 inch sensor wafers. The bumping of the front end chips is carried out by electroplating as well. These $25 \mu\text{m}$ high bumps are plated in a pitch of only $50 \mu\text{m}$ on 8 inch wafers. After module assembly, 16 radiation-proof front end chips connect the sensor's pixel with more than 46,000 bumps.

Materials and Reliability
Core Competencies



080 - 083 Polymeric Materials and Composites

Head: Prof. Dr. M. Bauer
monika.bauer@epc.izm.fraunhofer.de
Phone: +49 (0) 33 28 / 3 30-2 84



084 - 087 Mechanical Reliability and Micro Materials

Head: Prof. Dr. B. Michel
bernd.michel@izm.fraunhofer.de
Phone: +49 (0) 30 / 4 64 03-2 00

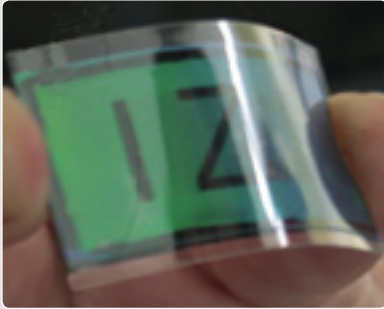


088 - 091 Analysis and Test of Integrated Systems ATIS

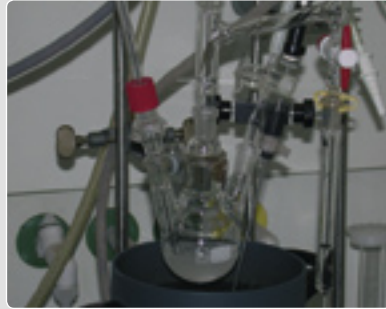
Head: Dr. H. A. Gieser
horst.gieser@izm-m.fraunhofer.de
Phone: +49 (0) 89 / 5 47 59-5 20



Polymeric Materials and Composites



Flexibles stromloses Display
Flexible currentless display



Reaktionskolben
Reaction flask

KOMPETENZEN:

- Synthese, Modifikation und Recycling von Polymeren und Compositen
- Chemische und physiko-chemische Charakterisierung von Monomeren, Oligomeren und Polymeren
- Thermophysikalische und mechanische Charakterisierung von Polymeren und Compositen
- Composit-Technologie und Bauteilentwicklung
- Displaytechnologie und -(muster)herstellung
- Klebstoff-, Gießharz-, Laminierharz-, Beschichtungsentwicklung
- Barriere- und Isolatorschichten
- Polymere für integriert optische Bauelemente

» KURZBESCHREIBUNG

Die Außenstelle „Polymermaterialien und Composite“ des IZM ist in Teltow im Bundesland Brandenburg angesiedelt. Für die Entwicklung neuer Komponenten und Produkte hat die Materialintegration in den vergangenen Jahren zunehmend an Bedeutung gewonnen. Das Forschungsfeld der Gruppe ist deshalb die Entwicklung von Polymeren und Compositen. Diese Materialien finden ihre Anwendung als Klebstoffe, Binder für Laminare, Beschichtungen, Gießharze usw. in verschiedenen Industriezweigen, z.B. (Mikro-, Opto-) Elektronik, Luftfahrt, Automobil, Leichtbau.

Methodenentwicklungen ergänzen die Materialforschung; industrielle Tests begleiten die Materialentwicklung. Schließlich wird das angesammelte Wissen für Gutachten und Beratung genutzt, z.B. im Rahmen der Anwenderlabore.

Die Leitung der IZM-Außenstelle und der Lehrstuhl für Polymermaterialien der BTU Cottbus sind in Personalunion besetzt. Dadurch ergibt sich eine enge und fruchtbare Verbindung zwischen Forschung und Lehre. Hauptadressaten des IZM-Teltow sind die Opto- und Mikroelektronik. Der Lehrstuhl konzentriert sich auf den Leichtbau.

Das IZM Teltow verfügt im Bereich der Kernkompetenzen über Schlüsselpatente.

» TRENDS

Durch gezieltes Design von Polymermaterialien und Compositen werden low-cost-Produkte, die über neuartige Eigenschaftsprofile verfügen, zugänglich gemacht. Neuartige Polymermaterialien für die Mikro- und Optoelektronik ermöglichen Hochintegration und führen zu innovativen Produkten.

Die Nanotechnologie spielt dabei eine Schlüsselrolle. Ihre Anwendung ermöglicht die Herstellung von z.B. transparenten Polymermaterialien für optisch integrierte Bauelemente und von Barrierschichten mit hohem Füllstoffgehalt und exzellenter Kratz-, bzw. mechanischer Festigkeit.

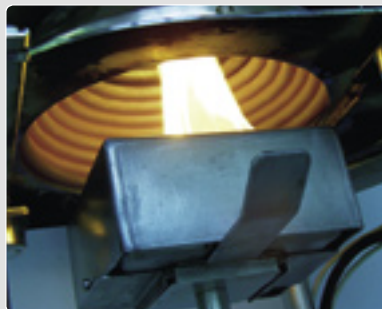
Vollpolymerdesign für athermische Arrayed-Waveguide-Gratings und gedruckte Schaltungen u.v.a.m. ist eine weitere Zielrichtung des IZM Teltow.

Vor allem für den Leichtbau werden flammfeste Materialien mit besseren mechanischen Eigenschaften, neuartige Kernwerkstoffe und spezielles Oberflächendesign zugänglich gemacht.

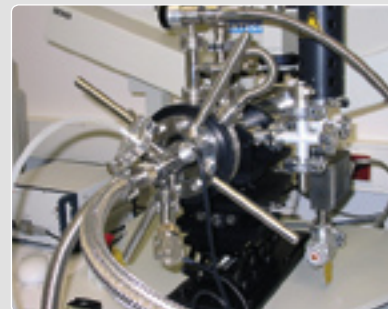
Bei allen Entwicklungen wird die Nachhaltigkeit berücksichtigt, wie im Fall der halogenfreien Leiterplattenbasismaterialien bereits gezeigt.

COMPETENCIES:

- Synthesizing, modifying and recycling both polymeric materials and composites
- Analytical and physical-chemical characterization of monomers, oligomers and polymers
- Thermophysical and mechanical characterization of polymers and composites
- Composite technology and structural parts' construction
- Display technology and pilot production of displays (for test samples)
- Developing adhesives, casting resins, laminate resins and coatings
- Barrier and isolating layers
- Polymers for integrated optical devices



Brandtest im Cone-Calorimeter
Fire smoke toxicity evaluation in cone-calorimeter



Nano-TMA/TGA

» SHORT PORTRAIT

IZM's "Polymeric Materials and Composites" Branch Lab is located in Teltow (Federal State Brandenburg). Materials integration has become increasingly important for developing both new components and products in recent years. The Teltow Group's research field is therefore developing polymeric materials and composites. These polymeric materials are applied as adhesives, binders for laminates, coatings, casting resins etc. in various branches, e.g. (micro-, opto-) electronics, aerospace, automobiles and lightweight construction.

Developing new characterization methods is complementing material research; industrial tests are accompanying material development. Last but not least the accumulated knowledge is used in consultancy, e.g. within the framework of the Application Labs.

The personal union of the head of the Branch Lab and the professorship at the "Polymeric Materials" Department at BTU Cottbus enable a close and fruitful cooperation between research and science. The opto- and microelectronic industries are the main cooperation partners for IZM-Teltow. The professorship concentrates upon lightweight engineering applications.

The IZM Teltow holds key patents in these research fields.

» TRENDS

New low-cost products, with novel characteristic profile will be made accessible through specific design of polymeric materials and composites. New polymeric materials for micro- and opto-electronics lead to both chips and devices with higher integration levels, thus to new products with higher performance.

Nanotechnology plays a key role in this area. For instance: nanotechnology leads to transparent polymer materials for optical integral component parts, barrier layers with a high content of nanofillers, excellent scratch resistance, mechanical strength and hardness.

All polymer design for athermal arrayed-waveguide-gratings and printed circuitry, among many other areas, is a further research work objective at IZM Teltow.

Flame resistant materials, novel core materials and a special surface design will be made available primarily to the light-weight construction branch.

Sustainability will be taken into account for all developments, as has already been shown in the case of halogen-free base materials for printed circuit boards.

Polymeric Materials and Composites

Anzeigetafeln auf der Basis elektronischer Tinte

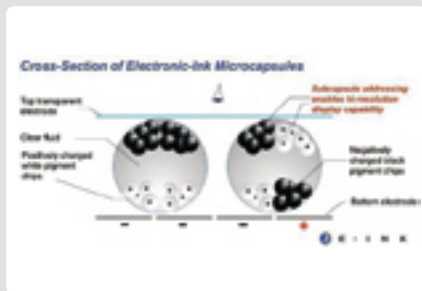


Abb. 1: Prinzip eines Displays auf der Basis elektronischer Tinte (Quelle: (Scheme: E Ink Corporation, Cambridge USA, www.eink.com).

Fig. 1: Principle of a display based on electronic ink (Scheme: E Ink Corporation, Cambridge USA).

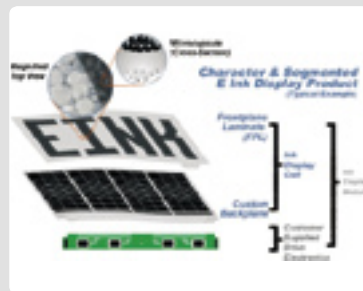


Abb 2: Skizze eines E-Ink Multilayer Display (E Ink Corporation USA, www.eink.com).

Fig. 2: Scheme of an E-Ink multilayer display (E Ink Corporation USA, www.eink.com).

HIGHLIGHT

Kooperation zwischen Fraunhofer IZM und der Vossloh Information Technologies GmbH (VIT)

Erste Prototypen wurden auf Fachtagungen präsentiert, eine Pilotanzeige wie in Abb. 3 dargestellt wurde im Juni 2004 am Berliner Ostbahnhof installiert. Diese wird seither für Werbezwecke der S-Bahn genutzt. Die Produkteinführung durch VIT ist für Frühjahr 2005 geplant, womit das erste Produkt dieser neuen Technologie in Deutschland und Europa kommerzialisiert wird.

» HINTERGRUND

Fahrgastinformationssysteme werden heute mit verschiedenen Displaytechnologien angeboten. Displays auf Basis der elektronischen Tinte stellen darunter eine relativ neue Entwicklung dar, die Mitte der 90er Jahre am MIT in Cambridge/USA erfunden wurde.

Kern eines solchen Displays sind geladene Farbstoffpartikel, die beim Anlegen einer elektrischen Spannung an die jeweils entgegengesetzt geladene Elektrode wandern, wie in einem Schema von E Ink in Abb. 1 dargestellt.

Vorteil einer solchen Anzeige sind der hervorragende Kontrast einer Schwarz-Weiß-Darstellung sowie ihr geringer Energiebedarf, da die Informationsdarstellung auch nach Abschalten der Spannung erhalten bleibt. Dies war ein Grund für das Interesse an diesem neuen Displaytyp als Fahrgastinformationssystem, da der Energiebedarf des Displays je nach Einsatzort ein kritischer Punkt sein kann.

» ERGEBNISSE

Aufgabe des IZM im vom Land Berlin und dem Europäischen Fonds für Regionale Entwicklung öffentlich geförderten Entwicklungsprojekt ist es, die Herstellung solcher Anzeigen für die Verkehrstechnik bis zur Serienreife zu begleiten. Das umfasst insbesondere den Modulaufbau (Laminieren, Verkapseln, Schutzfolien), die Displaybewertung unter definierten Umweltbedingungen, die Entwicklung einer geeigneten Ansteuerung (IZM-ASE), und die Aufbau- und Verbindungstechnik, z.B. zur Implementierung der Treiberchips (IZM-CIT).

Ein Display auf Basis der elektronischen Tinte besteht aus einem Mehrschichtsystem wie in Abb. 2 gezeigt. Die aktive Tintenschicht wird auf ein Polymersubstrat mit transparenter Elektrode (Indium Tin Oxide) gedruckt und von E Ink zur Verfügung gestellt. Die Tinte ist mit einer Klebstoffschicht versehen, mit Hilfe derer eine beliebige Gegenelektrode auf laminiert werden kann. Im Falle der im Projekt entwickelten Anzeigen handelt es sich um konventionelle Leiterplatten. Die Herausforderung besteht im defektfreien Aufbringen der Tintenfolie auf die Rückelektrode sowie deren Schutz vor Umwelteinflüssen, v.a. vor Feuchte durch eine angepasste Verkapselung.

Displays Based upon Electronic Ink

HIGHLIGHT

Cooperation Between Fraunhofer IZM and Vossloh Information Technologies GmbH (VIT)

First prototypes were presented at scientific conferences and fairs, a pilot display as shown in Fig. 3 has been installed at Berlin's Ostbahnhof train station in June 2004, and it has been used since then for marketing by the Berlin S-Bahn (light rail company). Commercialization by VIT has been planned for spring 2005. Passenger information systems will then be the first commercial product of this new display technology based on electronic ink in both Germany and Europe.

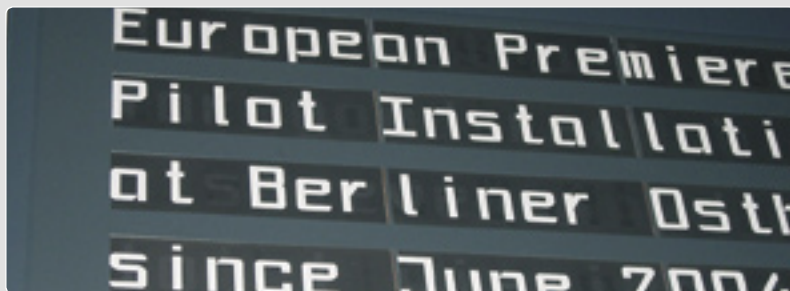


Fig. 3: Große Anzeige zusammengesetzt aus 20 kleinen Displays: eine solche Anzeige wurde im Juni 2004 am Berliner Ostbahnhof installiert.

Fig. 3: Large signage composed of 20 small single displays: such a display was installed in Berlin's Ostbahnhof (train station) in June 2004.

» BACKGROUND

Passenger information systems today are based upon different display technologies. Displays based on electronic ink represent a new development, invented at MIT in Cambridge, USA in the mid-nineties.

The central part of such a display is charged dye particles, which migrate to the oppositely charged electrode when a voltage is applied, as illustrated by the scheme from E Ink in Fig. 1.

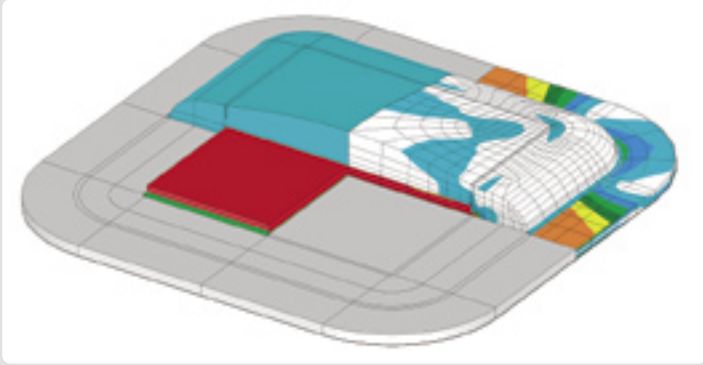
The advantage of such a display is its excellent black-white contrast and its low energy consumption, since the information is kept even when the power supply is switched off. This was one motivation for interest in this new type of displays, since energy consumption is often a crucial point for the use of passenger information systems.

» RESULTS

IZM's task in the publicly funded project (State of Berlin and the European Fund for Regional Development) is the development of these displays for traffic engineering up to the production stage. This particularly includes setting up modules (lamination process, encapsulation and protective sheets), display performance and lifetime under defined environmental conditions, the development of a suitable driving scheme (IZM-ASE) and setting up suitable interconnection technology (IZM-CIT).

Displays based upon electronic ink are composed of a multilayer system as visualized in Fig. 2. The active ink layer is screen printed on a transparent electrode (Indium Tin Ox-ide) on a polymer substrate and is provided by E-Ink. The ink is coated with an adhesive, which is needed for laminating an individual custom designed backplane. In the case of the displays developed in this project, these are conventional printed circuit boards. The challenge consists of the defect-free laminating the front plane on the backplane and its protection from environmental influences, particularly from humidity via suitable encapsulation.

Mechanical Reliability and Micro Materials



Thermomechanische Simulation mikroelektronischer Komponenten
Thermo-mechanical simulation of microelectronics components

KOMPETENZEN:

- Mechanische und thermische Zuverlässigkeitsbewertung
- Thermomechanische Simulation
- Mikromaterialien und Nanomaterialien
- "Microreliability"
- "Nanoreliability"
- Sicherheitsforschung
- Lötstellenzuverlässigkeit
- Thermisches Management elektronischer Systeme

» KURZBESCHREIBUNG

Die Kernkompetenz der Abteilung ist die thermomechanische Zuverlässigkeit von Mikrokomponenten und Mikrosystemen. In zunehmendem Maße werden auch Kompetenzen im Bereich der Nanomaterialien entwickelt („Nanoreliability“). Diese Kompetenzen umfassen sowohl die Simulation als auch die Kombination mit modernen experimentellen Verfahren der Werkstoffcharakterisierung (hinsichtlich Verformung, Spannungen, Bruch, Riss, Festigkeit, mechanischer, thermischer und elektrischer Parameter u.a.).

Komplizierte Spannungszustände, die infolge des „thermischen Misfit-Effekts“ in der Mikroelektronik oder der Mikrosystemtechnik auftreten, können hinsichtlich ihres Einflusses auf die Zuverlässigkeit und Lebensdauer bewertet werden. International herausragende Ergebnisse wurden auf folgenden Gebieten erzielt:

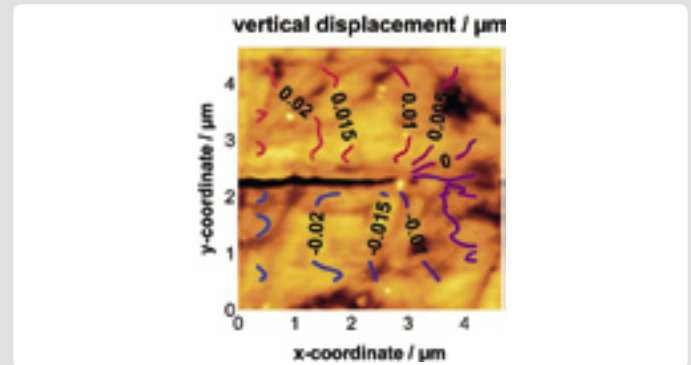
- Bewertung von Komponenten und Systemen der Automobilelektronik und Optimierung der Zuverlässigkeit
- Entwicklung eines neuen Messverfahrens zur Deformationsanalyse von Nanomaterialien (nanoDAC)
- Weiterer Ausbau des vom BMBF und dem Land Berlin geförderten Fraunhofer Micro Materials Center Berlin (MMCB), insbesondere des Labors Nanomechanik im Wissenschaftszentrum Berlin-Adlershof

» TRENDS

- Entwicklung und Einsatz von modernen Bildkorrelationsverfahren (DIC) zur Zuverlässigkeits- und Lebensdauerbewertung im Mikro- und Nanobereich (Microreliability, Nanoreliability)
- Physics of Failure, Zugang zu neuen Zuverlässigkeitskonzepten in direkter Kopplung zu Simulationstools
- Anwendung moderner Feldkopplungseffekte sowie von Multiskalen-Modellen zur Zuverlässigkeitsanalyse
- Einbeziehung moderner Berechnungskonzepte (molecular modelling, Selbstorganisation etc.)
- Aufbau einer Kompetenz auf dem Gebiet Microsecurity (Verbindung von Sicherheitsforschung, Miniaturisierung und Zuverlässigkeitsbewertung)
- Entwicklung von microDAC, nanoDAC, FIBDAC zu industriellen Messverfahren im Bereich der Mikro- und Nanotechnologien
- Kombination mehrerer Einflussgrößen in der Zuverlässigkeitsbewertung (Belastung, Temperatur, Feuchte, Schwingungen u.a.)

COMPETENCIES:

- Mechanical and thermal reliability analysis
- Thermo-mechanical evaluation
- Micromaterials and nanomaterials testing and simulation
- "Microreliability"
- "Nanoreliability"
- Security research ("Microsecurity") problems
- Reliability of solder joints
- Thermal management of electronic systems



Verschiebungsfeld an einer Risspitze gemessen mit NanoDAC
Crack opening displacement measurement by means of nanoDAC

» SHORT PORTRAIT

The department's core competence is research in the field of thermo-mechanical reliability of microcomponents and microsystems. More and more problems in the field of nanomaterials have been dealt with, too ("Nanoreliability"). The competence both includes simulation and combination with modern experiments in materials characterization (deformations, stress, cracks, fractures, strength; mechanical, thermal, and electrical parameters etc.) Complicated stress states due to "thermal misfit" effects in microelectronics or microsystems technology can be evaluated with respect to both reliability and lifetime as well.

Outstanding results could be obtained in:

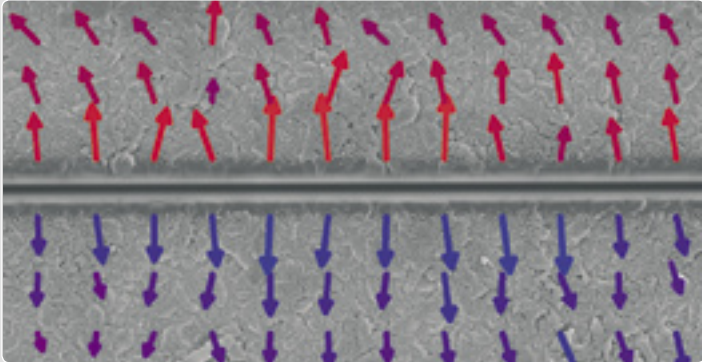
- Evaluating components and systems in automotive, electronics, reliability optimization
- Developing a new measuring technique for deformation analysis of nanomaterials (nanoDAC)
- Developing and extending the Fraunhofer Micro Materials Center Berlin (MMCB), founded by the Berlin State and the German Federal Government, especially in the Science and Technology Park Berlin-Adlershof
- Publishing both the "Microsystem Technologies" Journal and the "Micromaterials & Nanomaterials" series

» TRENDS

- Developing and applying modern digital image correlation analysis (DIC), for estimating reliability and lifetime in micro- and nanoregions (Microreliability and Nanoreliability)
- Physics-of-failure approach for knowing reliability concepts with direct coupling to simulation
- Applying modern field coupling and multi-scale modeling for reliability prognoses
- Modern calculation tools and concepts (molecular modeling, self-organization concepts etc.)
- Further strengthening competence in the microsecurity field (combining security research, miniaturization tasks and reliability estimation)
- Establishing microDAC, nanoDAC and FIBDAC deformation techniques as industrial measuring tools for broad applications in various fields
- Taking into account combined field interactions in both reliability analysis and lifetime estimation procedure (load, temperature, humidity, vibration, electric fields etc.)

Mechanical Reliability and Micro Materials

NanoDAC – ein leistungsfähiges Messverfahren



Eigenspannungsanalyse einer DLC-Schicht, Trägermaterial: Wolframkarbid
Pre-stress analysis of DLC layer on tungsten carbide substrate

HIGHLIGHTS

- Deformationsmessungen im Nanometerbereich mittels nanoDAC
- Einführung der Focused Ion Beam Technik zur Mikrodeformationsanalyse von mikroelektronischen Komponenten
- Modellierung von nanogefüllten Polymermaterialien

» HINTERGRUND

Die NanoDAC ist eine neue Methode zur Messung von in-plane-Verschiebungen und -Dehnungen unter Verwendung von Daten der Rastersondenmikroskopie (nanoDAC, nano Deformation Analysis by Correlation). Dabei werden die zu untersuchenden Oberflächen in verschiedenen thermomechanischen Belastungszuständen in-situ im AFM (Atomic Force Microscope) gescannt. Aus den dadurch generierten Bildern werden auf der Grundlage eines Korrelationsalgorithmus lokale Verschiebungen und Verschiebungsfelder als primäre Messgrößen ermittelt.

Anwendungen der nanoDAC-Methode sind thermomechanische Zuverlässigkeitsanalysen von MEMS und NEMS und die mechanische Beurteilung neu entwickelter Nanomaterialien.

Anwendungsfelder der nanoDAC-Methode sind:

- Deformationsmessungen im Mikro- und Nanobereich
- Verifikation nanomechanischer Materialbeschreibungen
- Bestimmung der Bruchparameter von Mikro- und Nanomaterialien
- Messung des thermischen Ausdehnungskoeffizienten
- Tracking von Nanopartikeln / -objekten
- Grenzflächenprobleme an ultradünnen Schichten

» ERGEBNISSE

Die Kombination von Focused Ion Beam (FIB) und Rasterelektronenmikroskopie in einer Cross-Beam-Zweistrahlanlage eröffnet neue Möglichkeiten zur mikro- und nanomechanischen Material- und Systemanalyse. Das Potential der Cross-Beam-Anlage in Verbindung mit der etablierten digitalen Bildkorrelation wurde erfolgreich durch eine Eigenspannungsanalyse einer DLC-Schicht (diamond like carbon) auf einem Wolframkarbidsubstrat nachgewiesen.

Durch Ionenstrahlbearbeitung wird ein Trench in eine eigenspannungsbehaftete DLC-Schicht geschnitten.

Das Einbringen dieser geometrischen Diskontinuität führt zur lokalen Spannungsrelaxation, die mittels digitaler Bildkorrelation detektierbar ist. Die Möglichkeiten des Ionenstrahls zur Mikrobearbeitung können zur Prüfkörperpräparation bis hin zur Nanometerskala genutzt werden. Neue Anwendungen der FIB-Technik zur Zuverlässigkeitsbewertung sind in folgenden Bereichen zu finden:

- Mikrobearbeitung von Prüfkörpern zur thermomechanischen in-situ Belastung
- Material-sensitive Ionenbearbeitung
- Mustergenerierung für die digitale Bildkorrelation

NanoDAC – a Powerful Testing Technique

HIGHLIGHTS

- Deformation measurements on the nanometer scale by means of nanoDAC
- Application of Focused Ion Beam (FIB) technique for microdeformation analyses of microelectronic components
- Modeling of nanofilled polymer materials



Rissöffnung an Cu-Folie, Oberflächenpräparation mittels FIB (Focused Ion Beam)
Crack opening at Cu-film, surface preparation by FIB (Focused Ion Beam)

» BACKGROUND

NanoDAC is a new approach for displacement and in-plane strain field measurement based on scanning probe microscopy images (nanoDAC, nano Deformation Analysis by Correlation). In-situ atomic force microscopy scans are carried out upon the surface of objects subjected to different thermo-mechanical load states. Locally applied digital image correlation algorithms are used for tracking image patterns and for obtaining incremental displacement values. Applications of nanoDAC are thermo-mechanical reliability studies of MEMS and NEMS and the mechanical qualification of newly developed nanomaterials for electronic packaging.

The nanoDAC method is suitable for:

- Micro- and nanoscale in-situ deformation measurements
- Verifying nanomechanical approaches
- Fracture properties of micro- and nanomaterials
- Measurement of coefficient of thermal expansion (CTE)
- Tracking of nanomanipulated objects.
- Interface problems of ultra-thin layers

» RESULTS

The combination of Focused Ion Beam (FIB) and Scanning Electron Microscopy techniques in cross-beam equipment reveals new approaches for both micro- and nanomechanical material and microelectronic system analyses. The potential of the cross-beam equipment in combination with the well established digital image correlation (DIC) was successfully proven by the pre-stress analysis of a DLC coating on a tungsten carbide substrate. FIB-milling is used for machining a trench in the highly stressed DLC layer. This implementation of a geometric discontinuity causes a local stress relaxation, which can be detected by digital image correlation. The micromachining capability of the ion beam can also be utilized for specimen preparation of previously inaccessible dimensions down to nanometer scale. New FIB technique applications for reliability assessment are expected for:

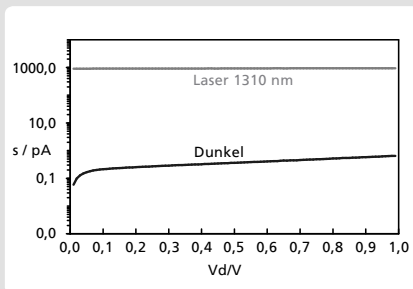
- Micromachining specimens for in-situ microtensile tests
- Material sensitive ion milling
- Patterning surfaces for DIC

Analysis and Test of Integrated Systems - ATIS



Elektrooptischer Wafer Level Test einer IZM SiGe PIN-Diode (24% Ge)

Electro-optical wafer level test of a IZM SiGe PIN-diode (24% Ge)



Vergleich Hell-Dunkelstrom der IZM SiGe PIN-Diode (24% Ge)

Comparison of photo current versus dark current of the IZM SiGe PIN-diode (24% Ge)

KOMPETENZEN:

- Elektrische und elektrooptische Wafer Level Messtechnik
- Electrostatic Discharge (ESD)
 - Schutzelemente
 - Qualifikation
- Gepulste Hochstromcharakterisierung
- Höchsthochfrequenzmesstechnik
- Wafer Level Reliability
- Wafer Level Test & Burn-In (Known Good Die)
- Produkt- und Fehleranalyse

» KURZBESCHREIBUNG

Test, Analyse und Zuverlässigkeit von integrierten Schaltungen und Systemen stellen Entwicklung und Fertigung vor stets neue, immer komplexere Herausforderungen. Seit 1990 sind wir ein zuverlässiger und kostengünstiger Partner für die Entwicklung und Umsetzung fortschrittlicher Lösungen in einem sehr sensiblen und wettbewerbsorientierten internationalen Umfeld. Wir bringen unsere wissenschaftlich-technische Erfahrung zum nachhaltigen Nutzen unserer Partner in eine langfristige, vom gegenseitigen Vertrauen geprägte Partnerschaft ein. Die Härtung der unterschiedlichsten Halbleitertechnologien gegen elektrostatische Entladungen ESD ist eine unserer Kompetenzen. Wir entwickeln Verfahren zur elektrischen Charakterisierung und Belastung von ESD-Schutzstrukturen und zu schützender Strukturen, sowie applikationsspezifische Schutzstrukturen.

Die Entwicklung von technologischen Prozessen auf Substraten bis zu 300 mm Durchmesser unterstützen wir mit unserer umfassenden elektrischen und elektrooptischen Messtechnik, die in einem Temperaturbereich von -55°C bis 300°C arbeitet. Hierzu zählen auch HF-Netzwerkanalysen bis zu 110 GHz. Schwachstellen und Fehler, wie sie bei Zuverlässigkeitsuntersuchungen oder in der Anwendung auftreten, werden mit verschiedenen Techniken der Produktanalyse identifiziert. Für Known Good Dies entwickeln wir Konzepte zu Ankontaktierung und Test.

» TRENDS

Die zunehmende Komplexität der Systeme und die weltweite Herkunft ihrer Bestandteile macht es immer schwieriger, ihre zuverlässige Funktion zu garantieren. Dabei wird immer mehr Funktionalität als System on Chip (SOC) oder auch in Form einzelner Chips (Dies) in ein Bausteingehäuse integriert (SIP). Zudem explodieren die Kosten für ein Redesign und die damit verspätete Markteinführung. Daher hat die konsequente Erkennung und Analyse von Schwachstellen im Entwicklungsprozess und ihre frühzeitige Eliminierung eine große Bedeutung. Hierzu zählt auch der systematische, anwendungsbezogene Schutz vor elektrostatischen Entladungen. Gleichbleibende oder steigende Entladungsenergien treffen dabei auf immer feinere Strukturen moderner Halbleitertechnologien, die bei sinkenden Spannungen breitbandige, geschützte Schnittstellen zur Umwelt erfordern (USB 2.0, GSM).

Die zu verarbeitenden Einzelchips (Dies) müssen elektrisch voll funktionstüchtig sein und dürfen nicht frühzeitig ausfallen. Zur Bereitstellung solcher Known Good Dies (KGD) vom passiven Element bis hin zur komplexen Mixed Signal und Hochfrequenzschaltung werden kostengünstige Prüf- und Voralterungsverfahren auf Substratebene benötigt, die noch nicht universell zur Verfügung stehen. Hierzu zählen auch geeignete Ankontaktierungsverfahren.

COMPETENCIES:

- Electrical and electrooptical wafer level test
- Electrostatic discharge (ESD)
 - Protection
 - Qualification
- Pulsed high current characterization
- High frequency characterization
- Wafer-level reliability
- Wafer-level test & burn-in (Known Good Die)
- Failure analysis



Suss PA 300 –Semiautomatic Wafer Prober (300 mm, shielded)



PNA 5250 A Vector Network Analyzer for wafer level and coaxial RF components

» SHORT PORTRAIT

Test, analysis, and reliability of integrated circuits and systems with growing complexity are an increasing challenge for the development and manufacturing of advanced electronic systems. Since 1990, ATIS has been a reliable and cost-effective partner for analyzing existing weak spots as well as developing and implementing advanced solutions in a very sensitive and competitive international environment. Our sound technical and scientific experience becomes part of a long term relationship with our partners. Characterizing and hardening various technologies against electrostatic discharges (ESD) is one of our core competencies. We develop methods and equipment for the electrical characterization and stress of integrated structures and products in the ESD-relevant domain. We also develop structures and concepts in order to protect circuits specific to their application.

Furthermore, we support the development of semiconductor processes on substrates up to 300 mm by means of our sophisticated electrical and electrooptic metrology in wide ranges of temperatures (55 to 300 °C) and frequency up to 110 GHz. Weak spots and failures surfacing during either verification, reliability investigation, or in the field are analyzed with various failure analysis techniques. Aiming for reliable Known Good Dies (KGD), ATIS develops concepts to contact, test, and screen bare dies on the wafer.

» TRENDS

The increasing complexity of systems together with shorter product cycles, and international supply chains makes it increasingly difficult to guaranty their reliable function. More and more functions are integrated into one chip (SOC) or as a multitude of dies into a device package (SIP). Cost for redesign and belated market introduction explode. In this scenario, the sophisticated detection and analysis of weak spots and their early elimination is of utmost importance. One key is the systematic and application-oriented protection of all interfaces against electrostatic discharge. Equal or increasing energy is released within nanoseconds into nanoscale structures of advanced technologies operating at voltage levels around 1 V, that require well-protected broadband and RF interfaces to the environment (USB 2.0, GSM).

In order to yield reliable systems, single bare dies for further integration must be functional during the intended mission. To make these Known Good Dies (KGD) available, whether as a passive device or a complex mixed-signal circuit, universal cost effective methods and equipment for test and pre-aging still need to be developed or at least improved. Reliable electrical contact systems are part of these. Otherwise, this could stop the show of further successfully integrating ultra-small systems in the not too distant future.

Analysis and Test of Integrated Systems - ATIS

Forschungsergebnisse

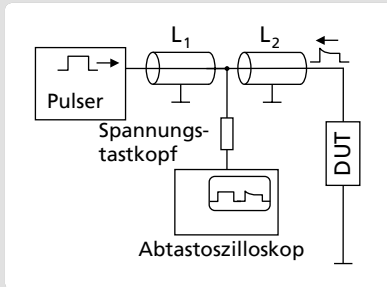


Abb. 1: Messaufbau zur Bestimmung des Einschaltverhaltens von Bauelementen.

Fig. 1: Set-up for investigating the turn-on behavior of ESD protection devices

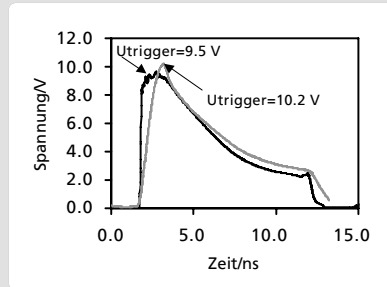


Abb. 2: Hochaufgelöstes, transientes Verhalten einer ESD-Schutzschaltung.

Fig. 2: Turn-on of an ESD protection with a high transient resolution

HIGHLIGHT

Hochaufgelöste, transiente Messung des Einschaltverhaltens integrierter Bauelemente und Schaltungen

» Um die Zuverlässigkeit von integrierten Schaltungen zu gewährleisten, muss unter anderem auch ein geeigneter Schutz vor elektrostatischen Entladungen (ESD) auf dem Baustein integriert werden. Als Schutzstrukturen können z. B. Dioden, Transistoren oder auch komplexere Schutzschaltungen eingesetzt werden. Diese Strukturen müssen in der Lage sein, ausreichend hohe Stromstärken abzuleiten. Darüber hinaus müssen sie aber auch ausreichend schnell (innerhalb weniger Picosekunden) einschalten ohne jedoch den regulären Betrieb zu stören. Aus diesem Grund ist es auch wichtig, das transiente Einschaltverhalten dieser Schutzstrukturen zu untersuchen.

Bisher wurden sogenannte „Single Shot“ Oszilloskope verwendet mit deren Hilfe das transiente Verhalten während eines einzelnen Belastungsimpulses aufgezeichnet wurde. Diese Oszilloskope besitzen jedoch nur eine begrenzte Bandbreite. Ein weiterer Nachteil besteht jedoch auch in der begrenzten Abtastrate von maximal 20 GSamples/s. Das bedeutet, dass nur alle 50 ps ein Messpunkt aufgezeichnet wird, was für die Analyse des Einschaltverhaltens bereits zu gering sein kann. Darüber hinaus ist es im Hinblick auf die Simulation und Modellierung wünschenswert eine höhere, transiente Auflösung zu erzielen, um so tiefere Einblicke in das physikalische Verhalten der Bauelemente zu ermöglichen.

Es wurde deshalb ein neues Verfahren entwickelt, das diesen Anforderungen gerecht wird.

Abb.1 stellt den Messaufbau schematisch dar. Die zu untersuchende Struktur (DUT) wird mit kurzen repetierenden Rechteckpulsen (Pulsdauer < 10 ns) beaufschlagt. Amplitude und Tastverhältnis dürfen das Bauelement nicht schädigen, müssen es aber einschalten können. Auf diese Weise kann zur Messung ein Abtastoszilloskop mit höherer Bandbreite (hier 20 GHz) verwendet werden. Als Pulsquelle dient ein Pulsgenerator, dessen Signal über eine Leitung L1, den Spannungstastkopf und die Leitung L2 zum DUT übertragen wird. Abhängig von der Impedanz des DUT kommt es zu einer Reflexion, die das transiente Verhalten des DUT beinhaltet. Die hin- und rücklaufenden Signale werden über den Spannungstastkopf mit dem Oszilloskop gemessen und rechnergestützt ausgewertet. Als Ergebnis wird daraus der Strom durch das DUT und die Spannung über dem DUT während der Pulsbelastung ermittelt.

Als Beispiel zeigt Abb. 2 den Spannungsverlauf an einer Schutzschaltung für verschiedene Anstiegszeiten. Ziel war es in diesem Fall nachzuweisen, dass die Einschaltspannung selbst bei schnellsten Anstiegszeiten von weniger als 100 ps nicht unter eine maximal erlaubte Versorgungsspannung von 9 V absinkt.

Die Methode erlaubt es, transiente Vorgänge mit einer Auflösung bis in den Femtosekunden-Bereich hinein zu messen und stellt somit ein wertvolles Hilfsmittel zur präzisen Erfassung von sehr schnellen Vorgängen an ESD-Schutzelementen dar.

Research Results

HIGHLIGHT

Measuring the turn-on behavior of integrated single elements and circuits with a high transient resolution

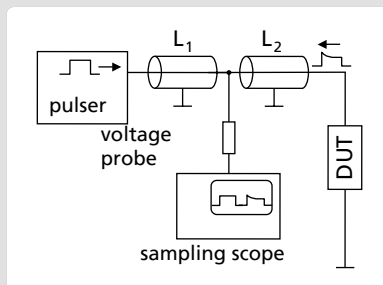


Abb. 1: Messaufbau zur Bestimmung des Einschaltverhaltens von Bauelementen.

Fig. 1: Set-up for investigating the turn-on behavior of ESD protection devices

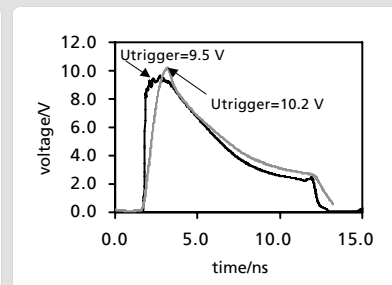


Abb. 2: Hochaufgelöstes, transientes Verhalten einer ESD-Schutzschaltung.

Fig. 2: Turn-on of an ESD protection with a high transient resolution

- » The reliability of integrated circuits also includes suitable on-chip protection against electrostatic discharge (ESD). Such protection can apply diodes, transistors, SCRs or even more complex protection circuits. These structures must be able to shunt discharge currents of several amperes and they also must turn on within a time range of a few picoseconds. However, they must not turn on during normal operation of the chip. Thus it is also important to investigate the transient turn-on behavior of ESD protection.

Up to now single shot oscilloscopes have been used to investigate the turn-on behavior of the devices. This type of oscilloscopes has a limited bandwidth, which increases above 10 GHz in modern equipment with SiGe electronics. However, a further disadvantage is the limited transient resolution of not more than 20 Gsamples/s. This means a time range of 50 ps between two measurement points, which can already be too low for analyzing the turn-on behavior of integrated devices. Furthermore, both modeling and simulation would also benefit from measurements with a higher transient resolution allowing a deeper look into the physics of device behavior.

Thus, a novel measurement method has been developed allowing a transient analysis with a higher bandwidth and resolution.

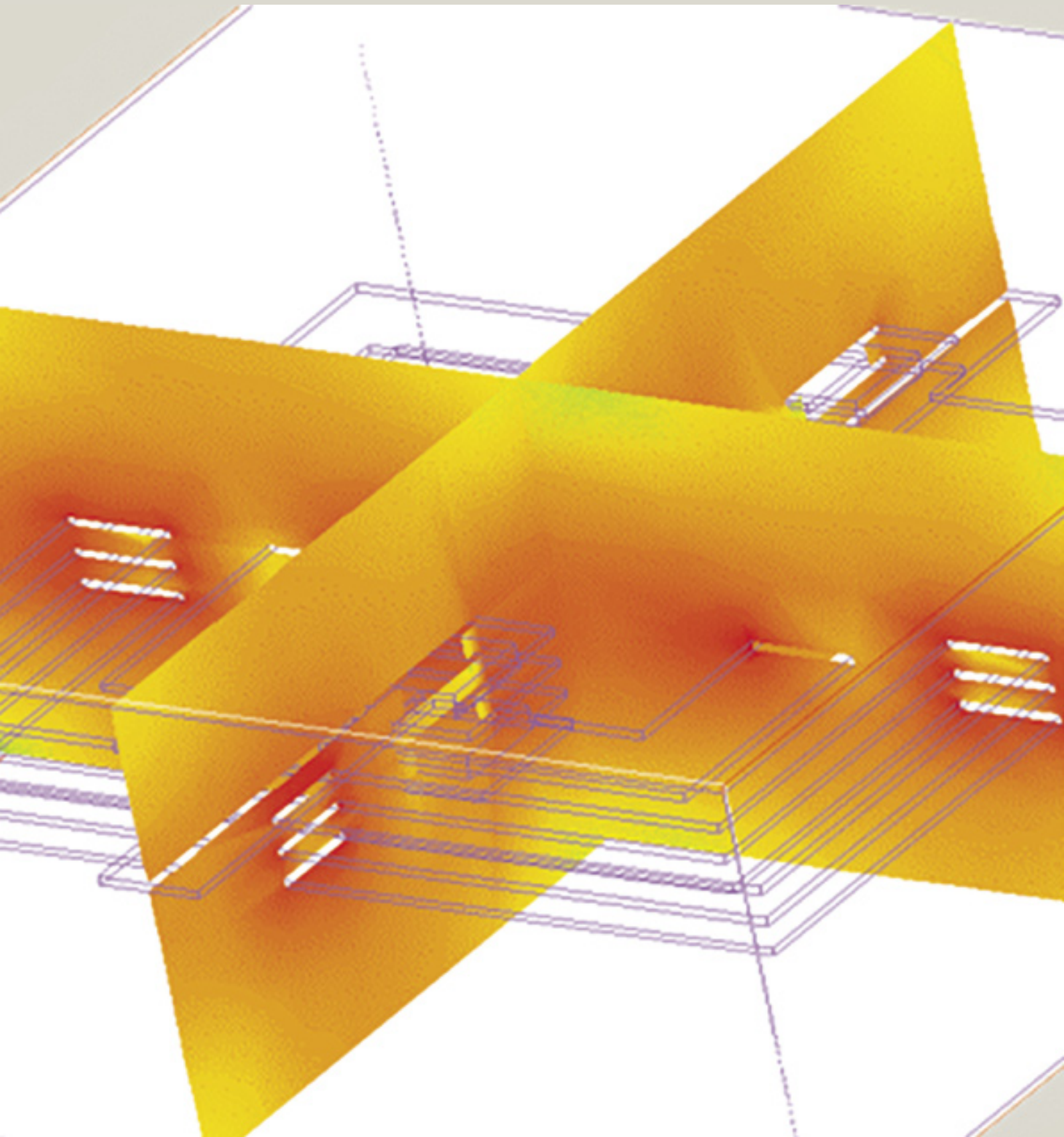
Figure 1 depicts in principle the corresponding measurement set-up.

The key idea is to stress the devices by means of repetitive pulses with a low, non destructive amplitude that still turns the DUT on. Thus, it is possible to apply a sampling oscilloscope with a higher bandwidth (in this case 20 GHz). The repetition rate needs to avoid self heating and charging effects. This technique allows investigating transient device behavior with a higher bandwidth. A precise ultra-fast pulse generator is used to produce rectangular pulses with a pulse width of 10 ns. The incident pulse coming from the pulse generator passes the transmission line TL1, the voltage probe and the transmission line TL2. Depending on the impedance of the device under test (DUT), a reflected pulse travels back passing again TL2 and the voltage probe. The reflected signal represents the transient behavior of the DUT. The signals are measured via the voltage probe with the sampling oscilloscope and are processed by appropriate control software. This results in current through the DUT and voltage across the DUT during the pulse stress.

As an example, figure 2 shows the transient voltage for different rise times across a protection circuit. In this case, the trigger voltage was verified not to fall below a maximum supply voltage of 9 V, even for a rise time shorter than 100 ps.

The proposed measurement procedure allows analyzing transient device behavior with a high resolution reaching the femtosecond domain. Thus, it is a valuable tool for investigating fast transient events in semiconductor devices.

Core Competencies
System Design &
Sustainable Development



094 - 097 Environmental Engineering

Head: H. Griese
hansjoerg.griese@izm.fraunhofer.de
Phone: +49 (0) 30 / 4 64 03-1 32



098 - 101 Advanced System Engineering (ASE)

Head: W. John
werner.john@pb.izm.fraunhofer.de
Phone: +49 (0) 52 51 / 54 02-100



102 - 105 Micromechanics, Actuators and Fluidics

Head: Dr. M. Richter
martin.richter@izm-m.fraunhofer.de
Phone: +49 (0) 89 / 5 47 59-4 55



Environmental Engineering



KOMPETENZEN:

- Nachhaltigkeitsstrategien für die Elektronikbranche
- Umweltgerechter Produktentwurf - Analytik, Bewertung und Designstrategien
- Materialsubstitution und Produktkreisläufe
Arbeitskreis „Bleifreie Verbindungstechnik in der Elektronik“
Arbeitskreis „Richtlinienkonformes Design für WEEE/RoHS/EuP“
- Ökologisch-ökonomische Prozessoptimierung
- Life Cycle Management - Umweltmanagement und betriebliche Umweltinformationssysteme
- Life Cycle Engineering - Lebensdauerabschätzungen, Produktlebensdaten und ReUse-Strategien
- Nationales und internationales Networking
- Aus- und Weiterbildung für Studium und Beruf

» KURZBESCHREIBUNG

Der Fokus unserer Arbeiten liegt in der frühen Phase der Produkt- und Prozesskonzeption. Durch die Einbeziehung des gesamten Lebenszyklus verfolgen wir eine ganzheitliche Betrachtung von Innovationen und entwickeln praktikable Lösungen.

Die Umsetzung technologischer Trends in eine nachhaltige Entwicklung erfordert von unserer Abteilung die Entwicklung von quantitativen und qualitativen Bewertungsmaßstäben. Gemeinsam mit Industriepartnern werden Elektronikprodukte unter Umweltgesichtspunkten mit dem Ziel analysiert, die Ökoeffizienz zu verbessern. Verbesserungsoptionen hinsichtlich der Umweltauswirkungen wie auch der Kostenstruktur werden gemeinsam erarbeitet.

Bleifreie Verbindungstechnik muss insbesondere für KMU angepasst und in die Industrie transferiert werden. Die Zuverlässigkeit elektronischer Systeme ist ein wichtiger Aspekt bei der Steigerung der Ökoeffizienz und wird verstärkt als Forschungsschwerpunkt ausgebaut. Einsparungen von nicht erneuerbaren Ressourcen durch Erhöhung der Energieeffizienz als auch durch Einsatz nachwachsender Rohstoffe stehen im Mittelpunkt.

Die Aktivitäten der Abteilung bezüglich Netzwerkbildung und Transfer waren fokussiert auf die von uns durchgeführte internationale Konferenz Electronics Goes Green 2004+ und die Aus- und Weiterbildung.

» TRENDS

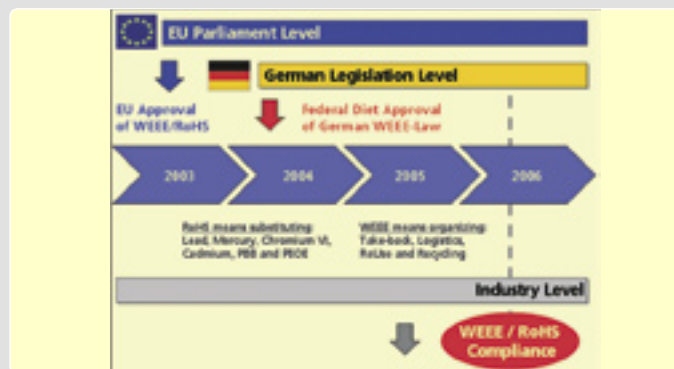
Nachhaltige Entwicklung, erweiterte Herstellerverantwortung und der Kreislaufgedanke werden zunehmend zu Kernpunkten des Managements von Unternehmen. Die internationale Gesetzgebung, das Marktumfeld und die ökonomischen Vorteile umweltverträglicher Technologien treiben diese Entwicklungen voran. Der Mensch und die Gesellschaft sind als maßgebliche Größe in den Mittelpunkt der Technologieentwicklung zu stellen.

Die Unterstützung der Unternehmen auf den unterschiedlichen Ebenen – von der Forschung und Entwicklung über die Fertigung, Qualitätskontrolle, Umweltschutz und das Marketing – bei der Umsetzung von nachhaltigen Lösungen erfordert neben der technischen auch soziale und Managementkompetenz. Unser interdisziplinäres Team von Green Electronics verbindet solch breit gefächerte Kompetenzen mit dem umfassenden technologischen Know How des Fraunhofer IZM.

Wir sind davon überzeugt, dass ein kluges Design, Fertigung, Nutzung und Wiederverwendung von Elektronik weltweit zu steigender Lebensqualität beitragen können. Umwelt- und Nachhaltigkeitsstrategien sind die Grundlage, um diese Vision zu realisieren. Unsere internationalen Networking-Aktivitäten werden dazu beitragen, eine den Menschen in den Mittelpunkt stellende nachhaltige Entwicklung als ethisches Rückgrat der Globalisierung zu verwirklichen.

COMPETENCIES:

- Strategies for sustainable development of electronics
- Environmentally compatible product design
- Material substitution and best practice sharing
- “Lead-free interconnection technology in electronics” working group
- “Design for compliance with WEEE / RoHS / EuP” working group
- Environmental and economic process optimization
- Life-cycle management – Environmental management and information systems
- Life-cycle engineering – Lifetime estimation, product-data management and reuse strategies
- National and international networking activities
- Green electronics activities for education and training



» **SHORT PORTRAIT**

Our work’s main focus is the early stage of product design and process engineering, where an integrated environmental approach results in the most efficient solutions. We consider innovations from a holistic point of view and search for viable solutions, keeping the complete life cycle of products in mind: Both new electronic products and manufacturing processes’ life-cycle-oriented eco-design is our core competence.

Translating technological trends into sustainability terms requires both quantitative and qualitative methods of assessment. Together with industry partners we are analyzing electronic devices from an environmental point of view to foster eco-efficiency. Improvement potentials, considering environmental as well as cost aspects, are identified in a joint effort, supporting the transfer to lead-free electronics packaging and focusing on the needs of SMEs in Germany.

Electronic systems’ reliability is an important aspect of eco-efficiency and this will be focused upon in the future. Moreover, saving non-renewable resources by both improving energy efficiency and by developing renewable materials are the keypoints.

International networking and transfer in 2004 were focused upon our Electronics Goes Green 2004+ international conference as well as training and education.

» **TRENDS**

Sustainable development, extended producer responsibility, and life-cycle thinking are becoming an essential part of corporate policies, driven by international legislation, growing market demand and economic advantages of green technologies.

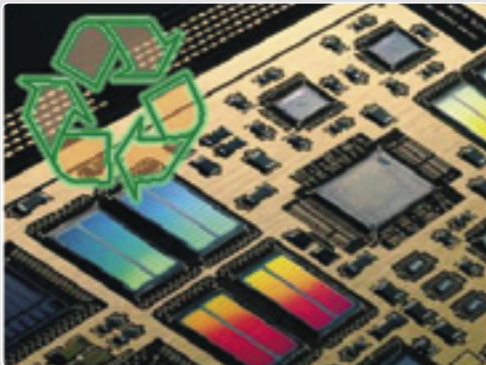
Future electronics products must be designed for maximized user benefit with minimal environmental impact. Human needs should be at the center of technology development.

Supporting companies at different levels – in R&D, manufacturing, quality and environmental management as well as marketing – for sustainable solutions, requires technical, social and management skills. Our interdisciplinary team at the Environmental Engineering Department combines such a wide range of competence with Fraunhofer IZM’s technological know-how.

We are convinced that thoughtful design, production, use and reuse of electronics can quite extensively contribute to a worldwide increase in the quality of life. Environmental and sustainability strategies are preconditions to realize this vision. Through international networking activities we contribute toward realizing both human-oriented and sustainable development as an ethical backbone of globalization.

Environmental Engineering

Ausgewählte Ergebnisse



WEEE/RoHS-Kompatibilität fordert Know-how in Technologie und Management

WEEE/RoHS conformity needs know-how in technology and management

» WEEE/RoHS-Kompatibilität

Die angewandte Forschung und Dienstleistungen im Kontext der EU-Richtlinien WEEE und RoHS bestimmen auch weiterhin die Projektstätigkeit der Abteilung Environmental Engineering. Im Jahr 2004 wurden nationale und internationale Netzwerke zum Thema „umweltgerechte bzw. bleifreie Elektronik“ im Rahmen europäischer Projekte wie EFSOT GREENROSE und ELFNET geschaffen. Sie sind beispielhaft für einen effizienten Wissenstransfer zu technologischen Problemen der WEEE und RoHS zur Unterstützung der Industrie insbesondere der KMU. In dem nationalen Arbeitskreis „Richtlinien-konformes Design für WEEE, RoHS, EuP“ werden wesentliche Ideen, Konzepte und Methoden für umweltgerechtes Design von Elektronik vermittelt.

>> (<http://ak-weee.izm.fhg.de>)

In diesem Zusammenhang steht auch die Weiterentwicklung von praxisorientierten Methoden und Werkzeugen für eine schnelle Umweltbewertung (Screening) von Elektronik. Es wurden die Indikatoren der IZM/EE-Toolbox weiterentwickelt. Dieses Tool ist im DIN Loseblattwerk „Umweltgerechte Produktentwicklung“ erschienen.

>> (<http://www.beuth.de>)

Im Projekt REUSE wurden mit der Toolbox die Umweltauswirkungen eines Reuse von Personal Computern bewertet.

HIGHLIGHTS

- Nationale und internationale Netzwerke zum Thema „umweltgerechte bzw. bleifreie Elektronik“
- Schnelle, praxisorientierte Umweltbewertung
- Nachwachsende Rohstoffe für Leiterplattensubstrate
- Effizientes μ -Schaltnetzteil
- Zuverlässigkeit und Lebensdauerprognostik
- Förderung von Ausbildung und Schulung von Experten

Umweltgerechtes Design

Die Substitution traditioneller Substratmaterialien bei der Herstellung von Leiterplatten auf Basis nachwachsender Rohstoffe ist Ziel des Projektes ARBOFORM. Es wurden Tests zur Tauglichkeit von Lignin durchgeführt, die zeigten, dass Anwendungen für Leiterplatten entsprechend FR-2 Anforderungen möglich sind. DFE (Design for Environment) ist auch Bestandteil des Projektes MikroNETZ. In Kooperation mit Partnern wird ein hoch miniaturisiertes und energieeffizientes Schaltnetzteil für mobile Endgeräte entwickelt.

Zuverlässigkeit mikroelektronischer Systeme

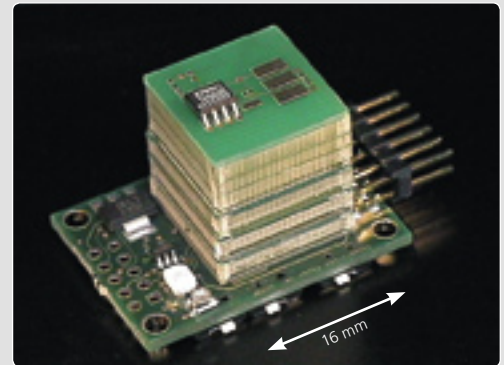
Vom Design bis zum Einsatz mikroelektronischer Systeme werden Strategien zur Analyse und Bewertung der Systemzuverlässigkeit entwickelt und prototypisch mit Industriepartnern umgesetzt. Die Analyse und Interpretation von während des Produktlebens sensorisch erfassten Messdaten schafft die Voraussetzungen für nutzungsabhängige Wartung. Darüber hinaus verbessert sich das Wissen für das Design neuer Produkte und ermöglicht ein qualitativ hochwertiges Reuse. Somit leistet die Systemzuverlässigkeit einen fundamentalen Beitrag zur Ressourceneffizienz von Mikrosystemtechnik in komplexen Produkten.

Für die Mitarbeiter wurden auch in diesem Jahr zu verschiedenen Themen als Experten weltweit eingeladen. In Korea, China, Taiwan, Japan, Malaysia und den USA wurden Vorträge zum umweltgerechten Design von Elektronik gehalten.

Selected Results

HIGHLIGHTS

- National and international networks regarding eco-design and lead-free
- Fast and practical screening environmental assessment
- Renewable resources for PWB substrates
- Efficient micro-switched power supply device
- Reliability and remaining lifetime estimation
- Promotion of education and training for both micro-system technology and eco-design



Prototyp der LifeCycleUnit zur Aufzeichnung und Interpretation von Lastkollektiven

Prototype of the LifeCycle Unit for sampling and analysis of overall loads

» WEEE/RoHS Conformity

Applied research and services within the context of the new EU WEEE and RoHS Directives are still a basis for our current project work. By creating international and national networks within EU projects like EFSOT, ELFNET or GREENROSE, we exemplify an efficient transfer of knowledge and technology regarding environmentally friendly and lead-free electronics in support of industry activities, especially SME. By creating a national industry forum called "Directive Conform Design for WEEE, RoHS and EuP", we intend to promote basic concepts and measures for eco-design in electronics on a long-term basis.
>> (<http://ak-weee.izm.fhg.de>)

In this regard we have continued improving our screening environmental assessment methodology and tool, the Fraunhofer IZM/EE-Toolbox. This tool was published in the DIN Loseblattwerk "Umweltgerechte Produktentwicklung" (7. Erg.-Lieferung/ Juni 2004) by the Beuth Publishing Company.
>> (<http://www.beuth.de>)

The IZM/EE-Toolbox was used in the REUSE project for the fast assessment of both reuse and recycling options for PCs.

Eco-Design

The substitution of traditional substrates for PWB based on renewable resources was an ARBOFORM project task. A lignin substrate was tested for usability as PWB.

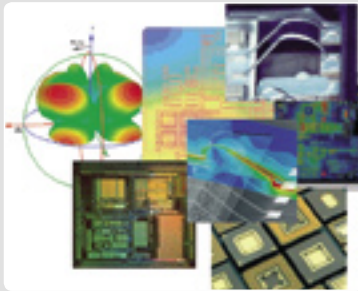
As a result, it was concluded that the tested material can be used for PWB in an FR-2 category. Design for Environment (DFE) is also the MikroNETZ project's task. In co-operation with other partners, a highly miniaturized and very energy-efficient switched power supply device will be developed for mobile IT equipment.

Reliability of microelectronic systems

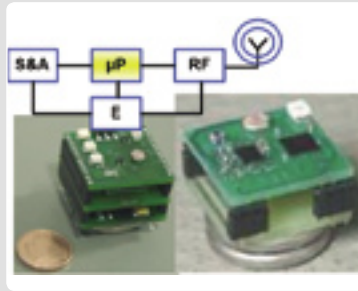
Spanning design and application we develop strategies and methods to analyze and evaluate micro-systems reliability. Our Competences in field data recording and evaluation - along with prototypical implementations together with our customers - are the basis for condition monitoring approaches. Moreover better field data supports design for reliability and enables a high quality reuse. Thus system reliability fundamentally contributes to the resource efficiency of microsystems.

Our scientific staff was invited on various occasions world-wide as experts for eco-design and related topics. We gave lectures in South Korea, China, Taiwan, Malaysia and the USA. These lectures were particularly focused upon issues regarding RoHS conformity or the newly drafted EU-Directive for the Promotion of Eco-Design in Electronics (EuP). Against the backdrop of global supply chains, we will increase our international activities in the future.

Advanced System Engineering



EMC/RF/SI Charakterisierung und Modellierung mikroelektronischer Systeme
EMC/RF/SI characterization and modeling of microelectronic systems



Miniaturisierung von autarken, verteilten Systemen
Miniaturization of autarkic, distributed systems

KOMPETENZEN:

Systemintegration

- System/ArchitectureCoDesign
- Systementwurf, HF-Systementwurf
- Modellbasierte Entwicklung
- Energieautarke verteilte Mikrosysteme
- Entwurf von SystemInPackage (PackageCoDesign)
- Technologiebewertung

Elektromagnetische Zuverlässigkeit

- Emissions- und Störfestigkeitsanalyse bzw. -optimierung von IC, Modulen und Systemen
- HF-Charakterisierung von Packages
- EMV-Optimierung von leistungselektronischen Modulen
- Modellierung und Analyse von EMC/SI-Effekten

» KURZBESCHREIBUNG

Die IZM-Abteilung Advanced System Engineering (ASE) verfügt über eine mehr als 10-jährige Erfahrung auf dem Gebiet der Systemintegration und der elektromagnetischen Zuverlässigkeit miniaturisierter elektronischer Module (Automobil/Telekommunikation/Logistik (RFID)/Medizintechnik/industrielle Elektronik). Neben der Bearbeitung von F&E-Aufgaben auf diesen Gebieten werden auch Dienstleistungen und die notwendige Infrastruktur für den Entwurf, die Entwicklung sowie die Herstellung mikroelektronischer Systeme bereitgestellt.

Den Anwendern mikroelektronischer Komponenten werden optimierte Systemkonzepte und Lösungen (Demonstratoren/Prototypen) auf der Basis neuester Entwicklungen zur Verfügung gestellt. Im Rahmen des Systementwurfs wird durch den Einsatz kommerzieller und nichtkommerzieller Entwurfs- und Simulationswerkzeuge eine optimierte Modulentwicklung unterstützt.

Ein Fokus der Abteilung ASE liegt auf den für die Entwicklung miniaturisierter Systeme notwendigen Forschungsarbeiten im Bereich parasitärer elektromagnetischer Effekte (EMC; Signal Integrity; Radio Frequency) sowohl auf IC-, als auch auf Package- und Leiterplatten-, bzw. Modulebene.

Um EMC/SI-Fragestellungen und Aufgaben zur RF-Charakterisierung von Package-Elementen optimal bearbeiten zu können, werden komplexe Feldberechnungen und Schaltungssimulationen in Verbindung mit geeigneten Messverfahren durchgeführt.

» TRENDS

Die Fähigkeit zur zuverlässigen, kosten- und zeitoptimalen Integration von Systemkomponenten in eine komplexe Systemlösung ist zu einem Standortfaktor geworden. Hinsichtlich der effizienten Nutzung des Innovationspotentials von Makro-, Mikro- und Nanosystemen zeichnet sich ein Paradigmenwechsel auf dem Gebiet der Systemintegration ab. Dieses ist bedingt durch die im Entwicklungsprozess auf allen Systemebenen zu beachtenden unterschiedlichen physikalischen Komponenteneigenschaften. Dem erforderlichen Paradigmenwechsel muss durch eine durchgängige Vernetzung von Systemarchitektur, Systementwurfsmethoden und –werkzeugen, Systemintegrationstechnologien und Herstellung (Fertigbarkeit/Zuverlässigkeit) entlang der jeweiligen unternehmensspezifischen Wertschöpfungsketten Rechnung getragen werden. Dazu ist eine ganzheitliche Betrachtung der Systemeigenschaften im Entwicklungsprozess notwendig (Top Down Design Approach by Model Based Development). Auf Grundlage dieses Ansatzes lassen sich systemspezifische Analysen durchführen und Entwurfsaussagen treffen, die über die jeweiligen Systemdomänen hinausgehen. Die Konzentration auf diesen Ansatz ermöglicht es in Zukunft, z.B. Aussagen über das elektromagnetisch bedingte Ausfallverhalten von Gesamtsystemen zu treffen. Hierzu müssen u.a. Fragen der Modellentwicklung, der Parametrisierung und der Validierung von Modellen für mikroelektronische Bauelemente aus dem Nanobereich umfassend beantwortet werden.

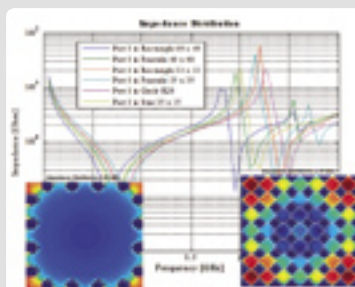
COMPETENCIES:

System Integration

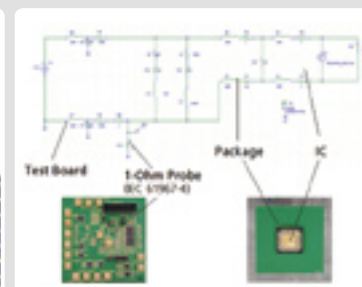
- System/architecture Co-Design
- System design, RF system design
- Model based development
- Energy autarkic microsystems
- Design of system-in-package (Package Co-Design)
- Technology assessment

Electromagnetic Reliability

- Emission and immunity analysis and optimization of IC, modules and systems
- RF characterization of packages
- EMC optimization of power modules
- Modeling and analysis of EMC/SI effects at board level



Fractal structures for power ground systems



IECM modeling of a microcontroller

» **SHORT PORTRAIT**

IZM's Advanced System Engineering (ASE) Department has more than 10 years of experience in the area of system integration and electromagnetic reliability of miniaturized electronic modules (automobile/ telecommunications/ logistics (RFID)/medicine technology/industrial electronics) at its disposal. Apart from the processing of R&D-tasks in these areas, providing both services and the necessary infrastructure for the design, the development as well as the production of microelectronic systems are the main focus.

Microelectronic components' users are supplied with optimized system concepts and solution approaches (demonstrators / prototypes) which are based upon the latest developments in packaging technology. Within the framework of this system design, optimized module development is supported by the application of commercial and non-commercial design and simulation tools.

One particular focus of the ASE Department lies in research works in the area of parasitic electromagnetic effects (electromagnetic compatibility; signal integrity; radio frequency) not only at the IC-level, but also at package and module, or board level. These are necessary for developing miniaturized systems.

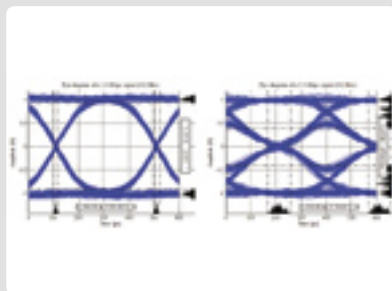
For optimally processing both EMC/SI-questions and tasks concerning the package-elements' RF-characterization, complex field calculations and circuit simulations are carried out in combination with appropriate measurement procedures.

» **TRENDS**

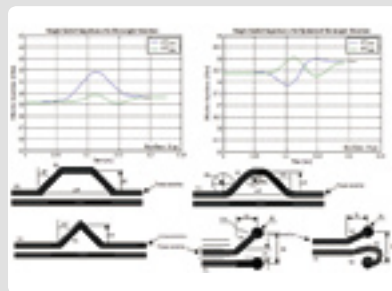
The ability to reliably, cost-effectively and time-optimally integrate system components into one complex system solution has become a location factor. Concerning the efficient use of the macro-, micro- and nano-systems' innovation potential, a paradigm shift within the system integration field is becoming apparent. This change depends on the various physical component features, which must be considered at all system levels. A consistent linking of the system architecture and design methodologies as well as tools, system integration technologies and production (both producability and reliability) according to the respective company-specific value-added chain, has to meet the requirements of the necessary paradigm shift. This presupposes a holistic consideration of the system features in the development process (top-down design approach by model-based development). Upon the basis of this approach, system-specific analyses can be carried out and design statements can be made, which exceed the respective system domains (partial models). Therefore, the focus on the model-based development approach, for instance, allows making statements in the future concerning the electromagnetically influenced failure behavior of entire systems (resulting system reliability). Bearing this in mind, it is necessary, apart from other aspects, to entirely solve the question of model development, parameterization and validation of models for microelectronic construction components from the nano area.

Advanced System Engineering

Ausgewählte Forschungsergebnisse



Impact of Skew (50 ps, 300 ps; $t_r = 200$ ps)



Skew compensation

HIGHLIGHTS

Systemintegration

- BMBF-Projekt AVM (16 SV 1658)
- Verhaltensmodelle für ausgewählte Systemarchitekturen
- Miniaturisierte Sensorfunkmodule

Elektromagnetische Zuverlässigkeit

- BMBF-Projekt MESDIE (01M 3061)
- Dynamische Stromanalyse für die Emissionsanalyse von integrierten Schaltungen
- High Density Interconnect Modellierung und Simulation
- Entwicklung eines neuen Near-Field-Scanning Verfahrens

» Ganzheitlicher Systementwurf von autarken verteilten Mikrosystemen

Die Entwicklung von verteilten Mikrosystemen erfordert neue effiziente Entwurfsmethodiken, welche die Verfahren des Hardware-Software-Co-Designs um die technologischen Freiheitsgrade der Systemintegration erweitern. Zur Untersuchung geeigneter entwurfsmethodischer Ansätze werden derzeit im BMBF-Projekt AVM Sensorfunkmodule in verschiedenen Miniaturisierungsstufen realisiert. Während der Konzeptionsphase wurden die Anforderungen spezifiziert und die benötigte Funktionalität analysiert. Um die Schwerpunkte der Miniaturisierung geeignet zu setzen, werden derzeit Verhaltensmodelle zu ausgewählten Systemarchitekturen erstellt. Mit der Festlegung auf eine besonders geeignete Architektur wurden die Strukturentscheidungen getroffen und geeignete Komponenten ausgewählt. Zur Beherrschung der höheren Entwurfskomplexität bei miniaturisierten Sensorfunkmodulen musste der physikalische Entwurf so erweitert werden, dass die lateralen und die vertikalen Kopplungseffekte vollständig charakterisiert werden können.

High-Speed Transmission in HDI Multilayer Backplane

Typische Telekommunikationssysteme werden als Bussysteme mit einer zentralen Rückwand konzipiert. Die Rückwand bildet einen kritischen Punkt bezüglich der Systemzuverlässigkeit, da sie nicht im laufenden Betrieb gewechselt oder redundant aufgebaut werden kann.

Die Arbeiten zu obigem Thema im BMBF-Projekt MESDIE konzentrieren sich daher auf die Schwerpunkte: High-Speed Transmission in HDI Multilayer Structure (Skew in Differential Pairs, Skew Compensation, Impedance Tolerances in High-Speed Backplane, Differential Pair StackUp and Material Combinations) und Power-Ground (Fractal Structures, Distributed Power-Ground-Systems). Trotz einer erhöhten Störempfindlichkeit der differentiellen Übertragung muss beachtet werden, dass eine zeitliche Verschiebung der Signalfanken (Skew) die Signalqualität am Empfänger negativ beeinflussen kann (Diskontinuitäten). Dieses Problem kann mit geeigneten Layoutmaßnahmen behoben werden. Um während der Entwurfsphase Informationen über die auftretenden Verluste auf dem Übertragungsweg zu erhalten, müssen verschiedene Materialkombinationen und Lageraufbauten miteinander verglichen werden. Die Hochfrequenzeigenschaften des Stromversorgungssystems müssen ebenfalls beachtet werden. Mit speziellen Formen der Versorgungsflächen ist eine Verschiebung des Resonanzverhaltens möglich. Die zukünftigen Schwerpunkte liegen z.B. in der Weiterentwicklung von Ansätzen für verteilte Versorgungssysteme, und in der kontaktlosen Messung von Hochfrequenzsignalen (Übertragungsrates: 10 GB).

Selected Research and Development Results

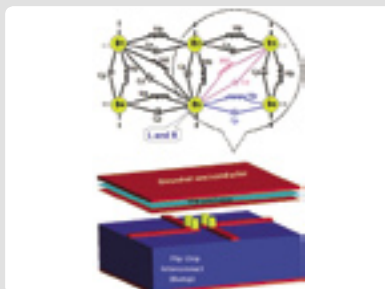
HIGHLIGHTS

System Integration

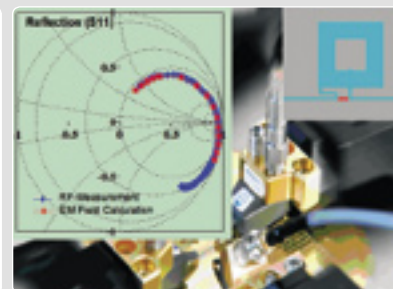
- BMBF-Project AVM (16 SV 1658)
- Behavior models for chosen system architectures
- Miniaturized wireless sensor modules

Electromagnetic Reliability

- BMBF-Project MESDIE (01M 3061)
- Dynamic current analysis for the emission analysis of integrated circuits
- High density interconnect modeling and simulation
- Developing a new near-field-scanning procedure



Modeling methodology of bump arrays for RF and high-speed applications (parasitic effects up to 30 GHz)



Characterization of OnChip passive elements (RF measurement vs. EM field calculation)

» Holistic System Design of Self-Sufficient Distributed Microsystems

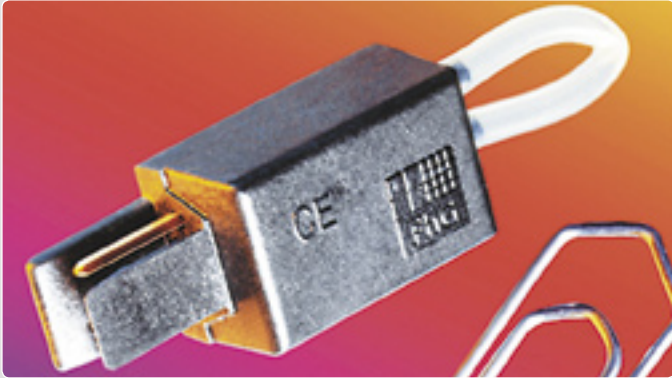
Developing distributed microsystems requires new efficient design methodologies, which extend the procedures of the hardware-software co-design by the technological degrees of freedom regarding system integration. For analyzing suitable design methodological approaches, AVM-sensor-wireless modules are currently realized within the BMBF-project in different miniaturization steps. During the conception phase, the requirements were specified and the necessary functionality was analyzed. In order to set the miniaturization focus appropriately, behavior models of the selected system architectures are currently being developed. With the decision for an especially suitable architecture, the structure decisions were made and appropriate components were chosen. For mastering higher design complexity regarding the miniaturized sensor-radio modules, the physical design had to be extended in such a way that the lateral and vertical coupling effects can be entirely characterized.

High-Speed Transmission in HDI Multilayer Backplane

Typical telecommunication systems are conceived as bus systems with a central back plane. The backplane makes up a critical point regarding system reliability, since it is not hot-pluggable and cannot be set up redundantly.

Therefore, the work concerning the topic mentioned above in the BMBF-MESDIE project has been focused on the following aspects: High speed transmission in HDI-multilayer structure (skew in differential pairs, skew compensation, impedance tolerances in high-speed backplane, differential pair stackUp and material combinations) and power ground (fractal structures, distributed power-ground-systems). Despite an increased disturbance insensitivity of the differential transmission, one must bear in mind that a time displacement of the signal skews can negatively influence the signal quality in the receiver (discontinuities). This problem can be solved with appropriate layout adjustments. In order to acquire information during the design phase regarding losses occurring during transmission, several different material combinations and layer constructions must be compared with each other. The high frequency features of the current supply systems must be considered as well. Via special forms of the supply areas, a displacement of the resonance behavior is possible. The future emphases lie for instance in further developing approaches for distributed supply systems, and in the contactless measuring of high-frequency signals (transmission rate: 10 GB).

Micromechanics, Actuators and Fluidics



Mikropumpe aus Silizium in einem Kunststoffgehäuse
Silicon micro pump in plastic housing

KOMPETENZEN:

Entwicklung von

- Mikropumpen
- Mikrodosiersystemen
- Mikromischern
- Mikroventilen
- Mikroreaktoren
- Strömungssensoren

» KURZBESCHREIBUNG

Die Abteilung Mikromechanik, Aktorik und Fluidik setzt ihren Schwerpunkt auf die Entwicklung von Lösungen für die Handhabung kleiner Mengen an Flüssigkeiten oder Gasen. Mikrofluidische Komponenten können für eine Vielzahl von industriellen Anwendungen hergestellt werden.

Sechs Experten der Abteilung Mikromechanik, Aktorik und Fluidik führen das Design, die Simulation und den Test der mikrofluidischen Komponenten durch. Die Abteilung hat auf diesem Gebiet mehr als zwölf Jahre Erfahrung, was die Umsetzung optimaler Lösungen bei den einzelnen Anwendungen sicherstellt.

Die Kernkompetenz der Abteilung ist die Entwicklung von Mikropumpen, Mikrodosiersystemen, Mikromischern, Mikroventilen, Mikroreaktoren und Strömungssensoren und deren Kombination für den Einsatz in der Biotechnologie, der Chemie und der Medizin.

» TRENDS

Gegenwärtig konzentriert sich die Abteilung auf folgende Schwerpunkte:

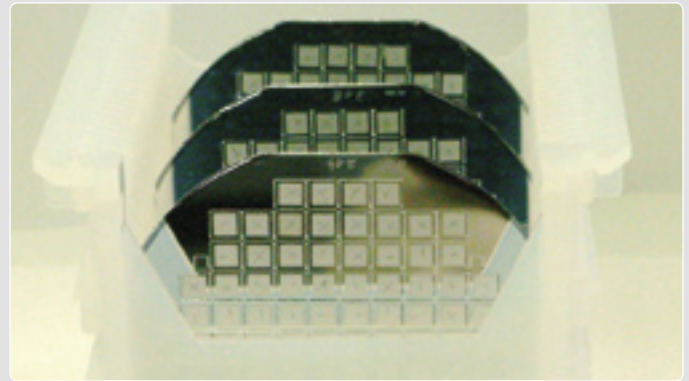
Am Fraunhofer IZM werden Kapazitäten für die Herstellung von Silizium-Mikropumpen Prototypen aufgebaut. Dabei werden Anwendungen auf den Gebieten der Labortechnik und der Brennstoffzellen adressiert. Für unsere Industriepartner sind diese Mikropumpen Schlüsselkomponenten für erfolgreiche Produkte.

Weiterhin wird gegenwärtig eine neue Plattform für die Herstellung von mikrofluidischen Aktoren auf der Basis von Mikrospritzguss aufgebaut. Die Abteilung konzentriert sich vor allem auf das Design und das Backend. Zielrichtung ist es hier, durch sehr kostengünstige Herstellungsverfahren auch interessante Anwendungsgebiete zu erschließen, die mit Siliziumkomponenten nicht umsetzbar wären. Beispiele sind hier Mikropumpen für Kühlsysteme sowie Mikrokompressoren für Brennstoffzellensysteme.

COMPETENCIES:

Development of

- Micropumps
- Micro dosing systems
- Micromixers
- Microvalves
- Microreactors
- and flow sensors



Mikropumpen, Full Wafer Assembly
Micro pumps, full wafer assembly

» SHORT PORTRAIT

The “Micromechanics, Actuators and Fluidics” Department focuses on intelligent solutions for the active handling of small quantities of liquids and gases. Micro devices especially for microfluidic applications can be applied to a wide variety of industrial solutions.

Six experts of the department Micromechanics, Actuators and Fluidics carry out design, simulation and prototyping of microfluidic components. The department has more than 12 years experience in that field and guarantees optimal solution for the realization of individual applications.

Key competencies of the department are the development of micropumps, microdosing systems, micromixers, microvalves, microreactors and flow sensors and their combination for the use in biotechnology, chemistry and medicine.

» TRENDS

Currently, the department focuses on the following strategic areas:

A capability to manufacture prototypes of silicon micropumps is built up at Fraunhofer IZM. Applications in the field of lab technology and fuel cells will be addressed. For our industrial partners these micro pumps are key components for successful products, which will be realized.

Furthermore, a new platform to manufacture plastic devices is currently built-up to address cost-efficient applications. Here, micropumps and microcompressors will be developed for applications in the field of cooling systems, fuel cells and medicine.

Micromechanics, Actuators and Fluidics

Mikromechanischer Mass Flow Controller

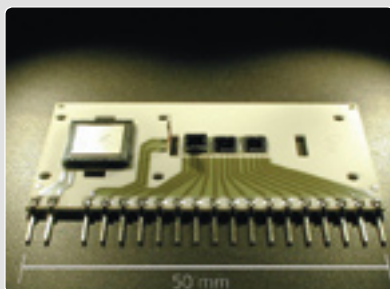


Abb. 1: MFC-Platine mit Ventil-, Temperatur-, Absolutdruck- und zwei Strömungssensoren

Fig 1: MFC board with valves, temperature, pressure and flow sensors

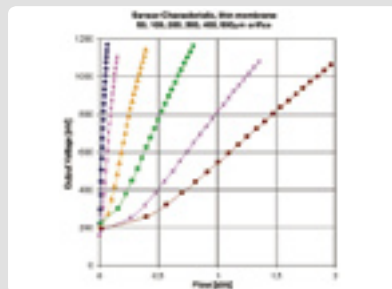


Abb. 2: Charakteristik der Strömungssensoren mit verschiedenen Lochdurchmessern

Fig 2: Characterization of flow sensors with different hole diameters

HIGHLIGHTS

- Neuer Matchbox-MFC für Durchflüsse von bis zu 5 slm.
- Neues piezoelektrisch angetriebenes Silizium-Mikroventil für hohe Durchflüsse
- Neuer kostengünstiger Flusssensor, basierend auf piezoelektrischen Drucksensoren

» Ausgangslage

In Fertigung und Produktion ist häufig die exakte Messung und Regelung des Durchflusses von gasförmigen und flüssigen Medien eine grundlegende Voraussetzung. Die hierzu meist eingesetzten Mass Flow Controller-Systeme (MFC) werden bei vielen Anlagen in sehr großer Anzahl benötigt und stellen deshalb einen erheblichen Kostenfaktor dar. Die bisher auf dem Markt erhältlichen MFCs haben meist unabhängig von der zu regelnden Durchflussmenge sehr große Abmessungen, einen hohen Energieverbrauch und hohen Preis und sind relativ langsam.

Zusammen mit drei mittelständischen Unternehmen und der TU München hat das Fraunhofer IZM in einem von der Bayerischen Forschungsförderung geförderten Projekt einen kostengünstigen MFC entwickelt, der kleiner ist als eine Streichholzschachtel. So kann man MFCs auch in raumkritischen Anwendungen einsetzen. Für diesen neuartigen MFC werden zwei Sensor- und Aktorkomponenten neu entwickelt.

Die neuen Mikroventile

Ein neues mikromechanisch hergestelltes Silizium-Mikroventil stellt die Aktorkomponente dar. Dazu wurden am IZM mehrere für unterschiedliche Druck- und Durchflussanforderungen optimierte schnelle Mikroventil-Varianten für Durchflussraten bis zu 5 slm entwickelt.

Die neuen Strömungssensoren

Das Haupt-Sensorelement, ein neuartiger auf dem Druckdifferenzprinzip basierender Strömungssensor, ist eine Weiterentwicklung eines herkömmlichen piezoresistiven Drucksensors, in den ein Loch in die Membran eingebracht wird, durch welches das Strömungsmedium fließen kann. Dem Schutz der Sensoroberfläche vor dem Medium dient eine Passivierungsschicht. Durch Wahl geeigneter Lochdurchmesser können verschiedene Durchflussbereiche realisiert werden. Dieser innovative Strömungssensor ist patentiert und hat ein eigenständiges Vermarktungspotential, zumal er sowohl für Flüssigkeiten als auch für Gase eingesetzt werden kann.

Der Mikro-MFC

Die integrierten Absolutdruck- und Temperatursensoren ermöglichen es, mit dem MFC nicht nur Massenstrom, sondern auch Volumenstrom, Absolutdruck und Temperatur des Mediums zu erfassen. Mit einigen wenigen Anpassungen am Mikroventil kann der MFC auch zur Dosierung von Flüssigkeiten eingesetzt werden.

Ausblick

Mit diesem „Matchbox-MFCs“ wird ein innovativer, flexibel einsetzbarer, kostengünstiger, schneller, kleiner und sparsamer MFC auf dem Markt zur Verfügung stehen und neue Anwendungsgebiete erschließen helfen.

Micromechanical Mass-Flow Controller

HIGHLIGHTS

- New Matchbox MFC for gases up to 5slm
- New high-flow silicon micro-valve based on piezoelectric actuation
- New cost-efficient flow sensor based on piezoresistive pressure sensor



Abb. 3: MFC Demonstrator und MFC Schaltung mit Ventil und Sensoren

Fig. 3: MFC demonstrator device and MFC circuit with valve and sensors

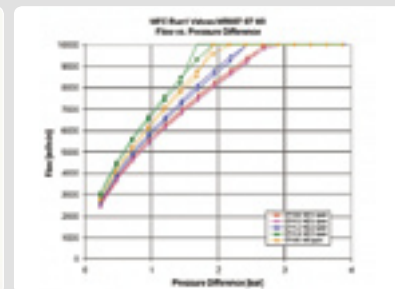


Fig. 4: Measured flow rate vs. pressure difference of some high-flow micro valves at open state (medium: air)

» Introduction

In manufacturing and production, an accurate measurement and control of the flow rate of gaseous or liquid media is frequently a fundamental need. Mass-flow controller systems (MFCs) are mostly used for this task. Many plants use a very large number of them, therefore they represent a substantial cost factor. The MFCs offered on the market usually have - even independently of flow range - very large dimensions, high energy consumption and high price and are relatively slow.

Together with three medium-sized enterprises and the Technical University of Munich, Fraunhofer IZM has worked on a project supported by the Bavarian Research Foundation for developing an economical MFC, which is smaller than a matchbox. This way MFCs can also be used in space-critical applications. For this new device two sensor and actuator components will be developed.

The New Micro-Valves

A new micromechanically manufactured silicon micro-valve represents the actuator component. At Fraunhofer IZM (Munich) several versions of fast piezo-electrically driven micro-valves - optimized for different pressure and flow requirements for flow rates up to 5slm - have been developed.

The New Flow Sensors

The main sensor element, a new flow sensor based on the difference pressure principle, is an economical advancement of a conventional piezo-resistive pressure sensor. An additional technological process step is carried out for etching a hole into the diaphragm. After sensor assembly, the flow medium can pass through that hole. A passivation layer serves for protecting the sensor surface against corrosive flow media. The sensor signal supplies a very fast electrical signal, from which electronic control can determine and control the flow. Different flow ranges can be realized by choosing suitable hole diameters. This innovative flow sensor is patented and has its own marketing potential, particularly since it can be used both for liquids and for gases.

The Micro-MFC

Integrated absolute pressure and temperature sensors make it possible to detect not only mass-flow rate, but also volume-flow rate, as well as both the medium's absolute pressure and temperature. Via just a few adjustments to the micro-valve, the MFC can be used for dosing liquids, too.

Future Prospects

Via these "Matchbox MFCs", an innovative, flexible-to-use, economical, fast and small MFC will be available on the market and will help open new application areas.



Events

108 - 109 Electronics Goes Green 2004+

110 - 111 Packaging Tag am Fraunhofer IZM / Packaging Day at Fraunhofer IZM

112 - 113 Workshops und Seminare / Workshops and Seminars

114 - 115 Messeaktivitäten des Fraunhofer IZM 2004 / Fraunhofer IZM's Fair Activities 2004

116 - 117 Lange Nacht der Wissenschaften und Girls' Day / Long Night of Sciences and Girls' Day

Electronics Goes Green 2004+ Driving Forces for Future Electronics



Technical Conference Chairman Hansjörg Griese



R. Yamamoto (University of Tokyo), I. Campino (Deutsche Telekom AG), N. Yonemura (Fuji-Xerox), M. Bolanos (Texas Instruments)

- » Unter dem Motto „Driving Forces for Future Electronics“ veranstaltete das Fraunhofer IZM in Kooperation mit der Technischen Universität Berlin vom 6. bis 8. September die „Electronics Goes Green 2004+“.

Mehr als 500 Experten aus 35 Staaten diskutierten über Lösungsstrategien für ökoeffiziente Elektronik vor dem Hintergrund sich dynamisch entwickelnder Technologien und Märkte sowie globaler Anforderungen wie Umweltschutz und soziale Gerechtigkeit.

Zu Beginn der Konferenz betonten Wolf-Michael Catenhusen, Staatssekretär im BMBF und UNEP Direktor Klaus Töpfer die Notwendigkeit einer auf gesellschaftlichen Nutzen und dauerhafte Umweltverträglichkeit ausgerichteten Gestaltung von Produkten. Nur wenn weiter konsequent an diesen Werten festgehalten wird, ist eine nachhaltige Entwicklung möglich.

Betont wurde auf der Konferenz, dass auf Produktebene durchaus Fortschritte auf dem Weg zu mehr Ökoeffizienz erzielt worden sind. Ermöglicht wurde diese positive Entwicklung insbesondere durch technologische Fortschritte bei der Miniaturisierung von elektronischen Komponenten und Bauteilen. Diese Fortschritte auf Produktebene reichen jedoch nicht aus, wenn Umweltentlastungen bezogen auf das einzelne Produkt durch überproportional erhöhten Absatz und damit erhöhtes Elektronikschrottaufkommen überkompensiert werden. Weitere Anstrengungen auf dem Weg zu umweltfreundlicher Elektronik sind daher geboten.

Einig war man sich in der Auffassung, dass Umwelt- und Nachhaltigkeitsaspekte bereits bei der Konzeption von Technologien und Produkten Berücksichtigung finden und alle Phasen eines Produktlebens in die Bewertung einbezogen werden müssen. Die Frage, wie dieses Ziel zu erreichen ist, wurde auf der Konferenz auf hohem Niveau behandelt.

Das Themenspektrum reichte dann auch von der Technologieentwicklung, dem Produktdesign und der Fertigung bis zur Rücknahme und dem Recycling von Altgeräten, wobei die Umsetzung der europäischen Elektronikschrott-Richtlinie (WEEE) und des damit in Verbindung stehenden Stoffverbotes (RoHS) von besonderem Interesse war. Auf europäischer Ebene wird zudem eine Öko-Design-Richtlinie für elektrisch betriebene Produkte (EuP) diskutiert, welche die Erstellung eines so genannten Öko-Profiles für jedes neue Produkt vorsieht.

Von Interesse für zukünftige Entwicklungen in der Elektronikindustrie waren Alternativen zu herkömmlichen Materialien und Produktkonzepten. Auch standen neue Konzepte zur effizienten Stromversorgung z.B. durch Einsatz kleinster Photovoltaiksysteme oder auch Mikrobrennstoffzellen im Mittelpunkt. Neue Tendenzen in den Bereichen Fertigung und Neue Materialien, wie „low-tech low-cost electronics“ unter Einsatz von Polymeren und Rolle-zu-Rolle-Fertigung, wurden vorgestellt und ihre Umweltwirkung diskutiert.

Der fachliche Austausch wurde dann abends in geselligerem Rahmen fortgesetzt – hier stieß besonders die Dampferfahrt durch das neue Berliner Regierungsviertel bei allen Besuchern auf einhellige Begeisterung.



Electronics Goes Green 2004+ Exhibition



Klaus Töpfer, Executive-Director of the UN Environment Program (UNEP)

- » Under the motto "Driving Forces for Future Electronics" the Fraunhofer IZM, in co-operation with the Technical University of Berlin, hosted the international conference „Electronics Goes Green 2004+“ from September 6 - 8, 2004. More than 500 experts from 35 nations discussed the importance of a holistic, long-term oriented perspective on electronics against the background of dynamically developing technologies, markets, as well as global economic, environmental, and social demands.

Eco-balances show a clear reduction of resource and energy consumption as well as a decreasing amount of hazardous substances contained in these devices. These environmental benefits are mainly a result of technological advances in miniaturization of electronic components. However, from a holistic perspective the balances also show that this increase in eco-efficiency of a single product is overcompensated by mass production and the growing number of products.

Therefore Klaus Töpfer, director of the United Nations Environmental Program, and Michael Catenhusen, German State Secretary for Education and Science, pointed out the necessity to develop products and business models that are oriented on social benefits and long-term environmental compatibility. Only the holistic management of technical, economic, ecologic and social aspects will make the application of electronics beneficial for all.

Everyone at the conference agreed, that environmental and sustainability issues should be integrated as early as possible in the conceptual design of new technologies and products. All steps within a product's life as well as the number of pieces and use patterns should be integrated. Ways to achieve this objective were discussed at the conference on a very high level.

Therefore the spectrum at the EGG 2004+ included technology development, design, manufacture, and management aspects up to the take-back and recycling of used products. A main focus was the implementation of the European directives on electronic waste (WEEE) and on the restriction on hazardous substances (RoHS). Many presentations also dealt with the upcoming legislation, like the Energy-Using-Products directive which requires so called „eco-profiles“ for new products.

Besides technical questions including lead-free soldering, flame-retardants, and design for recycling, another focus were environmental assessment and especially time and cost effective screening methods. Several presentations dealt with the basic trends of semiconductor technology development. Other topics included new concepts for power supply, e.g., by micro fuel cells and smallest photovoltaic systems, or the design of low-tech low-cost electronics using so called „polytronics“ and reel-to-reel manufacturing.

The scientific discourse was continued in more relaxed atmosphere in the evenings. Here especially the boat tour through Berlin's historic center proved to be a highlight for all visitors.

Packaging Tag am Fraunhofer IZM



Audience at the Packaging Day



Prof. Reichl receiving the Fraunhofer Medallion from Prof. Bullinger

- » Professor Herbert Reichl, Leiter des IZM und langjähriger Sprecher des Verbunds Mikroelektronik, feierte 60. Geburtstag. Dies nutzte das Fraunhofer IZM zusammen mit dem Forschungsschwerpunkt Technologien der Mikroperipherik der TU Berlin, um am 12. Januar 2005 zu einem »Packaging Tag« einzuladen.

Rund 330 Gäste waren der Einladung zum Kolloquium gefolgt, neben zahlreichen Vertretern aus Wissenschaft, Politik und Industrie fanden sich auch internationale Besucher, u.a. aus den Niederlanden, den USA und Korea, ein. Prof. Reichl erhielt an seinem Ehrentag mehrere Auszeichnungen: Fraunhofer-Präsident Professor Hans-Jörg Bullinger verlieh ihm mit der Fraunhofer-Münze die höchste Auszeichnung unserer Forschungseinrichtung. Geehrt wurde Reichl u.a. für die Gründung des IZM, des ersten gesamtdeutschen Fraunhofer-Instituts, und für die langjährige Führung des Verbunds Mikroelektronik, der innerhalb der Fraunhofer-Gesellschaft stets Vorbildcharakter hatte.

Zudem wurde Reichl mit dem IEEE-Award und dem iNEMI-Award geehrt; seine Mitarbeiter am IZM haben anlässlich seines 60. Geburtstags ein Buch herausgebracht, „The World of Electronic Packaging and System Integration“.

Der Nachmittag stand ganz im Zeichen der Wissenschaft und der Kooperation zwischen dem Fraunhofer IZM und seinen industriellen Partnern.

International renommierte Referenten, u.a. Professor Rao Tummala (Georgia Tech, USA) und Professor Jin Yu vom KAIST aus Südkorea sowie namhafte Industrievertreter wie Dr. Gambke (Schott Electronics) und Dr. Schaldach (Biotronik) berichteten über neue Entwicklungen im Bereich des Electronic Packaging und stellten erfolgreiche Kooperationen mit dem IZM dar.

Hier wurden insbesondere verschiedene Anwendungen aus den Bereichen Mobilelektronik, Automobiltechnologie und moderner medizinischer Implantate präsentiert.

Desweiteren wurden zentrale Entwicklungsrichtungen des IZM wie Polytronik, MEMS-Prozesse und das Photonic Packaging durch Mitarbeiter des IZM vorgestellt.

Anlässlich des Packaging Tages wurde außerdem ein Kooperationsabkommen zwischen der Universität Wroclaw (vertreten durch Prof. Felba) und dem Fraunhofer IZM (vertreten durch Prof. Michel) unterzeichnet.

Das Micro Materials Center Berlin (MMCB) des IZM und die Fakultät für Elektronik, Mikrosysteme und Photonik der TU Wroclaw werden künftig auf dem Gebiet der Zuverlässigkeit von Komponenten der Mikrosystemtechnik gemeinsame Projekte bearbeiten.

Packaging Day at Fraunhofer IZM



Prof. Felba (University Wroclaw), Prof. Michel, Dr. Dudek & M.J. Wolf (Fraunhofer IZM) signing a cooperation agreement



Dr. H.-G. Husung (Berlin Senate)

- » Professor Herbert Reichl, Fraunhofer IZM's director and longtime chairman of the Fraunhofer Alliance Microelectronics' Board of Directors, celebrated his 60th birthday. Both the Fraunhofer IZM together with the Research Center for Microperipherics at the Technical University of Berlin took advantage of this occasion for inviting to our "Packaging Day" on the 12th of January 2005.

Approximately 330 guests had accepted the invitation, besides numerous representatives from science, politics and industry, also international guests showed up, among others from the Netherlands, the USA and Korea. Professor Reichl received several awards on this day of honor: Fraunhofer's President Professor Hans Jörg Bullinger awarded him the Fraunhofer Society's highest honor - the Fraunhofer medallion. Reichl was honored among other things for establishing the IZM, the first all-German Fraunhofer Institute, and for guiding for many years the Microelectronics Alliance, which always had a model character within the Fraunhofer Society.

In addition, Reichl was honored with both the IEEE and the iNEMI Awards. On the occasion of his 60th birthday, his coworkers at the IZM have published a book entitled *The World of Electronics Packaging and System Integration*.

The afternoon was completely dedicated to both science and co-operation between the Fraunhofer IZM and its industrial partners.

Internationally renowned speakers, among others Professor Rao Tummala (Georgia Tech, USA) and Professor Jin Yu (the KAIST, South Korea) as well as reputed industrial representatives such as Dr. Gambke (Schott Electronics) and Dr. Schaldach (Biotronik) reported about new developments within the realm of the electronic packaging and demonstrated successful co-operations with the IZM.

Here in particular, different applications from the realms of mobile electronics, automobile technology and modern medical implants were presented.

Furthermore, the IZM's central developmental trends such as Polytronics, MEMS processes and photonic packaging were introduced by IZM scientists.

At the occasion of the Packaging Day, a cooperation agreement between the University of Wroclaw (represented by Prof. Felba) and Fraunhofer IZM (represented by Prof. Michel) was signed. The Micro Materials Center Berlin (MMCB) of Fraunhofer IZM and the faculty of Electronics, Microsystems and Photonics at the TU Wroclaw will be working together on projects concerning the reliability of MST components.

Workshops und Seminare



Audience at the „Innovation Motor Micro Technology and Nanotechnology“ event



Prof. W. Scheel at the „Innovation Motor“ event

» Innovationsmotor Mikro- und Nanotechnologie

Schlüsseltechnologien wie die Mikro- und Nanotechnologie sind für viele Unternehmen von hohem Interesse, besonders hinsichtlich der Sicherung Ihrer Wettbewerbsfähigkeit im 21. Jahrhundert. Dies zeigte auch die hohe Teilnehmerzahl an der Veranstaltung „Innovationsmotor Mikro- und Nanotechnologie“, am 27. Oktober 2004 im Fraunhofer IZM, Institutsteil München. Das Event wurde vom Fraunhofer IZM, Bayern Innovativ und der Industrie- und Handelskammer für München und Oberbayern gemeinsam ausgerichtet. Ca. 120 Interessenten informierten sich an diesem Tag über die vielfältigen Einsatzmöglichkeiten mikro- und nanotechnologischer Entwicklungen im Automobil, in der Polymerelektronik, sowie in der Medizin und Analytik der Zukunft. Neben den technischen Aspekten verdeutlichte Entscheidungsträger, aus Forschung, Politik, Industrie und Verbänden, auch das weitreichende Innovationspotential dieser Schlüsseltechnologien für den Standort Deutschland.

» Seminar Mikrodosiersysteme

Der Einsatz von Mikrofluidaktoren in der Mikrodosierung stellt in vielen industriellen Bereichen eine Schlüsseltechnologie dar. Daher erfreut sich das am Münchener Institutsteil des Fraunhofer IZM alljährlich stattfindende Mikrodosierseminar stets großer Beliebtheit. Bereits zum 4. Mal haben sich über 50 Teilnehmer, primär aus kleinen und mittelständischen Unternehmen, intensiv über die unterschiedlichsten Dosierkomponenten und -verfahren informiert. Dabei standen Fragestellungen der Qualität und Zuverlässigkeit der kleinen, teilweise berührungslos agierenden Dosierkomponenten im Vordergrund.

Internationale Workshops und R2R Forum

160 Teilnehmer besuchten die internationalen Workshops „Thin Semiconductor Devices - Manufacturing & Application“ und „Technology & Production - Processes for Flexible Electronic Systems“, die Anfang Dezember 2004 am IZM in München im Rahmen des Reel-to-Reel Forums veranstaltet wurden.

Conferences and Workshops organized or co-organized by Fraunhofer IZM		
March 2004	Munich	RF & Wireless Packaging Chairman: K. Bock
	San Diego	Testing, Reliability and Application of Micro – and Nanomaterials Systems Chairman.: B. Michel
	Munich	Innovative SiGe-Technologien für multifunktionale Systeme Chairman: P. Ramm
September 2004	Berlin	Electronics Goes Green 2004+ Chairman: H. Reichl Technical Chair: H. Griese
October 2004	San Diego	Advanced Metallization Conference 2004 (AMC 2004) Co-Chairs: D. Erb, P. Ramm

Workshops and Seminars



Attendees at the „Thin Semiconductor Devices“ workshop

» Innovation Motor Micro Technology and Nanotechnology

Micro technology and Nanotechnology are key technologies for many companies, especially regarding their competitive position in the 21st century. This was demonstrated by the high number of participants at the “Innovation Motor Micro Technology and Nanotechnology” event on October 27, 2004 at the Fraunhofer IZM in Munich. The event was jointly organized by the Fraunhofer IZM, Bayern Innovativ and the Industrie- und Handelskammer (Chamber of Commerce). Approximately 120 participants were informed about the application of micro- and nanotechnological developments in automotive technology, polymer electronics as well as future medical engineering and analytics. Decision makers from research, politics, industry and professional associations pointed out the innovation potential of these key technologies for Germany.

» Micro Pumps Seminar

Using micro-fluidic actuators is a key issue in many industrial sectors. This is the reason why the annual seminar about micro pumps taking place at the Munich Fraunhofer IZM is enjoying such great popularity. For the fourth time, more than 50 participants, primarily from small and medium-sized companies were intensively informed about different components and processes for dispensing. Issues of both quality and reliability of the small and sometimes contact-free working devices were of major concern.

International workshops and Reel-to-Reel Forum

160 representatives from science and industry attended the international workshops on „Thin Semiconductor Devices - Manufacturing & Application‘ and ‚Technology & Production - Processes for Flexible Electronic Systems“, that took place at Fraunhofer IZM Munich in early December in the framework of the Reel-to-Reel Forum. Please see details at www.r2r-forum.de and www.be-flexible.de.

October 2004	Munich	Industrieworkshop Mikrodosiersysteme Chairman: M. Richter
December 2004	Munich	Technology & Production – Processes for Flexible Electronics Chairman: M. Feil
	Munich	Thin Semiconductor Devices - Manufacturing & Application Chairman: Ch. Landesberger
June 2005	Leipzig	MicroCar – Micromaterials and Nanomaterials for Automotive Applications Chairman: B. Michel

Messeaktivitäten des Fraunhofer IZM 2004



» Das Messejahr begann für das Fraunhofer IZM mit der Hannovermesse, wo besonders die Arbeit des Rolle-zu-Rolle-Applikationszentrums zur kostengünstigen Fertigung von elektronischen Systemen auf flexiblen Schaltungsträgern bei den Besuchern auf lebhaftes Interesse stieß.

Erstmalig präsentierte sich das IZM in diesem Jahr auf der SEMICON in München auf einem eigenen Stand mit seinen Aktivitäten in den Bereichen Wafer Level Packaging und Vertical System Integration. Highlight der Präsentation waren auf Wafer Level integrierte passive Komponenten (Spulen, Widerstände, Kapazitäten, Filter) und die Entwicklung einer Flip Chip Aufbau- und Verbindungstechnik für optische Schalter (Optical Fab). Diese Technologie wurde vom IZM zur Produktionsreife gebracht und an die Firma Chiaro (Israel) transferiert.

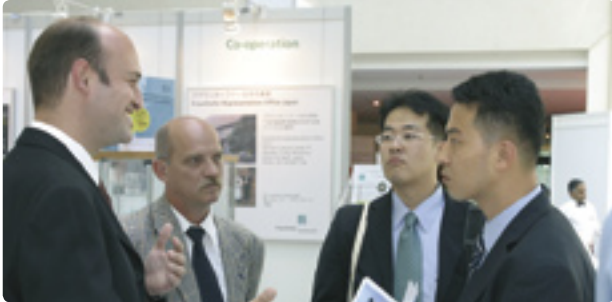
Auch der Auftritt auf der SMT in Nürnberg stand in diesem Jahr ganz im Zeichen der neuen Entwicklungen zur Integration aktiver und passiver Komponenten. Kernpunkt waren Technologien zur Integration von Passiven auf Board- und Wafer Ebene und die Einbettung aktiver Komponenten in die Leiterplatte (Chip-in-Polymer). Ein weiterer Schwerpunkt auf der SMT waren die Bleifrei-Aktivitäten des Fraunhofer IZM, wobei die Unterstützung für Firmen bei der Umsetzung der europäischen Elektronikschrott-Richtlinie (WEEE) und des damit verbundenen Stoffverbotes (RoHS) von besonderem Interesse war.

Im September präsentierte sich das IZM auf der kongressbegleitenden Messe der „Electronics Goes Green“ im Estrel-Hotel in Berlin. Passend zum Thema der Konferenz lag der Schwerpunkt der Präsentation auch hier auf den IZM-Dienstleistungen im Bereich WEEE- und RoHS-Umsetzung.

Der Münchner Institutsteil präsentierte sich zusätzlich noch auf der Analytica und der Achema 2004. Im Vordergrund standen hier die Entwicklungsaktivitäten im Bereich der chemischen Sensorik und Bioanalytik sowie Mikromechanik, Aktorik und Fluidik.

March 2004	Berlin	Laser Optik Berlin 2004
	Shanghai	Productronica China 2004
April 2004	Hannover	Hannover Messe 2004
	München	SEMICON Europa 2004
May 2004	München	Analytica 2004
	Frankfurt	Achema 2004
June 2004	Nürnberg	SMT 2004
Sept. 2004	Berlin	EGG 2004

Fraunhofer IZM's Fair Activities 2004



- » The Fraunhofer IZM began the exhibition year with the Hanover Fair, where the work of the reel-to-reel application center for economically manufacturing electronic systems upon flexible circuit carriers was met with particular visitors' interest.

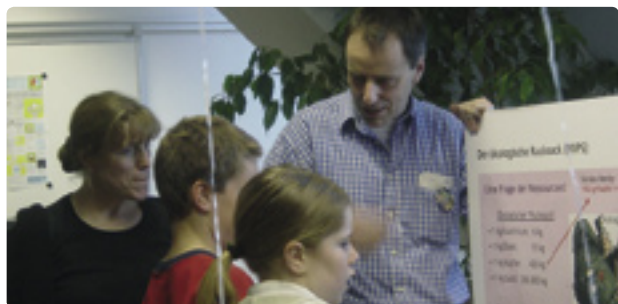
For the first time this year, the IZM presented itself at the SEMICON in Munich at its own stand with its activities within the realms of wafer level packaging and vertical system integration. The presentation's highlights were focused upon both wafer level integrated passive components (coils, resistances, capacities and filters) and developing a flip-chip assembly and connection technique for optical switches (Optical Fab). This technology was brought to production-readiness by the IZM and transferred to the Chiaro Company (Israel).

The presence at the SMT in Nürnberg this year also emphasized the new developments for integrating both active and passive components. The quintessential point were technologies for integrating passives onto both board and wafer level, moreover imbedding active components into the printed circuit board (chip-in-polymer). A further emphasis at the SMT were the Fraunhofer IZM's lead-free activities, where supporting companies in implementing both the European electronic-waste guideline (WEEE) and the associated material prohibition (RoHS) was of special interest.

In September, the IZM presented itself at the congress-accompanying fair entitled "Electronics Goes Green" in the Hotel Estrel in Berlin. Appropriate to the conference's topic, the presentation's emphasis here was also upon IZM's services within the realms of implementing both WEEE and RoHS.

The Munich Section additionally presented itself at the Analytica and the Achema 2004. Here development activities within the realm of chemical-sensor technology and bio analytics as well as micro-mechanics, actronics and fluidics were in the forefront.

Lange Nacht der Wissenschaften und Girls' Day



» Lange Nacht der Wissenschaften – ein voller Erfolg

Unglaublich aber wahr: Anwendungen in der Mikroelektronik können interessanter sein als Fußball!

So jedenfalls sahen es rund 300 Besucher der Langen Nacht der Wissenschaften. Anstatt sich das EM-Eröffnungsspiel anzusehen, pilgerten sie in den Berliner Wedding, um sich am Fraunhofer IZM und dem Forschungsschwerpunkt Technologien der Mikroelektronik der TU Berlin über neueste Entwicklungen der Systemintegration zu informieren.

Von 17 Uhr bis Mitternacht konnte man sich in halbstündigen Führungen zeigen lassen, wie mikroelektronische Systeme ohne zerstörerische Eingriffe per Ultraschall- und Röntgenmikroskopie auf eventuelle Qualitäts- oder Materialfehler untersucht werden, wie und in welchen Bereichen ein Rasterelektronenmikroskop funktioniert oder welche Tücken in der umweltgerechten Verschrottung von Handys lauern.

Ergänzt wurde das Programm durch Führungen in die staubfreie Welt des TU-Reinraums sowie die Präsentation intelligenter vernetzter Kleidungsstücke, z.B. einer textilen Tastatur.

Lebhaftes Interesse fanden v.a. die Vorträge von Prof. Herbert Reichl, die sich auch in kritischen Anmerkungen mit den längerfristigen Umweltauswirkungen von mobiler Elektronik auseinandersetzten – mindestens genauso spannend wie ein Fußball-Länderspiel!

» Girls' Day

Auch in diesem Jahr fand am Münchner IZM wieder das bewährte Mädchenferienpraktikum „Die intelligente Milchtüte“ statt. 10 Mädchen nutzten die Gelegenheit, sich auf spielerische Weise an die Themenstellung der berührungslosen Identifikationssysteme (RFID) heranführen zu lassen. 15 weitere Mädchen nutzten den bundesweiten Girls' Day gemeinsam mit ihren Lehrerinnen, um sich mit der Themenstellung „Einführung in die Welt der Mikroelektronik“ vertraut zu machen. Die Mädchen, die alle erstmals am Girls' Day teilnahmen, standen der Technik als mögliches Berufsfeld kritisch gegenüber, beurteilten den Tag jedoch ausnahmslos positiv.

Mentoring

Das Münchner IZM beteiligte sich erstmals am Mentoringprogramm „Karrierenetz“ der Fachhochschule München. Die betreute Mentee – eine Absolventin des Fachbereichs Physikalische Technik, stand den Teilnehmerinnen des Girls' Day für deren Fragen zur Verfügung.

Gender Mainstreaming

Die Vorgaben des Gender Mainstreaming bilden die Basis für weitere Bemühungen mittelfristig mehr junge Frauen für eine Karriere im naturwissenschaftlich-technischen Bereich zu gewinnen. Das IZM wird v.a. in der Förderung von Mädchen und jungen Frauen weitere Anstrengungen unternehmen, um diesem Ziel näher zu kommen.

Long Night of Sciences and Girls' Day



» Long Night of Sciences – A Complete Success

Unbelievable but true: applications in microelectronics can be more interesting than football!

Approximately 300 visitors to the Long Night of Sciences saw it this way. Instead of watching the opening game of the European Championship, they made a pilgrimage to Berlin's Wedding District, in order to catch up on the latest developments in system integration at Fraunhofer IZM and TU Berlin's Research Center for Microperipheric Technologies.

In half-hour tours between 5pm and midnight, visitors were shown how microelectronic systems are examined without destructive interferences by both ultrasonic and X-ray microscopy for possible quality or material defects, how and within which ranges a scanning electron microscope functions or which pitfalls lurk within environmentally appropriate disposal of mobile phones.

The program was supplemented by tours inside the dust-free world of the clean room as well as by presenting intelligently interconnected articles of clothing, e.g. a textile keyboard.

With lively interest many visitors followed the discourses of Prof. Herbert Reichl and his critical comments concerning the long-term environmental effects of mobile electronics - at least as exciting as a European football championship!

» Girls' Day

IZM's established internship - 'The Clever Milk Carton' - proceeded again in Munich in 2004. 10 girls, aged 13, took this opportunity to be introduced to the topic of non-contact identification systems (RFID).

Another 15 girls and their teachers took the nationwide Girls' Day's opportunity to be introduced to the world of microelectronics. The girls, who at first regarded engineering rather critically as a possible career, invariably assessed their insight gained quite positively.

Mentoring

For the first time, IZM's Munich branch participated in the Munich Technical College's 'Career Network' mentor program. The student, a graduate in Physical Engineering, assisted the Girls' Day's attendees.

Gender Mainstreaming

Gender mainstreaming guidelines provide a basis for further medium-term activities to interest female students in a career in science & technology. IZM will especially push promoting female students.



Facts & Figures

- 120 - 121 Das IZM in Fakten und Zahlen / The IZM in Facts and Figures
- 122 - 123 Auszeichnungen und Preise / Awards
- 124 - 125 Ausbildung / Education
- 126 - 127 Vorlesungen, Editorials / Lectures, Editorials
Dissertationen, Best Paper Auszeichnungen / Dissertations, Best Paper Awards
- 128 - 129 Kooperationen mit der Industrie / Cooperation with Industry
Mitgliedschaften / Memberships
- 130 - 133 Veröffentlichungen / Publications
- 134 - 135 Patente und Erfindungen / Patents and Inventions
IZM Kuratorium / IZM Advisory Board
- 136 - 137 IZM Kontaktadressen / IZM Contacts

Das IZM in Fakten und Zahlen

» Finanzielle Situation

Das Jahr 2004 stand im Zeichen der Konsolidierung des IZM-Haushaltes. Der Umsatz betrug 27,3 Millionen Euro, was einem Rückgang von ca. 5% entspricht. 42% dieser Aufwendungen konnten durch Aufträge industrieller Kunden gedeckt werden. Die Aufträge aus dem industriellen Sektor konnten mit 11,5 Millionen sogar leicht gesteigert werden. Auf Grund des weiteren Rückgangs öffentlich geförderter Projekte ist jedoch in der Summe der externen Erträge aus der Auftragsforschung eine leichte Reduzierung um 3% auf 21,0 Millionen Euro zu verzeichnen.

Investitionen und Labore

Im Jahr 2004 wurden am IZM 3,5 Millionen Euro für Investitionen eingesetzt. Hervorzuheben sind die folgenden Maßnahmen.

Mit Unterstützung des Landes Berlin in Höhe von insgesamt 1 Million Euro aus dem EFRE-Programm sowie einer weiteren Million Euro eigener Mittel wurde in den Jahren 2003 und 2004 ein „European Center of Excellence auf dem Gebiet Mikro- und Nanomaterialverbunde und Zuverlässigkeit“ aufgebaut. Dadurch kann das IZM im Rahmen des Micro Materials Center Berlin mit den führenden internationalen Einrichtungen auf diesem Gebiet Schritt halten.

Mit Unterstützung des Freistaates Bayern wurde eine Laseranlage für die Anwendung in Rolle-zu-Rolle-Prozessen im Wert von 0,5 Millionen Euro gekauft.

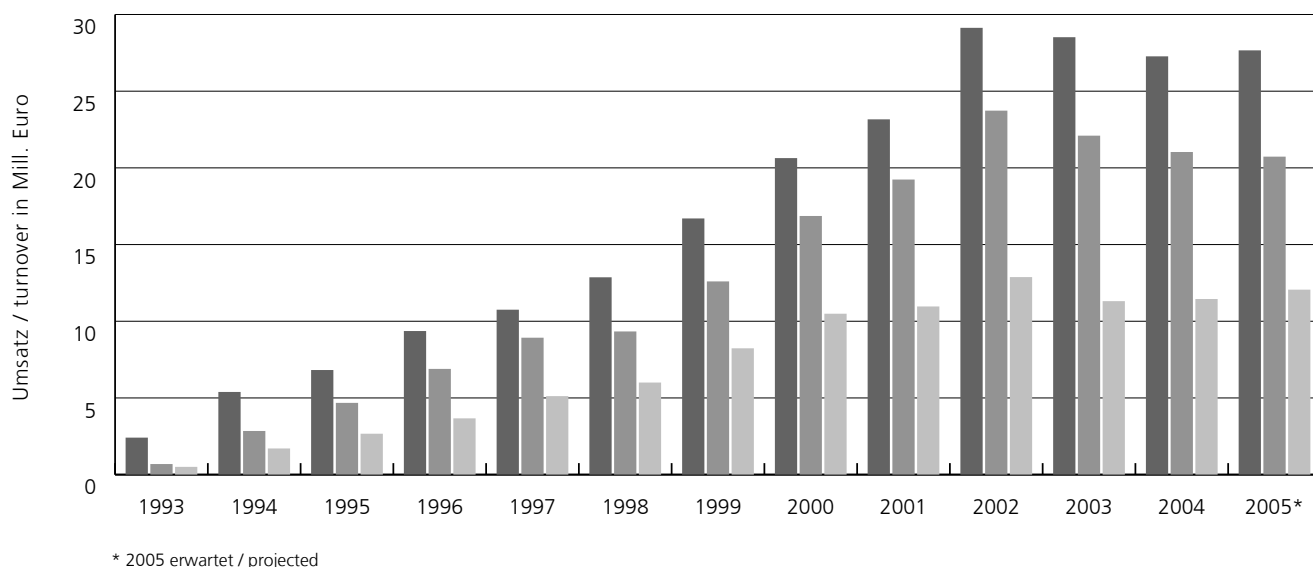
Aus strategischen Mitteln der Fraunhofer Gesellschaft wurde eine Multilayerlaminieranlage für 0,4 Millionen Euro beschafft.

Personalentwicklung

Auch im Bereich der Personalentwicklung wird die Konsolidierung deutlich. Der Personalbestand des IZM wurde um etwa 10% auf insgesamt 223 Mitarbeiterinnen und Mitarbeiter abgebaut. Dieses konnte durch das Auslaufen befristeter Verträge und den Wechsel von Fachleuten in die kooperierenden Hochschulen realisiert werden.

Trotz des erfolgten Personalabbaus unterstützt das IZM weiterhin Studentinnen und Studenten mit der Möglichkeit, ihr Studium mit praktischer wissenschaftlicher Arbeit in den Laboren und Büros des Instituts zu kombinieren. Durchschnittlich wurden 110 Praktikanten, Diplomanden und studentische Hilfskräfte beschäftigt.

Darüber hinaus bietet das IZM in Kooperation mit der TU Berlin 5 Auszubildenden die Möglichkeit den Beruf des Mikrotechnologen zu erlernen.



The IZM in Facts and Figures

» Financial Situation

The year 2004 manifested the consolidation of IZM's budget. Based upon the end-of-year balance sheet, revenue amounted to 27.3 million euros, which corresponds to a decrease of approximately 5%. 42% of these expenditures could be covered by orders from industrial customers. Orders from the industrial sector could even be slightly increased by 11.5 million. Due to the further decrease of publicly promoted projects, however a slight reduction of around 3% to 21.0 million euros is to be noted in the revenue from contract research for industrial customers and public authorities.

Investments and Laboratories

For the year 2004 total investment came to 3.5 million euros. The following measures are to be emphasized:

In the years 2003 and 2004, via the State of Berlin's support totaling one million euros from the EFRE program as well as one further million euros of own means, a "European Center of Excellence in the Area of Micro and Nanomaterial Composites and Reliability" was developed. Thus, within the framework of the Micro Materials Center Berlin, the IZM can stay in step with the leading international institutions within this area.

Via the Free State of Bavaria's support, a laser plant for applying reel-to-reel processing with a value of 0.5 million euros was purchased.

From strategic funds of the Fraunhofer-Gesellschaft, a multilayer-laminating plant for 0.4 million euros was procured.

Personnel Development

Within the framework of personnel development, consolidation also becomes clear. IZM's personnel inventory was reduced by approximately 10%, to a total of 223 coworkers. This could be realized by both letting limited contracts run out and moving specialists into cooperating universities.

Despite the occurring personnel reduction, the IZM further supports students with the possibility of combining their study with practical scientific work within both the institute's laboratories and offices. On the average, 110 trainees, degree candidates and student auxiliary workers were employed.

In addition, in co-operation with the Technical University of Berlin, the IZM offers 5 trainees the possibility of learning the occupation of micro technologist.

- Umsatz / turnover
- Aufträge aus dem industriellen und öffentlichen Sektor / contracts from industrial and public sectors
- Aufträge aus dem industriellen Sektor / contracts from industrial sectors

Auszeichnungen und Preise



Dr. Hermann Oppermann receiving the Fraunhofer Research Award



Dr. M. Nowottnick, Prof. H. Reichl, Dr. H. Oppermann, Prof. B. Michel

» IZM Forschungspreis geht an Dr. Hermann Oppermann und Dr. Mathias Nowottnick

Zum fünften Mal verlieh das Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM im Dezember den IZM-Forschungspreis für herausragende Leistungen auf dem Gebiet der Aufbau- und Verbindungstechnik. Preisträger waren in diesem Jahr Dr. Hermann Oppermann und Dr. Mathias Nowottnick vom Fraunhofer IZM Berlin.

Dr. Nowottnick wurde ausgezeichnet für seine Arbeiten zu flüssigen Lötverbindungen für die Hochtemperatur-Elektronik. Diese Lote können bei Raumtemperatur als feste Werkstoffe verarbeitet werden, sind aber bei Erreichen der Betriebstemperatur flüssig. Wichtig ist, dass dabei die Auflösung der Anschlussflächen in dem flüssigen Lot soweit wie möglich unterbunden wird. Dies gelang durch Zugabe eines speziellen Inhibitors

Dr. Oppermanns Spezialgebiet ist die Entwicklung von Lötprozessen mit Au/Sn-Lot für optoelektronische und hochfrequente Anwendungen. Diese Prozesse erlauben eine flussmittelfreie Montage und führen zu kriech- und korrosionsbeständigen Verbindungen mit hoher Festigkeit und hohen Schmelztemperaturen.

Die Ehrung der beiden Preisträger durch den Institutsleiter des Fraunhofer IZM Prof. Herbert Reichl fand am 21. Dezember 2004 im Rahmen eines Festkolloquiums in den Räumen der Berlin-Brandenburger Akademie der Wissenschaften am Gendarmenmarkt statt.

» iNEMI-Ehrung für Herbert Reichl und Rolf Aschenbrenner

Als Würdigung seiner Verdienste um die internationale Elektronikindustrie und anlässlich seines 60. Geburtstages wurde Prof. Herbert Reichl der Internationale NEMI (International Electronics Manufacturing Initiative) Recognition Award verliehen.

Rolf Aschenbrenner, stellvertretender Institutsleiter des Fraunhofer IZM, wurde in Anerkennung seines Beitrages zur iNEMI Roadmap 2004 ebenfalls mit dem iNEMI Recognition Award ausgezeichnet.

DVS-Ehrenring in Gold für Wolfgang Scheel

Am 22. September 2004 wurde Prof. Wolfgang Scheel für seine Arbeit auf wissenschaftlich-technischem Gebiet, für sein Engagement zur erfolgreichen Wiederbelebung der Fellbacher Tagung „Elektronische Baugruppen – Aufbau und Fertigungstechnik“ sowie für die langjährige Leitung des Herausgeberbeirates der DVS-Zeitschrift „VTE – Aufbau- und Verbindungstechnik in der Elektronik“ im Rahmen der Großen Schweißtechnischen Tagung des DVS in Magdeburg, der DVS-Ehrenring in Gold verliehen.

IZM Special Award für Rao Tummala

Für seine herausragenden Leistungen in der Forschung und Lehre im Bereich des Advanced Packaging wurde Prof. Rao Tummala (Georgia Institute of Technology) mit dem IZM Special Award ausgezeichnet.

Awards



Rolf Aschenbrenner honored with iNEMI International Recognition Award



Prof. Rao Tummala receives IZM Special Award from Prof. Reichl

» IZM Research Award goes to Dr. Hermann Oppermann and Dr. Mathias Nowottnick

In December the Fraunhofer Institute for Reliability and Microintegration IZM presented the Research Award for outstanding achievements in the realm of packaging and interconnection technology for the fifth time in a row. The winners this year are Dr. Hermann Oppermann and Dr. Mathias Nowottnick of Fraunhofer IZM Berlin.

Dr. Nowottnick was honored for his work on liquid solder joints for high temperature electronics. These solders can be processed as solid materials at room temperature, but turn liquid when reaching operating temperature. It is important to prevent interface dissolution in the liquid solder. This was achieved by adding a special inhibitor.

Dr. Oppermann's specialization is the development of solder processes with Au/Sn solders for opto-electronic and RF applications. These processes enable a fluxless assembly and facilitate creep and corrosion resistant interconnections with high stability and high melting temperatures.

Both winners received their awards from Fraunhofer IZM's director, Prof. Herbert Reichl, during a ceremony at the Berlin-Brandenburg Academy of Sciences in Berlin on December 21, 2004.

» iNEMI Recognition Award for Herbert Reichl and Rolf Aschenbrenner

In recognition of his contributions to the international electronics industry and on the occasion of his 60th birthday, Professor Herbert Reichl was given the iNEMI (International Electronics Manufacturing Initiative) International Recognition Award.

Rolf Aschenbrenner, Fraunhofer IZM's deputy head, was also honored with the iNEMI International Recognition Award for his contributions to the 2004 iNEMI Roadmap.

DVS Honor Ring in Gold for Wolfgang Scheel

At the occasion of the „Große Schweißtechnische Tagung“ of the German Welding Society in Magdeburg on September 22, 2004, Prof. Wolfgang Scheel was presented with the DVS Honor Ring in Gold. He was honored for his outstanding achievement in the scientific technological sector, his commitment to the successful revival of the Fellbach Workshop "Electronic Assemblies – Assembly and Production Engineering", as well as his long-time leadership of the editor advisory council of the DVS-Journal "VTE – Aufbau- und Verbindungstechnik in der Elektronik".

IZM Special Award for Rao Tummala

Rao Tummala has received the IZM Special Award in honor of outstanding achievements by international specialists in the field of electronic packaging for his pioneering role in advanced packaging research and education.

Ausbildung



» Berufsausbildung

Das Fraunhofer IZM hat früh den Bedarf an umfassend qualifizierten und verantwortungsbereiten Fachkräften für die Herstellung mikrotechnischer Bauteile und Komponenten erkannt und sich deshalb entschieden, die Ausbildung von Mikrotechnologen anzubieten. Als qualifizierte Fachkraft auf Facharbeiterebene besitzt der Mikrotechnologe in diesem Technologiefeld benötigte Kenntnisse und Fähigkeiten auf hohem Niveau.

Das Fraunhofer IZM bildet seit 1998 jährlich 2-3 Mikrotechnologen mit den Schwerpunkten Mikrosystemtechnik und Chipverbindungstechniken aus. Die Berufsausbildung wird im Berliner Verbund mit der Technischen Universität Berlin, Forschungsinstituten und Berliner Unternehmen gemeinsam durchgeführt.

Zusätzlich wird ab 2005 im Verwaltungsbereich ein weiterer Ausbildungsplatz Fachfrau für Bürokommunikation entstehen.

» Lokale Ausbildungsnetzwerke

In Kooperation mit dem BMBF, welches das Projekt „Mikrosystemtechnik Ausbildung in Nordostdeutschland“ (MANO) fördert, unterstützt das Fraunhofer IZM die Integration existierender Strukturen für die künftige Ausbildung in der Mikrosystemtechnik.

Im Rahmen der IHK-Initiative „Partnerschaft Schule-Betrieb“ unterzeichnete das Fraunhofer IZM gemeinsam mit dem in der Nähe des Instituts gelegenen Diesterweg Gymnasium in diesem Jahr eine Kooperationsvereinbarung. Seit dem neuen Schuljahr werden eine Elektronik AG, Bewerbungstrainings und Hilfe bei der Berufsorientierung angeboten. Die Schüler waren zudem bei der „Langen Nacht der Wissenschaften“ zu Gast und können an Institutsführungen teilnehmen.

Um die Einführung von Nachhaltigkeitsaspekten u.a. von Elektronik in die schulische und duale Ausbildung zu fördern, arbeiten wir eng mit der wibz gGmbH zusammen. Langfristiges gemeinsames Ziel ist die Integration von lebenszyklusorientierten Ausbildungsinhalten. So fand im Rahmen des bundesweiten Girls-Day am Berliner Standort ein gemeinsam organisierter Praktikumstag zum Thema Handy und Umwelt statt.

Education



» Professional Training

Micro technical assemblies and components are produced with technically challenging and complex production techniques. This requires highly qualified and responsible employees. Microtechnologists are the link between engineers and the semi-skilled production crew. As a qualified employee, a microtechnologist needs sophisticated technological knowledge and skills to succeed.

Since 1998, Fraunhofer IZM has been training 2-3 microtechnologists every year, focussing on microsystems as well as assembly and interconnection technologies. The professional training is conducted in a cooperation of Fraunhofer IZM, the Technische Universität Berlin, other research institutions and Berlin enterprises.

Additionally, Fraunhofer IZM's administration is offering a professional training for Office Communication as of 2005.

» Local Education Networks

Within the project "Microsystem Technologies Education in Northeastern Germany" (MANO) funded by the BMBF, Fraunhofer IZM and TU Berlin work on improving advanced training concepts for microsystems technology. Reorganization of the professional training curriculum is another major task. Environmental topics have become an integrated part for all kinds of educational activities.

Under the umbrella of the IHK-Initiative „Partnership School & Company“ our institute started a cooperation with the Diesterweg Gymnasium, which is situated close to Fraunhofer IZM, in 2004. To give the students an idea of what Microtechnology is, a study group Electronics, application trainings, consultation for technical professional orientation and visits of our institute have been offered for the young people since autumn. Students were also our guests at the very successful "Berlin Long Night of the Sciences".

To further the introduction of sustainability aspects of electronics into training and education we work together with the wibz gGmbH. Long term goal is the initiation of a Life Cycle Education for young people – in schools, professional trainings and lectures. So we collectively organized the first GirlsDay with the focus on mobile phones and the environment at our Institute in 2004 (Berlin and Munich).

Vorlesungen, Editorials

Lectures, Editorials

» Lectures (Selection)

Prof. Reichl, Technical University Berlin

- Design and Simulation of Multi-Chip Modules
- Packaging and Interconnection Technologies
- Technologies of Microsystems
- Semiconductor Devices

Prof. Reichl, Dr. Müller et. al.

- Environmental Design of Electronic Products

Prof. Reichl, Dr. Fotheringham, Dr. Auersperg

- Design and Simulation of Microsystems

Prof. Reichl, A. Middendorf

- EcoDesign in the Electronics Industry (Project Lab)

Prof. Gessner, Technische Universität Chemnitz

- Semiconductor Device Technology
- Microtechnologies

Prof. Bauer, BTU Cottbus

- Organic Chemistry
- Polymer Materials

Prof. Michel, BTU Cottbus

- Applied Physics (for physicists)

Dr. Oppermann, BTU Cottbus

- Aufbau- und Verbindungstechnik für Mikrosysteme I & II

Dr. Strohhofer, Fachhochschule München

- Biosensors (for bioengineers)

» Cooperation with BTU Cottbus

Since 1997, there is a co-operation of IZM's Branch Lab Polymeric Materials Teltow and the Faculty of Mathematics, Natural and Computer Sciences of BTU Cottbus in the field of Polymeric Materials. The BTU appointed Prof. Dr. Monika Bauer to the chair of Polymeric Materials. Since October 2000, courses and training on Polymer Materials are performed.

Editorials

SMT/ES&S/Hybrid Nürnberg, Proceedings

Prof. H. Reichl (Editor)

Micro System Technologies, Journal

(Springer Verlag International Heidelberg, New York)

Prof. B. Michel (Editor),

Prof. T. Gessner, Prof. H. Reichl

(Members of Editorial Board)

PLUS Journal (Eugen G. Leuze Verlag, Saulgau)

Dr. K.-D. Lang (Head of Editorial Board)

Prof. H. Reichl, Prof. W. Scheel

(Members of Editorial Board)

Micromaterials and Nanomaterials

Prof. B. Michel (Editor)

Prof. H. Reichl, R. Aschenbrenner, Prof. M. Bauer,

Prof. T. Gessner (Members of Advisory Board)

Electronic Goes Green 2004+, Proceedings

Joint International Congress and Exhibition

Prof. H. Reichl, H. Griese, H. Pötter (Editors)

Advanced Metallization Conference 2004 (AMC 2004), Proceedings

D. Erb, P. Ramm, K. Masu, A. Osaki (Editors)

Dissertationen, Best Paper Auszeichnungen

Dissertations, Best Paper Awards

» Engin, Arif Ege

Modeling of Lossy Interconnects and Packages with Non-Ideal Power/Ground Planes

Ghavifekr, Habib Badri

Einsatz bruchmechanischer Integralkonzepte zur thermomechanischen Zuverlässigkeitsbewertung in der mikroelektronischen Aufbau- und Verbindungstechnik

Gottfried, Knut

Metallisierungssysteme für temperaturbelastete Bauelemente der Mikrosystemtechnik

Jaeckle, Phillipe

Thermomechanische Effekte dünner Schichten auf integrierten Schaltkreisen bei Flip-Chip-Anwendungen

Sonner, Marcus

Schädigungsmechanische Charakterisierung kunststoffvergossener Bauteile - Schädigungslokalisierung und Lebensdauervorhersage

Stobbe, Lutz

Technologiestrategien der japanischen Elektroindustrie bis 2010 - Konzeptioneller Ansatz zur ganzheitlichen Erfassung von technologie- und managementbezogenen Herausforderungen, Zielen und Gestaltungsoptionen

Wittler, Olaf

Bruchmechanische Analyse von viskoelastischen Werkstoffen in elektronischen Bauteilen

Best Paper Awards

Best Student Paper Award Supported by IEEE France given to:

Adam Tankielun

for his paper

Influence of Core Optimisation and Activity for Electromagnetic Near-Field and Conducted Emissions of CESAME Test Chip

4th International Workshop on Electromagnetic Compatibility of Integrated Circuits March 31st – April 2nd, 2004, Angers, France

Best International Paper Award given to:

Lars Böttcher

for his paper

„Development of 3D-Redistribution and Balling Technologies for Fabrication of Vertical Power Devices“

SMTA International Conference, 26. - 30. Sept. 2004 Chicago/III. U.S.A.

Kooperationen mit der Industrie (Auswahl)

Cooperation with Industry (Selection)

Unternehmen / Enterprise	Ort / Location
3D-Micromac	Chemnitz
AEMtec GmbH	Berlin
AIM GmbH	Heilbronn
Aktiv Sensor GmbH	Berlin
AMD Saxony LLC & Co. KG	Dresden
Amitronic GmbH	Seefeld
Andus Electronic GmbH	Berlin
Angewandte Mikrosesstechnik GmbH	Berlin
Atmel Germany GmbH	Dresden, Heilbronn
Atotech Deutschland GmbH	Berlin
Brose GmbH	Coburg
Chemnitzer Werkstoffmechanik GmbH	Chemnitz
Chiaro Ltd.	Jerusalem (IL)
Colour Control Farbmesstechnik GmbH	Chemnitz
Conti TEMIC microelectronic GmbH	Nürnberg, München
Degussa AG Creavis Technologies & Innovation	Marl
DaimlerChrysler AG	Stuttgart, München
Dilas Diodenlaser GmbH	Mainz
Dow Chemical Company	Midland, MI (USA)
Drägerwerk AG	Lübeck
EADS	Paris, Toulouse (F), München, Ulm
Ekra GmbH	Bönningheim
EMZ GmbH & CoKGaA	Nabburg
Endress & Hauser Conducta GmbH	Gerlingen
EPCOS AG	München
First Sensor GmbH	Berlin
Hitachi PERL	Yokohama (J)

Unternehmen / Enterprise	Ort / Location
hmp Heidenhain Mikroprint GmbH	Berlin
Hymite Deutschland GmbH	Berlin
Infineon AG	München, Regensburg, Dresden
Infineon Technologies SC 300 GmbH & Co. OHG	Dresden
Infratec GmbH	Dresden
Laser Components GmbH	Garching
LG Thermo Technologies GmbH	Annaberg-Buchholz
Lust Antriebstechnik GmbH	Lahnau
Mandigo GmbH	München
Nanotest und Design GmbH	Berlin
Philips Semiconductors B.V.	Eindhoven (NL)
Ricoh Company Ltd.	Yokohama (J)
RKT GmbH	Roding
Robert Bosch GmbH	Stuttgart, Berlin, Reutlingen
Rohde & Schwarz GmbH	München
Schott Electronics GmbH	Landshut
Sentech Instruments GmbH	Berlin
Smart Fuel Cell AG	Brunnthal
ST Microelectronics	Agrate Brianza (I); Tours (F)
Suss Microtec GmbH	München
TÜV Bayern	München
X-Fab GmbH	Erfurt
Texas Instruments	Freising
Hewlett Packard	Böblingen
Tanaka Denshi Kogyo Co. Ltd.	Tokyo (J)

Mitgliedschaften (Auswahl)

Memberships (Selection)

Academy of Sciences of New York	Prof. B. Michel	Member
Academy of Sciences of Saxony / Leipzig	Prof. T. Gessner	Member
ACATECH Council of Technical Sciences of the Union of German Academies of Sciences and Humanities	Prof. T. Gessner	Member
Arnold Sommerfeld Gesellschaft zu Leipzig	Prof. B. Michel	Scientific Committee
Chongqing University	Prof. T. Gessner	Advisory Professor
Deutscher Verband für Schweißtechnik (DVS)	Prof. W. Scheel	Executive Board
ESD Association	Dr. H. Gieser H. Wolf	Technical Program Committee
FUDAN University	Prof. T. Gessner	Advisory Professor
German Science Foundation	Prof. T. Gessner	Referee
Interessengemeinschaft Electrostatic Discharge e.V.	Dr. H. Gieser	President
International Technology Roadmap Semiconductors (ITRS) (Technical Working Group Assembly and Packaging)	M. J. Wolf	Chairman Europe
KoWi, Service Partner for European R&D funding, Brussels	Prof. T. Gessner	Member of the Board of KoWi
LEIBNITZ-SOCIETÄT e.V.	Prof. M. Bauer	Member
Organic Electronics Association OEA of the VDMA	Dr. K. Bock	Vice President
Senatsausschuss Evaluierung der Wissenschaftsgemeinschaft Gottfried Wilhelm Leibniz (WGL)	Prof. T. Gessner	Member
Silicon Sensor	Prof. H. Reichl	Advisory Board
The Institute of Electrical and Electronics Engineers, Inc. (IEEE), USA	Prof. H. Reichl	IEEE Fellow
IEEE Component, Packaging and Manufacturing Technology Society Technical Committees: Green Electronics, Manufacturing and Packaging MEMS and Sensor Packaging Wafer Level Packaging	R. Aschenbrenner H. Giese E. Jung M. Töpfer	Vice President (Technical) Technical Chair Technical Chair Technical Chair
IEEE Transaction EMC	W. John	Reviewer
VDI/VDE- Gesellschaft für Mikroelektronik, Mikro- und Feinwerktechnik (Society for Microelectronics and Micro Technologies – GMM) Technical Committee Packaging and Interconnection Technologies	Dr. K.-D. Lang	Chairman
Wissenschaftlich-technischer Rat der Fraunhofer-Gesellschaft (Fraunhofer Advisory Committee of Science and Technology)	H. Giese	Representative of IZM
Wissenschaftlich-technischer Rat Forschungszentrum Karlsruhe	Prof. H. Reichl	Member

Veröffentlichungen (Auswahl)

Publications (Selection)

- » *Alt, T.; Badstuebner, K.; Michel, B.; Ansorge, F.*
"Structural Health Monitoring by embedded Fiber Bragg Gratings"
Photonics Europe 2004, Strasbourg, France, SPIE Vol. 5459
- Alt, T.; Badstuebner, K.; Michel, B.; Ansorge, F.*
"Structural Health Monitoring by embedded Fiber Bragg Gratings"
VDI / VDE Tagung "Photonics in Measurement"
Frankfurt
- Ansorge, F.*
„Intelligent reflectors in the automotive interior“
IQPC, 27.-29.09.04 in Frankfurt
- Ansorge, F.; Rebholz, C.; Badstuebner, K.; Wolter, J.*
„Mechatronische Systeme für die Automobilindustrie“
Artikel in „Kunststoffe AUTOMOTIVE März 2004“
- Ansorge, F.; Wolter, J.; Hanisch, H.; Alt, T.*
„Mikrospiegelanwendungen im Automobil“
Sensoren und Messsysteme 2004, 12. GMA/ITG Fachtagung 15.-16.03.04 in Ludwigsburg
- Aschenbrenner, R.*
Integration of Passive and Active Components into Built-up Layers
IEEE Systems Packaging Japan Workshop 2004, 02.-04.02.04, Hakone, Japan
- Becker, K-F.; Jung, E.; Ostmann, A.; Braun, T.; Neumann, A.; Aschenbrenner, R.; Reichl, H.*
Stackable System-on-Packages with Integrated Components
IEEE Trans. on Advanced Packaging, Vol. 25, Iss.2; pp. 268-277
- Belsky, P.; Streiter, R.; Wolf, H.; Gessner, T.*
Application of Molecular Dynamics to the Simulation of IPVD.
AMC, San Diego (USA), 2004 Oct 19-21
- Bock, K.; Burghart, M.; Klink, G.; Pötter, H.; Müller, J.; Hagelüken, M.*
Polytronics: Technology trends and environmental issues
Reichl, H.; Griese H. (Herausgeber): Electronics Goes Green, Fraunhofer IRB Verlag, Stuttgart, 2004, ISBN 3-8167-6624-2
- Bock, K.; Wolf, J.; Reichl, H.*
Trends in RF & wireless packaging
Proceedings, GaAs Mantech Inc., St. Louis, MO, USA GaAs ManTech, 3.-5. Mai 2004, Miami, FL
- Braun, T.; Becker, K-F.; Koch, M.; Bader, V.; Aschenbrenner, R.; Reichl, H.*
High Temperature Potential of Flip Chip Assemblies
Proc. HITEC 2004, 17.-20.05.04, NM, USA
- Bauer, M.*
Polymere für immer rasantere Informationsübertragung in optischen Netzen
Vortrag auf der Klassensitzung Chemie der Leibniz-Sozietät, Berlin, 19.Feb. 2004
- Bauer, M.; Kahle, O.; Uhlig, C.*
NanoTMA/TGA/DVS – beschleunigte Untersuchungen von Alterungs- und Sorptionsprozessen bei Realtemperaturen
Int. Fachtagung „Polymerwerkstoffe 2004“ Halle/Saale, 29.09. – 01.10.2004
- Deubzer, O.; Stobbe, I.; Reichl, H.; Alvarado, C.; van der Wel, H.; Irasarri, L.; Griese, H.*
End-of-Life-Effects on Environment and Resources of Lead-free Soldered PWBs
2nd International Conference on Lead-Free Electronics
"Towards Implementation of the RoHS Directive", Amsterdam, Niederlande, 22. - 23. Juni 2004
- Dual, J.; Mazza, E.; Michel, B.*
Auf Biegen und Brechen
Bulletin der ETH Zürich, No. 292, Febr. 2004, pp. 57-60

Fiedler, S.

Nano-Bio-Packaging – Ansätze, Chancen und Trends

P.L.U.S. (Produktion von Leiterplatten Und Systemen)
2004 / 8 1169-1178

Griese, H.; Poetter, H.; Schischke, K.; Ness, O.; Reichl, H.

Reuse and Lifetime Extension Strategies in the Context of Technology Innovations, Global Markets, and Environmental Legislation

Conf. Record 2004 IEEE Int. Symposium on Electronics and the Environment, Phoenix/Scottsdale, May 10 - 13, 2004

Hahn, R.; Wagner, S.; Schmitz, A.; Reichl, H.

Development of a planar micro fuel cell with thin film and micro patterning technologies

J. Power Sources, Vol 131, pp. 73-78 (2004)

Hutter, M.; Hohnke, F.; Oppermann, H.; Klein, M.; Engelmann, G.

Assembly and Reliability of Flip Chip Solder Joints Using Miniaturized Au/Sn Bumps.

Proc. ECTC 54th 2004, Las Vegas, 1.-4. June 2004, pp 49-57.

Hutter, M.; Oppermann, H.; Engelmann, G.; Reichl, H.

High Precision Passive Alignment Flip Chip Assembly Using Self Alignment and Micromechanical Stoppers.

EPTC 2004; Singapore, Dezember 2004.

John, W.

Microelectronic EMC System Design for High Density Interconnect and High Frequency Environment

International Symposium on EMC, Sendai, Japan, June 1- 4, 2004

Jung, E.; Wiemer, M.; Färber, A.; Aschenbrenner, R.

Novel MEMS CSP to bridge the gap between development and manufacturing

54th ECTC 2004, Las Vegas

Kallmeyer, C.; Linz, T.

Technologies for the Integration of Microelectronics in Textiles

CINTE – Techtexil China Symposium, Shanghai, 31.08.-02.09.2004

Keller, J.; Vogel, D.; Michel, B.

MicroDAC - ein Messverfahren zur Ermittlung von Werkstoffeigenschaften im Mikro- und Nanobereich

VDI-Berichte Nr. 1829 (2004), pp. 433-440

Knechtel, R.; Froemel, J.; Wiemer, M.

Wafer level Incapsulation of microsystems using glass frit bonding.

Workshop on Waferbonding for MEMS Technologies, Halle, 10-12 Oktober 2004

Lang, K.-D., Harman, G. G.; Schneider-Ramelow, M.

Modern wire bond technologies – ready for the challenges of future microelectronic packaging.

The World of Electronic Packaging and System Integration. B. Michel, R. Aschenbrenner (Eds.), Anniversary Edition, 60th Birthday of Herbert Reichl, ddp goldenbogen 2004.

Lohmann, C.; Gottfried, K.; Bertz, A.; Reuter, D.; Hiller, K.; Kuhn, M.; Gessner, T.

MEMS Metallization

MRS Spring Meeting 2004, San Francisco (USA), Symposium F: Materials, Technology and Reliability for Advanced Interconnects and Low-k Dielectrics – 2004, Symp. Proc. 812 (2004) pp 233-242 (ISBN 1-55899-762-8)

Michel, B.; Winkler, T.

Microsecurity - Important Capabilities for Homeland Security Challenges

MST News, Dec. 2004, p. 10

Mueller, J.; Griese, H.; Schischke, K.; Stobbe, I.;

Norris, G. A.; Udo de Haes, H. A.

Life Cycle Thinking for Green Electronics: Basics in EcoDesign and the UNEP/SETAC Initiative

Proc. AGECE Asian Green Electronics Conference, Hongkong/Shenzhen, January 5 – 9, 2004

Veröffentlichungen (Auswahl)

Publications (Selection)

Nägele, H.; Birkner, K.; Hagelüken, M.; Landeck, H.; Lehnberger, C.; Müller, J.; Pfitzer, J.; Scheel, W.; Schmidt, R.; Viebahn, U.

Renewable resources for use in printed circuit boards

EGG 2004

Ndip, I.; John, W.; Reichl, H.

RF/Microwave Modeling and Comparison of Buried, Blind and Through-Hole Vias

IEEE 6th Electronics Packaging and Technology Conference (EPTC 2004), Singapore, December 8 – 10, 2004

Nebrich, L.; Neumeier, K.; Stadler, A.; Weber, J.; Bensch, F.; Kreuzer, S.; Vogg, G.; Herrmann, K.; Klumpp, A.; Wieland, R.; Bonfert, D.; Soldner, W.; Ramm, P.

Process integration of infrared sensitive PIN photodiodes and CMOS transistors in a single SiGe substrate

Proc. 2nd ISTDM Conference 2004, Frankfurt/Oder, Germany (2004)

Niedermayer, M.; Polityko, D.; Guttowski, S.; John, W.; Reichl, H.

Entwurfsmethodische Grundlagen zur Miniaturisierung von Autarken Verteilten Systemen.

10.GMM Workshop, Methoden und Werkzeuge zum Entwurf von Mikrosystemen, Cottbus, 2004

Nowotnick, M.; Scheel, W.; Wittke, K.; Pape, U.

Joining Technology with Low Melting Solders and Heat Resistant Adhesives

SMTA International 2004; Chicago - Illinois; 26.-30. Sep 2004; S. 61 - 66

Nowotnick, M.; Scheel, W.; Wittke, K.; Pape, U.
Heiß und flüssig - Flüssige Lötverbindungen für den Einsatz in Hochtemperatur-Baugruppen
Elektronik 09 (2004) H18, S. 50-58

Otto, T.; Saupe, R.; Stock, V.; Fritzsche, U.; Bruch, R.; Gessner, T.

Packaging and Characterization of Miniaturized Spectral Sensing Devices

SPIE Photonics West: MOEMS and Miniaturized Systems IV, San Jose (USA), 2004 Jan 27-28; Proc. of SPIE, 5346 (2004) pp 134-140

Pahl, B.; Loeher, T.; Kallmeyer, C.; Reichl, H.

Ultrathin Soldered Flip Chip Interconnections on Flexible Substrates

Proceedings of 54 th ECTC, Las Vegas, USA, June 2004

Pringsheim, E.; Neumeier, K.; Drost, S.; Bock, K.; Reissenweber, D.; Duerkop, A.; Halm, B.; Wolf, H.

A multiplex diagnostic system for human antibodies

Proceedings Biosensors 2004

8th World Congress on Biosensors, 24.-26. Mai 2004, Granada, Spain

Ramm, P.; Klumpp, A.; Merkel, R.; Weber, J.; Wieland, R.

Vertical System Integration by Using Inter-Chip Vias and Solid-Liquid Interdiffusion Bonding

Invited paper, Japanese Journal of Applied Physics Vol. 43, No. 7A (2004), p. L829 - 830

Scheel, W.; Wittke, K.; Nowotnick, M.

Auslöttemperatur von Lötverbindungen - Wesen und technische Bedeutung

DVS/GMM-Tagung „Elektronische Baugruppen - Aufbau- und Fertigungstechnik“; GMM-Fachbericht; Fellbach 2004; 4.-5. Feb 2004; S. 127-132

Schischke, K.; Jung, E.

The Lead-free Challenge: Materials for Assembly and Packaging

Semiconductor International, August 2004

Schmidt, J.; Vogg, G.; Bensch, F.; Kreuzer, S.; Ramm, P.; Zollner, S.; Liu, R.; Wennekers, P.
Spectroscopic techniques for characterization of high-mobility strained-Si CMOS
Proceedings of the 2nd ISTDM Conference 2004, Frankfurt/Oder, Germany (2004)
Accepted for publication in Materials Science in Semiconductor Processing

Schneider-Ramelow, M.; Lang, K.-D.; Ferber, A.; Meier, P.
Bond Reliability of New Quality Au and Cu Wires at High Temperature Load > 175 °C.
Micromaterials and Nanomaterials 3/2004, S.176-182.

Schröder, H.; Bauer, J.; Ebling, F.; Franke, M.; Happel, T.; Kostelnik, J.
"New optical pin for 90 degree waveguide coupling in electrical-optical circuit boards (EOCB)"
Proc. 10th MICROOPTICS CONFERENCE, 1.-3.9.2004, Jena, Germany

Tankielun, A.; Kralicek, W.; Keller, U.; Sicard, E.; Vrignon, B.
Influence of Core Optimisation and Activity for Electromagnetic Near-Field and Conducted Emissions of CESAME Test Chip
4th International Workshop on Electromagnetic Compatibility of Integrated Circuits, Angers, France March 31-April 1, 2004

Töpper, M.; Glaw, V.; Zoschke, K.; Jung, E.; Becker, K.-F.; Ehrmann, O.; Aschenbrenner, R.; Reichl, H.
Evolution of WLP: From Redistribution to 3-D Packaging and MEMS Packaging
International Waferlevel Conference (IWLPC 2004), San José, USA, 2004

Töpper, M.; Garrou, P.
The Wafer-Level Packaging Evolution
Semiconductor International, 10/1/2004

Uhlig, C.; Motzkus, R.; Bauer, A.; Kahle, O.; Bauer, M.
Automatisierte Volumendilatometrie für Schrumpfmessungen und vielseitigstes und aussagekräftigstes Thermische Analyse Verfahren für Reaktivharze
Werkstoffwoche 2004 München, 21.-23.09.2004

Wackerle, M.; Richter, M.; Drost, A.; Schaber, U.; Bigus, H.-J.
A bi-directional micro pump for the handling of liquids and gases
proceedings Actuator 2004, 9th International Conference on New Actuators, pp. 216-219, 14-16 June 2004, Bremen.

Weber, S.; Hoene, E.; Guttowski, S.; John, W.; Reichl, H.
On Coupling with EMI Capacitors
IEEE International Symposium on EMC, Santa Clara, 2004

Wittke, K.; Scheel, W.; Nowotnick, M.
Importance of Thermal Soldering Profiles to the System Properties of Fusion
LÖT 2004; 7. Internationales Kolloquium „Hart- und Hochtemperaturlöten und Diffusionsschweißen“; DVS-Berichte Band 231; 15.-17. Jun 2004; S. 82-88

Wolf, M.J.; Adams, J.; Reichl, H.; Aschenbrenner, R.
Packaging Trends seen by ITRS Conference
Electronics Goes Green, Sept. 2004, Berlin

Wolf, M.J.; Reichl, H.
„Heterogeneous Integration“
Advanced Metallization Conference, Oct. 19-21, San Diego, USA

Zoschke, K.; Wolf, M.J.; et al.
„Thin film integration of passive devices“
54th ECTC, June 2004, Las Vegas, USA

Patente und Erfindungen (Auswahl)

Patents and Inventions (Selection)

» *Bauer M.; Bauer, J.; Schneider, J.; Dreyer, C.; Yao, H. H.; Keil, N.*
Temperature Insensitive Optical Waveguide Device
US -Patentanmeldung 6757469B2

Vogel, D.; Uhlig, C.; Wienecke, B.; Bauer, M.; Kahle, O.
Verfahren und Vorrichtung zur Bestimmung zumindest eines bruchmechanischen Materialparameters eines Testobjekts
Deutsche Patentanmeldung 100 23 752 B4

Gessner, T.
Mikrofluidische Vorrichtung für die optische Analyse (Micro fluidic apparatus for optical analysis)
Deutsche Patentanmeldung 10 2004 015 906.8
Patentnummer 104500PDE

Kühnert, R.; Schubert, A.; Dost, M.; Vogel, D.; Kämpfe, B.; Michel, B.
Verfahren zur feldmäßigen Bestimmung von Deformationszuständen in mikroskopisch dimensionierten Prüflingsbereichen
DE 196 14896

Landesberger, C.; Reichl, H.; Ansorge, F.; Ramm, P.; Ehrmann, O.
Multi-Chip-Modul und Verfahren zum Herstellen eines Multi-Chip-Moduls
Deutsches Patent 10011005, erteilt am 04.03.2004

Endres, E.
Verfahren und Vorrichtung zu Temperatur-Zeit-Integration (TTI) mit drahtloser Abfragemöglichkeit
Deutsches Patent 10 2004 054 547

Feil, M.; König, M.
Verfahren zur Verbindung eines Chips und eines Substrats
DE 10 2004 014 214

Landesberger, C.; Bleier, M.; Hemmetzberger, D.
Mobiler Träger für dünne Substrate und zugehöriges Handhabungssystem
Deutsches Patent 103 39 997

Griese, H.; Middendorf, A.
Vorrichtung zur Transformation einer Primärspannung in eine Sekundärspannung mit mindestens einem Schaltnetzteil
Europäische Patentanmeldung Nr. 1 374 381

IZM Kuratorium

IZM Advisory Board

Vorsitzender / Chairman

Dr. W. Schmidt
HDIC, Russikon, Schweiz

Mitglieder / Members

Dr. H.-J. Bigus
Hirschmann Laborgeräte GmbH & Co KG, Eberstadt

Dipl.-Kfm. M. Boeck
A.S.T. Angewandte System Technik GmbH, Wolnzach

Dr. D. Brunner
ANCeram GmbH & Co. KG, Bindlach

Dr. L. Cergel
MOTOROLA, Genf, Schweiz

Dipl.-Ing. W. Effing
Giesecke & Devrient GmbH, München

MinRat Dr. G. Gruppe
Bayerisches Staatsministerium für Wirtschaft, Verkehr
und Technologie, München

Dipl.-Ing. (FH) W. Gulitz
BGT Bodenseewerk Gerätetechnik GmbH, Überlingen

Dr. Ch. Kutter
Infineon Technologies, München

Prof. Dr. K. Kutzler
Präsident der Technischen Universität Berlin

B. Lietzau
Regierungsdirektor der Senatsverwaltung für Wissen-
schaft, Forschung und Kultur, Berlin

Dr. M. Meier
Advanced Technology Management, Oberhofen am
Tunersee, Schweiz

Dr.-Ing. S. Pongratz
MOTOROLA GmbH, Wiesbaden

Dipl.-Ing. E. Schmidt
BMW AG, München

Prof. Dr. Dr. h.c. E. Sigmund
Präsident der Brandenburgischen Technischen
Universität Cottbus

Prof. Dr. A. Stevels
TU Delft, Niederlande

Prof. Dr. H. G. Wagemann
Technische Universität Berlin

Prof. Dr. H.-J. Werrmann (i.R.)
DLR, Berlin

Prof. Dr. H. Wolf
Universität Regensburg

Prof. Dr. E. Wolfgang
SIEMENS AG, München

Gastmitglieder (ständig) / Guest Members (permanent)

Dr. G. Finking
Bundesministerium für Bildung, Wissenschaft, For-
schung und Technologie (BMBF), Berlin

Dr. D.-M. Polter
Vorstand der Fraunhofer Gesellschaft, München

Dr. A. Gossner
Vorstand der Fraunhofer Gesellschaft, München

Dr. B. Rauscher
Fraunhofer Gesellschaft, Zentrale, München

IZM Kontaktadressen

IZM Contacts

» Director of IZM:

Prof. Dr.-Ing. Dr.-Ing. E.h. Herbert Reichl
Tel.: +49 (0)30 4 64 03-1 00
Fax: +49 (0)30 4 64 03-1 11
e-mail: info@izm.fraunhofer.de

Address:

Gustav-Meyer-Allee 25
D-13355 Berlin

Deputy Director:

Dipl.-Phys. Rolf Aschenbrenner
Tel.: +49 (0)30 4 64 03-1 60
Fax: +49 (0)30 4 64 03-1 61
e-mail: rolf.aschenbrenner@izm.fraunhofer.de

Deputy Director:

Dr.-Ing. Karlheinz Bock
Tel.: +49 (0)89 5 47 59-5 06
Fax: +49 (0)89 5 47 59-1 00
e-mail: karlheinz.bock@izm-m.fraunhofer.de

Director's Assistants:

Dipl.-Ing. M. Jürgen Wolf
Tel.: +49 (0)30 4 64 03-6 06
Fax: +49 (0)30 4 64 03-1 23
e-mail: juergen.wolf@izm.fraunhofer.de

Dr. rer. nat. Hartmut Steinberger

Tel.: +49 (0)89 5 47 59-5 40
Fax: +49 (0)89 5 47 59-1 00
e-mail: hartmut.steinberger@izm-m.fraunhofer.de

Administration Head:

Dipl.-Ök. Meinhard Richter
Tel.: +49 (0)30 4 64 03-1 10
Fax: +49 (0)30 4 64 03-1 11
e-mail: meinhard.richter@izm.fraunhofer.de

Press and Public Relations:

Kristin Vollmer
Tel.: +49 (0)30 4 64 03-1 53
Fax: +49 (0)30 4 64 03-1 62
e-mail: kristin.vollmer@izm.fraunhofer.de

Marketing:

Dipl.-Ing Harald Pötter
Tel.: +49 (0)30 4 64 03-1 36
Fax: +49 (0)30 4 64 03-1 31
e-mail: harald.poetter@izm.fraunhofer.de

Dipl.-Päd. Simone Brand

Tel.: +49 (0)89 5 47 59-1 38
Fax: +49 (0)89 5 47 59-1 00
e-mail: simone.brand@izm-m.fraunhofer.de

Department Mechanical Reliability and Micro Materials

Head: Prof. Dr. rer. nat. habil. Bernd Michel
Tel.: +49 (0)30 4 64 03-2 00
Fax: +49 (0)30 4 64 03-2 11
e-mail: bernd.michel@izm.fraunhofer.de

Department Environmental Engineering

Head: Dipl.-Ing. Hansjörg Griese
Tel.: +49 (0)30 4 64 03-1 32
Fax: +49 (0)30 4 64 03-1 31
e-mail: hansjoerg.griese@izm.fraunhofer.de

Department High Density Interconnect & Wafer Level Packaging

Head: Dipl.-Phys. Oswin Ehrmann
Tel.: +49 (0)30 4 64 03-1 24
Fax: +49 (0)30 4 64 03-1 23
e-mail: oswin.ehrmann@izm.fraunhofer.de

Department Photonic and Power System Assembly

Head: Dr. sc. techn. Klaus-Dieter Lang
Tel.: +49 (0)30 4 64 03-1 79
Fax: +49 (0)30 4 64 03-1 62
e-mail: klausdieter.lang@izm.fraunhofer.de

Department Advanced System Engineering

Head: Dipl.-Ing. Werner John
Tel.: +49 (0)30 4 64 03-1 44
Fax: +49 (0)30 4 64 03-1 58
e-mail: werner.john@pb.izm.fraunhofer.de

Department Micro Mechatronic Systems (in Oberpfaffenhofen / Bavaria)

Head: Dr.-Ing. Frank Ansorge
Tel.: +49 (0)81 53 90 97-5 00
Fax: +49 (0)81 53 90 97-5 11
e-mail: frank.ansorge@mmz.izm.fraunhofer.de

Department Chip Interconnection Technologies

Head: Dipl.-Phys. Rolf Aschenbrenner
Tel.: +49 (0)30 4 64 03-1 64
Fax: +49 (0)30 4 64 03-1 61
e-mail: rolf.aschenbrenner@izm.fraunhofer.de

Department Board Interconnection Technologies

Head: Prof Dr.-Ing. habil. Wolfgang Scheel
Tel.: +49(0)30 4 64 03-2 72
Fax: +49 (0)30 4 64 03-2 71
e-mail: wolfgang.scheel@izm.fraunhofer.de

Department Micro Devices and Equipment (in Chemnitz / Saxony)

Head: Prof. Dr.-Ing. habil. Thomas Gessner
Tel.: +49(0)371 5 31-31 30
Fax: +49 (0)371 5 31-31 31
e-mail: thomas.gessner@che.izm.fraunhofer.de

Institutsteile / Branches of the Institute**Munich Branch of IZM**

Head: Prof. Dr.-Ing. Dr.-Ing. E.h. Herbert Reichl
 HansasträÙe 27d
 D-80686 München
 Tel.: +49 (0)89 5 47 59-5 51
 Fax: +49 (0)89 5 47 59-6 85 51
 e-mail: monika.podstowka@izm-m.fraunhofer.de

Department Micromechanics, Actuators and Fluidics

Head: Dr. Martin Richter
 Tel.: +49 (0)89 5 47 59-4 55
 Fax: +49 (0)89 5 47 59-1 00
 e-mail: martin.richter@izm-m.fraunhofer.de

Department Si Technology and Vertical System Integration

Head: Dr. Peter Ramm
 Tel.: +49 (0)89 5 47 59-5 39
 Fax: +49 (0)89 5 47 59-5 50
 e-mail: peter.ramm@izm-m.fraunhofer.de

Department Analysis & Test of Integrated Systems

Head: Dr. Horst A. Gieser
 Tel.: +49 (0)89 5 47 59-5 20
 Fax: +49 (0)89 5 47 59-1 00
 e-mail: horst.gieser@izm-m.fraunhofer.de

Department Polytronic Systems

Head: Dr.-Ing. Karlheinz Bock
 Tel.: +49 (0)89 5 47 59-5 06
 Fax: +49 (0)89 5 47 59-1 00
 e-mail: karlheinz.bock@izm-m.fraunhofer.de

Teltow Branch**Polymeric Materials and Composites (in Teltow / Brandenburg)**

Head: Prof. Dr. sc. nat. Monika Bauer
 Kantstraße 55
 D-14513 Teltow
 Tel.: +49 (0)33 28 33 02-84
 Fax: +49 (0)33 28 33 02-82
 e-mail: monika.bauer@epc.izm.fraunhofer.de

Projektgruppen / Project Groups**Micro Materials Center Chemnitz (MMCB)**

Head: Prof. Dr. rer. nat. habil. Bernd Michel
 Otto-Schmerbach-StraÙe 19
 D-09117 Chemnitz
 Tel.: +49 (0)371 8 66-20 20
 Fax: +49 (0)371 8 66-20 21
 e-mail: bernd.michel@izm.fraunhofer.de

Training Center for Interconnection Technologies (ZVE)

Head: Prof. Dr.-Ing. habil. Wolfgang Scheel
 Argelsrieder Feld 6
 D-82234 Oberpfaffenhofen-Weßling
 Tel.: +49 (0)81 53 4 03-20
 Fax: +49 (0)81 53 4 03-15
 e-mail: karl.ring@zve.izm.fraunhofer.de

Micro-Mechatronic Center (MMZ)

Head: Dr.-Ing. Frank Ansoerge
 Argelsrieder Feld 6
 D-82234 Oberpfaffenhofen-Weßling
 Tel. +49 (0)81 53 90 97-5 00
 Fax: +49 (0)81 53 90 97-5 11
 e-mail: frank.ansorge@mmz.izm.fraunhofer.de

Development Center Microsystem Engineering (ZEMI)

Head: Dr. sc. techn. Klaus-Dieter Lang
 Volmerstraße 9A
 D-12489 Berlin
 Tel.: +49 (0)30 63 92-81 79
 Fax: +49 (0)30 63 92-81 62
 e-mail: klausdieter.lang@izm.fraunhofer.de

Center for Microtechnologies (ZfM)

Head: Prof. Dr.-Ing. habil. Thomas Gessner
 Reichenhainer Straße 70
 D-09126 Chemnitz
 Tel.: +49 (0)371 5 31-31 30
 Fax: +49 (0)371 5 31-31 31
 e-mail: thomas.gessner@che.izm.fraunhofer.de

Packaging Design Center (PDC)

Head: Dipl.-Ing. Werner John
 Technologiepark 34
 D-33100 Paderborn
 Tel.: +49 (0)52 51 54 02-1 00
 Fax: +49 (0)52 51 54 02-1 05
 e-mail: werner.john@pb.izm.fraunhofer.de

Editors:

Dr. Klaus-Dieter Lang _ Fraunhofer IZM

Harald Pötter _ Fraunhofer IZM

<http://www.izm.fraunhofer.de>

Editorial Office:

Martina Creutzfeldt _ MCC Public Relations GmbH

Design + Layout:

Ivo Moszynski _ MCC Public Relations GmbH

<http://www.mcc-pr.de>